

ЭЛЕКТРОННАЯ ТЕХНИКА

СЕРИЯ 3

МИКРОЭЛЕКТРОНИКА

Научно-технический журнал

Выпуск 3 (159) 2015

ELECTRONIC ENGINEERING

SERIES 3

MICROELECTRONICS

Scientific & technical journal

Issue 3 (159) 2015

Москва, 2015

"ЭЛЕКТРОННАЯ ТЕХНИКА.**Серия 3. МИКРОЭЛЕКТРОНИКА"****Редакционный совет****Главный редактор**

Красников Г.Я., д.т.н.,
академик РАН

Члены редакционного совета**Аристов В.В.**,

член-корреспондент РАН

Асеев А.Л., д.ф.-м.н.,
академик РАН

Бетелин В.Б., д.ф.-м.н.,
академик РАН

Бокарев В.П., к.х.н.,

ответственный секретарь

Бугаев А.С., д.ф.-м.н.,
академик РАН

Быков В.А., д.т.н.

Галиев Г.Б., д.ф.-м.н.

Горбачевич А.А. д.ф.-м.н.,

член-корреспондент РАН

Горнев Е.С., д.т.н.,

зам. главного редактора

Грибов Б.Г., д.х.н.,

член-корреспондент РАН

Зайцев Н.А., д.т.н.

Ким А.К., к.т.н.

Критенко М.И., к.т.н.

Немудров В.Г., д.т.н.

Орликовский А.А., д.т.н.,

академик РАН

Петричкович Я.Я., д.т.н.

Сигов А.С., д.ф.-м.н., академик РАН

Стемповский А.Л., д.т.н.,

академик РАН

Чаплыгин Ю.А., д.т.н.,

член-корреспондент РАН

Шелепин Н.А., д.т.н.,

зам. главного редактора

Эннс В.И., к.т.н.

Адрес редакции

☞ 124460 г. Москва, Зеленоград,

1-й Западный проезд, д. 12, стр. 1

☎ +7 495 229-70-43

✉ journal_EEM-3@mikron.ru

🌐 www.mikron.ru/journal

Журнал издается с 1965 года

Учредитель

АО "Научно-исследовательский
институт молекулярной
электроники"

ПОЗДРАВЛЕНИЕ ЛАУРЕАТОВ!4

ФИЗИЧЕСКИЕ ЯВЛЕНИЯ

**ЭФФЕКТ РЕЗИСТИВНОГО ПЕРЕКЛЮЧЕНИЯ В СТРУКТУРАХ ПАМЯТИ НА ОСНОВЕ
ОКСИДА КРЕМНИЯ**

П.С.Захаров, А.Г.Итальянцев5-10

РАЗРАБОТКА И КОНСТРУИРОВАНИЕ

**МЕТОДЫ МУЛЬТИИНТЕРВАЛЬНОГО АНАЛИЗА БЫСТРОДЕЙСТВИЯ
НАНОЭЛЕКТРОННЫХ СХЕМ НА ЛОГИЧЕСКОМ УРОВНЕ**

С.В.Гаврилов, Г.А.Иванова 11-18

ЭКОНОМИКА И ОРГАНИЗАЦИЯ ПРОИЗВОДСТВА

**ОПТИМИЗАЦИЯ СТАТИЧЕСКОГО РЕЖИМА ГЕТЕРОСТРУКТУРНЫХ БИПОЛЯРНЫХ
ТРАНЗИСТОРОВ В УСИЛИТЕЛЬНЫХ УСТРОЙСТВАХ СВЧ-ДИАПАЗОНА**

В.П.Тимошенко, Ю.Ф.Адамов, П.В.Тимошенко 19-24

**ОПТИМИЗАЦИЯ ПРОЦЕССОВ ПОДБОРА АНАЛОГОВ ИЗДЕЛИЙ ЭЛЕКТРОННОЙ
КОМПОНЕНТНОЙ БАЗЫ**

Ю.В.Рубцов 25-30

ПРОЦЕССЫ И ТЕХНОЛОГИЯ

**ИСПОЛЬЗОВАНИЕ МЕТОДОВ ФИЗИКО-ХИМИЧЕСКОГО АНАЛИЗА
ПРИ РАЗРАБОТКЕ ТЕХНОЛОГИИ МЕТАЛЛИЗАЦИИ КЕРАМИКИ ИЗ НИТРИДА
АЛЮМИНИЯ**

В.С.Серегин, Н.А.Томилин, Л.В.Пилавова, П.В.Иванников, Е.С.Пилавова31-40

**ЭВОЛЮЦИОННЫЕ ПУТИ РАЗВИТИЯ МИКРОЭЛЕКТРОННОЙ ТЕХНОЛОГИИ
НА ОСНОВЕ СИСТЕМ В КОРПУСЕ ДЛЯ БОРТОВЫХ КОСМИЧЕСКИХ СИСТЕМ**

Н.С.Данилин, И.Ю.Булаев, Д.М.Димитров, И.Х.Сабилов 41-46

СВОЙСТВА МАТЕРИАЛОВ

**СТРУКТУРНЫЕ И ЭЛЕКТРОФИЗИЧЕСКИЕ ОСОБЕННОСТИ ПЕРЕХОДНЫХ ОБЛАСТЕЙ
В СИСТЕМЕ Si-SiO₂-Me**

Н.А.Зайцев, Ю.И.Плотников47-49

ТЕХНОЛОГИЧЕСКОЕ И ИЗМЕРИТЕЛЬНОЕ ОБОРУДОВАНИЕ

**РАЗРАБОТКА ОБОРУДОВАНИЯ И ИССЛЕДОВАНИЕ ТЕХНОЛОГИИ ГЛУБОКОГО
ТРАВЛЕНИЯ КРЕМНИЯ**

О.П.Гущин, А.С.Валеев, А.А.Чамов, Н.Г.Мицын, В.М.Долгополов, В.В.Одинокоев,
В.Э.Немировский, П.А.Иракин 50-54

МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ

**МЕТОД ВЕРИФИКАЦИИ RTL-ОПИСАНИЙ ЦИФРОВЫХ СХЕМ, ТАКТИРУЕМЫХ
НЕСКОЛЬКИМИ СИНХРОСИГНАЛАМИ**

Л.Г.Нидеккер, М.Н.Алексеев, В.И.Эннс, В.В.Зайцев 55-59

**МОДЕЛИРОВАНИЕ ВЛИЯНИЯ ТЗЧ НА РАБОТУ СВЧ СФБ,
ИЗГОТОВЛЕННЫХ ПО КМОП КНИ-ТЕХНОЛОГИИ**

Д.А.Атамась, Д.А.Копцев, А.В.Селецкий,
К.А.Панышев, Н.А.Шелепин 60-66

**МОДЕЛИРОВАНИЕ И МЕТОДИКА ИЗМЕРЕНИЯ МОНОЛИТНЫХ ИНТЕГРАЛЬНЫХ
СХЕМ ПРИЕМНОГО ТРАКТА НА ОСНОВЕ SiGe-ГЕТЕРОБИПОЛЯРНЫХ**

ТРАНЗИСТОРОВ ДЛЯ ДИАПАЗОНА ЧАСТОТ 57-64 ГГц
Д.А.Андреев, Д.А.Копцев 67-70

НАДЕЖНОСТЬ

ВОПРОСЫ НАДЕЖНОСТИ СОВРЕМЕННЫХ ИС

Н.А.Зайцев, В.П.Бокарев, Ю.И.Плотников71-76

РАБОТЫ СТУДЕНТОВ

**ОБЗОР КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИХ РЕШЕНИЙ, ИСПОЛЬЗУЕМЫХ
ПРИ РАЗРАБОТКЕ ВЫСОКОТЕМПЕРАТУРНЫХ ТРАНЗИСТОРОВ НА СТРУКТУРАХ
КРЕМНИЙ НА ИЗОЛЯТОРЕ**

А.С.Бенедиктов 77-81

ИТОГОВОЕ РЕШЕНИЕ МЕЖДУНАРОДНОЙ КОНФЕРЕНЦИИ

**"МИКРОЭЛЕКТРОНИКА-2015" "ИНТЕГРАЛЬНЫЕ СХЕМЫ И МИКРОЭЛЕКТРОННЫЕ
МОДУЛИ – ПРОЕКТИРОВАНИЕ, ПРОИЗВОДСТВО И ПРИМЕНЕНИЕ"** 82-84

АННОТАЦИИ 85-88

"ELECTRONIC ENGINEERING. Series 3. MICROELECTRONICS"

Editorial Council

Chief Editor

G.Ya. Krasnikov, Sc.D.,
Full Member of the RAS

The Members of Editorial Council

V.V.Aristov, Sc.D.,
Corresponding Member of the RAS

A.L.Aseev, Sc.D.,
Full Member of the RAS

V.B.Betelin, Sc.D.,
Full Member of the RAS

V.P.Bokarev, Ph.D.,
Responsible Secretary

A.S.Bugaev, Sc.D.,
Full Member of the RAS

V.A.Bykov, Sc.D.

G.B.Galiev, Sc.D.

A.A.Gorbatsevich, Sc.D.,
Corresponding Member of the RAS

E.S.Gornev, Sc.D.,
Deputy Chief Editor

B.G.Gribov, Sc.D.,
Corresponding Member of the RAS

N.A.Zaitsev, Sc.D.

A.K.Kim, Ph.D.

M.I.Kritenko, Ph.D.

V.G.Nemudrov, Sc.D.

A.A.Orlikovskiy, Sc.D.,
Full Member of the RAS

Ya.Ya.Petrichkovich, Sc.D.

A.S.Sigov, Sc.D.,
Full Member of the RAS

A.L.Stempkovskiy, Sc.D.,
Full Member of the RAS

Y.A.Chaplygin, Sc.D.,
Corresponding Member of the RAS

N.A.Shelepin, Sc.D.,
Deputy Chief Editor

V.V.Enns, Ph.D.

Editorial Staff Address

1-st Zapadny pr-d 12, str. 1.
Zelenograd, Moscow, 124460, Russian Federation

Phone: +7 (495) 229-70-43

E-mail: journal_EEM-3@mikron.ru

http://www.mikron.ru/journal

Journal was published from 1965 year

Founder

Joint-Stock Company "Molecular Electronic Research Institute"

CONGRATULATIONS TO THE WINNERS4

PHYSICAL PHENOMENA

RESISTIVE SWITCHING PHENOMENON IN SILICON OXIDE-BASED MEMORY STRUCTURES

P.S.Zakharov, A.G.Italyantsev5-10

DEVELOPMENT AND DESIGNING

LOGICAL LEVEL MULTI-INTERVAL PERFORMANCE ANALYSIS METHODS FOR NANO-ELECTRONIC CIRCUITS

S.V.Gavrilov, G.A.Ivanova 11-18

ECONOMY AND ORGANIZATION OF PRODUCTION

STATIC MODE HETEROJUNCTION BIPOLAR TRANSISTOR OPTIMIZATION IN RF AMPLIFIERS

V.P.Timoshenkov, Yu.F.Adamov, P.V.Timoshenkov 19-24

OPTIMIZATION OF SELECTION PROCESSES ANALOGUES OF ELECTRONIC COMPONENTS

Yu.V.Rubtsov 25-30

PROCESSES AND TECHNOLOGY

APPLICATION OF PHYSICO-CHEMICAL ANALYSIS METHODS TO DEVELOPING OF ALN CERAMIC METALLIZATION TECHNOLOGY

V.S.Seregin, N.A.Tomilin, L.V.Pilavova, P.V.Ivannikov, E.S.Pilavova 31-40

INTRODUCTION OF NEW MICROELECTRONIC TECHNOLOGIES INTO ON-BOARD SPACE EQUIPMENT – SYSTEM IN PACKAGE

N.S.Danilin, Dr. Sci., professor, I.Yu.Bulaev 41-46

PROPERTIES OF MATERIALS

STRUCTURAL AND ELECTROPHYSICAL FEATURES OF THE TRANSITION REGIONS Si-SiO₂-ME

N.A.Zaytsev, Yu.I.Plotnikov 47-49

PROCESSING AND MEASURING EQUIPMENT

RESEARCH AND DEVELOPMENT OF DEEP SILICON ETCHING EQUIPMENT AND TECHNOLOGY

O.P.Gushin, A.S.Valeev, A.A.Chamov, N.G.Mitsyn, V.M.Dolgopopov, V.V.Odinokov, V.E.Nemirovskiy, P.A.Irakin 50-54

MATHEMATICAL SIMULATION

METHOD OF VERIFICATION OF RTL DESCRIPTION OF DIGITAL CIRCUITS CLOCKED BY MULTIPLE CLOCKS

L.G.Nidekker, M.N.Alekseev, V.I.Enns, V.V.Zaytsev 55-59

MODELING HEAVY ION INFLUENCE ON SHF CFB OPERATION MADE IN CMOS SOI TECHNOLOGY

D.Atamas, D.Koptsev, A.Seletskiy, K.Panyshv, N.Shelepin 60-66

MODELING AND METHOD OF MEASUREMENT MONOLITHIC INTEGRATED CIRCUIT OF RECEIVING PATH BASED HBT SIGE TRANSISTOR FOR THE FREQUENCY RANGE 57-64 GHz

D.A.Andreev, D.A.Koptsev 67-70

RELIABILITY

RELIABILITY ASPECTS OF MODERN IC

N.A.Zaytsev, V.P.Bokarev, Y.I.Plotnikov71-76

WORKS OF STUDENTS

THE REVIEW OF TECHNICAL AND TECHNOLOGICAL SOLUTIONS FOR CREATING HIGH-TEMPERATURE SOI MOSFET'S

A.S.Benediktov 77-81

THE FINAL DECISION OF THE INTERNATIONAL CONFERENCE

"MICROELECTRONICS-2015" INTEGRATED CIRCUITS AND MICROELECTRONIC MODULES – ENGINEERING, PRODUCTION, APPLICATION

..... 82-84

ABSTRACTS 85-88

ПОЗДРАВЛЕНИЕ ЛАУРЕАТОВ!

Поздравляем лауреатов премии Правительства Российской Федерации 2015 года в области науки и техники, присвоенной за разработку и освоение серийного производства широкой номенклатуры микросхем для смарт-карт и радиочастотной идентификации на основе создания комплексных средств автоматизации проектирования и технологий изготовления современных интегральных схем со встроенной энергонезависимой памятью



Степковский Александр Леонидович
доктор технических наук,
профессор, академик
Российской академии
наук, директор ИППМ РАН;
руководитель работы



Шелепин Николай Алексеевич
доктор технических наук,
первый заместитель
генерального директора
АО "НИИМЭ"



Гаврилов Сергей Витальевич
доктор технических наук,
профессор, заведующий
отделом ИППМ РАН



Переверзев Леонид Евгеньевич
технический директор
ООО "Альфачип"



Игнатов Павел Викторович
главный конструктор
элементной базы
АО "НИИМЭ"



Ранчин Сергей Олегович
начальник производства
ОАО "НИИМЭ
и завод "Микрон"



Кравцов Александр Сергеевич
начальник отдела
АО "НИИМЭ"



Шелепов Владимир Викторович
начальник цеха ОАО "НИИМЭ
и завод "Микрон"



Мытник Константин Яковлевич
начальник отдела
АО "НИИМЭ"



Щербаков Николай Александрович
заместитель генерального
директора ОАО "НИИМЭ
и завод "Микрон"

ЭФФЕКТ РЕЗИСТИВНОГО ПЕРЕКЛЮЧЕНИЯ В СТРУКТУРАХ ПАМЯТИ НА ОСНОВЕ ОКСИДА КРЕМНИЯ

► П.С.Захаров, А.Г.Итальянцев
АО "НИИМЭ"

Рассмотрены варианты структур резистивной памяти, эксперименты и гипотезы, связанные с механизмом переключения проводимости оксида кремния. На основе микроструктурных исследований активного слоя представлена феноменологическая модель, согласно которой нестехиометрический оксид кремния представляется в виде твердого раствора SiO_2 с растворенным в нем кремнием. Модель позволяет объяснить ряд экспериментально наблюдаемых явлений, в том числе зависимость состояния ячейки от характеристик управляющих импульсов.

RESISTIVE SWITCHING PHENOMENON IN SILICON OXIDE-BASED MEMORY STRUCTURES

P.S.Zakharov, A.G.Italyantsev
MERI JSC

Resistive memory device structures, experiments and hypotheses related to silicon oxide conductivity switching mechanism. Based on active layer microstructural investigations phenomenological model is presented. According to the model nonstoichiometric silicon oxide is considered SiO_2 solid solution with dissolved silicon. The model allows explaining variety of experimentally observed phenomena including memory cell state dependence upon control pulses characteristics.

ВВЕДЕНИЕ

В настоящее время лидирующие позиции на рынке энергонезависимой памяти занимает флэш-память, ячейка которой представляет собой специальный МОП-транзистор [1]. Функция памяти в нем осуществляется посредством хранения носителей электрического заряда в элементе подзатворной области. Таким элементом может быть "плавающий" электрод на основе поликремния (технология Floating gate), либо комбинированный диэлектрический слой $\text{SiO}_2\text{-Si}_3\text{N}_4\text{-SiO}_2$ (технология SONOS, silicon-oxide-nitride-oxide-silicon). В первом случае заряд хранится в виде подвижных электронов, во втором – образован заряженными состояниями ловушек в диэлектрике, то есть хранится в виде неподвижных зарядов [2].

К основным недостаткам Floating gate относятся возможная утечка подвижных зарядов через

подзатворный диэлектрик [3, 4], в случае SONOS – низкая эффективность стирания [5].

Сегодня интенсивно развиваются и другие виды энергонезависимой памяти. Например, так называемая резистивная память (ReRAM) [16–21], в основе которой лежит эффект изменения электрической проводимости тонких диэлектрических слоев под действием электрического поля, по ряду характеристик превосходит флэш-память.

Помимо ReRAM к альтернативам флэш относятся: память на основе изменения фазового состояния материала элемента [6–8], магниторезистивная [9–12] и ферроэлектрическая [13–15].

ReRAM отличается простотой конструкции: активный диэлектрический слой заключен между двумя проводящими электродами и изменяет свою проводимость, как указывалось, под действием приложенного электрического поля. Примечательно,

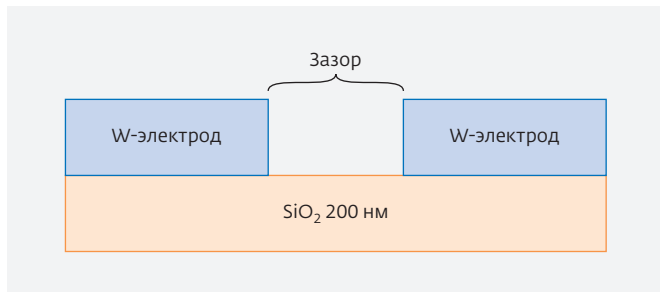


Рис.1. Планарная структура с вольфрамовыми электродами

что состояние проводимости активного слоя сохраняется длительное время после выключения электрического поля, что и обеспечивает энергонезависимость ReRAM. В качестве материала активного слоя чаще всего используют оксиды гафния [22, 23], титана и других переходных металлов. Однако особый интерес представляет ReRAM на основе стехиометрического (SiO₂) и нестехиометрического (SiO_x) оксида кремния уже в силу того, что эти материалы органически вписываются в технологию кремниевой микроэлектроники.

Эффект резистивного переключения оксида кремния впервые наблюдался в [24]. В 2008 году группа Yao et al. [25] показала, что конденсаторные структуры на основе SiO₂ по скорости переключения, энергопотреблению и другим характеристикам способны конкурировать с флэш-памятью.

В настоящей работе на основе литературных источников и оригинальных данных авторов рассмотрены конструкции структур резистивной памяти, эксперименты и гипотезы, связанные с механизмом переключения проводимости оксида кремния. Вместе с тем предложена оригинальная внутренне непротиворечивая модель ReRAM SiO_x.

ПЛАНАРНЫЕ СТРУКТУРЫ

Исследование резистивного переключения оксида кремния началось с вакуумированных планарных структур [26], представляющих собой пару электродов, расположенных на термическом SiO₂ [27, 28] и разделенных между собой зазором шириной порядка 50 нм (рис.1).

Было обнаружено, что для наблюдения эффекта переключения проводимости в таких структурах необходима предварительная процедура, называемая электроформовкой. Она состоит в подаче на структуру и последующем снятии относительно высокого электрического напряжения (30 В),

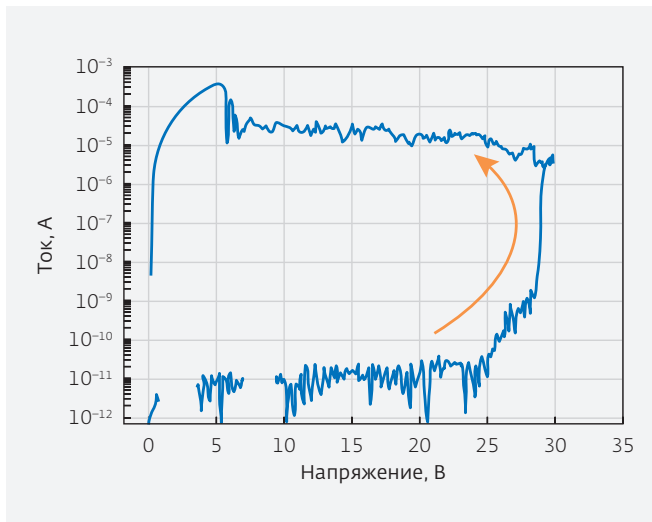


Рис.2. ВАХ планарных структур при электроформовке [26]

создающего в зазоре поле вблизи электрического пробоя [26]. Электроформовка проводится один раз и переводит структуру в состояние, обеспечивающее эффект переключения. При этом на ВАХ в области 30 В наблюдается резкий скачок проводимости (рис.2).

В зависимости от того резко или плавно снимается поданное при электроформовке электрическое напряжение структура соответственно остается в высокоомном (HRS, high resistance state, логический "0") или низкоомном (LRS, low resistance state, логическая "1") состояниях. Отметим, что в последнем случае на ВАХ (см. рис.2) наблюдается второй скачок проводимости при напряжении порядка 6 В.

Далее рассмотрим режимы работы ReRAM: запись – переключение структуры из высокоомного состояния в низкоомное ("0" → "1"), стирание – переключение из низкоомного в высокоомное ("1" → "0"), чтение – определение состояния структуры с помощью электрического импульса, не изменяющего состояние ячейки памяти. ВАХ планарной структуры в диапазоне рабочих напряжений представлена на рис.3.

Напряжение записи U₀₁ составляет 3,5–5 В, стирания U₁₀ – более 5 В. Напряжения менее 3,5 В состояние структуры не изменяют и могут использоваться для чтения записанной в ячейке информации. Отношение сопротивлений структуры в состояниях "0" и "1" – "окно памяти" – достигает рекордного, в сравнении с другими видами памяти, значения 10⁶.

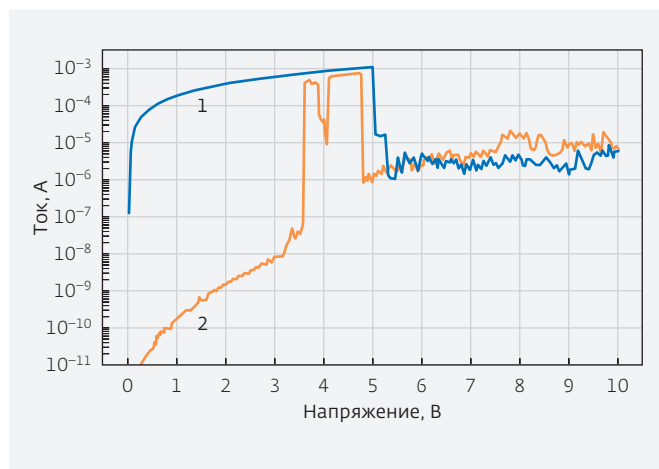


Рис.3. ВАХ планарной структуры после электроформовки: кривая "1" – низкоомное состояние, кривая "2" – высокоомное состояние структуры [26]

Следует отметить, что переключение проводимости в планарных структурах вызвано процессами именно в SiO_2 , так как эффект слабо зависит от материала электродов.

ВЕРТИКАЛЬНЫЕ КОНДЕНСАТОРНЫЕ СТРУКТУРЫ

В работах [25, 29] исследованы конструкции ReRAM конденсаторного типа, в котором электроды расположены над и под активным слоем. Изучались структуры с открытой торцевой поверхностью и со сплошным активным слоем (рис.4). Эффект резистивного переключения был обнаружен только на структурах, представленных на рис.4а, на основании чего был сделан вывод, что электрически проводящие каналы формируются вблизи вакуумированной торцевой поверхности оксида кремния.

Электрическая проводимость в состоянии "1" мало зависела от площади верхнего электрода, что привело авторов [25, 29] к выводу о локальном характере каналов проводимости в оксиде, имеющих "шнуровую" природу.

Режим стирания исходя из того, что напряжение записи не зависит от толщины активного слоя в диапазоне 10–200 нм [30], обусловлен локальным разрушением проводящего шнура. Минимальная толщина оксида кремния, при которой наблюдается обратимый эффект переключения, достигает 6 нм [31]. При меньших значениях наступает необратимый пробой активного слоя.

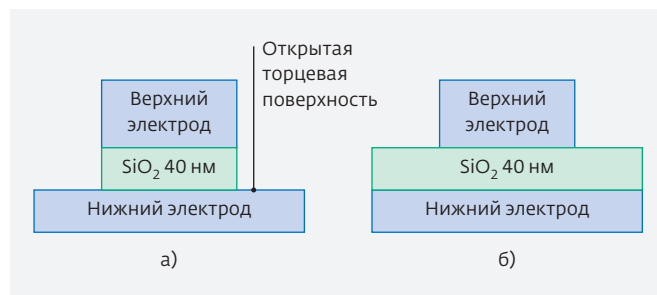


Рис.4. Конденсаторные структуры, исследованные в [25]: а – с открытой торцевой поверхностью и б – сплошной пленкой SiO_2

МЕХАНИЗМ ПЕРЕКЛЮЧЕНИЯ ПРОВОДИМОСТИ ОКСИДА КРЕМНИЯ

С помощью просвечивающей электронной микроскопии в планарных структурах (рис.1) обнаружены кремниевые нанокристаллы (nc-Si) полуметаллической фазы размером 5–10 нм в оксиде кремния [32], которые, вероятно, и обеспечивают высокую проводимость в низкоомном состоянии. В пользу этого говорят два факта: состояние логической "1" устойчиво к отжигу при 700°C в инертной среде, но деградирует в атмосфере кислорода.

Обобщая экспериментальные факты, в [30] сформулирован следующий механизм резистивного переключения. Электроформовка нарушает стехиометрию активного слоя ($\text{SiO}_2 \rightarrow \text{SiO}_x$) на его торцевой или латеральной поверхности, открытой для взаимодействия с остаточной газовой средой вакуумированного объема. В режиме записи за счет электрохимического восстановления кремния в активном слое возникают Si-нанокристаллиты (nc-Si), то есть происходит переход $\text{SiO}_x \rightarrow \text{nc-Si}$. При стирании на фоне джоулевого разогрева протекают реакции окислительного характера, и происходит переход $\text{nc-Si} \rightarrow \text{SiO}_x$, приводящий к высокоомному состоянию ячейки памяти.

Интересно отметить, что уровни логического "0" и "1" зависят не только от амплитуды импульсов U_{01} и U_{10} , но также от их временных характеристик [33]. Так, проводимость логической "1" возрастает с длительностью импульса записи. Кроме того, наблюдаются различные зависимости между полнотой стирания информационной "1" и крутизной заднего фронта импульса U_{10} . Несмотря на большое количество разрозненных экспериментально наблюдаемых корреляций между параметрами электрических импульсов управления, состоянием ячейки памяти и параметрами этих состояний, в настоящее время отсутствует единая

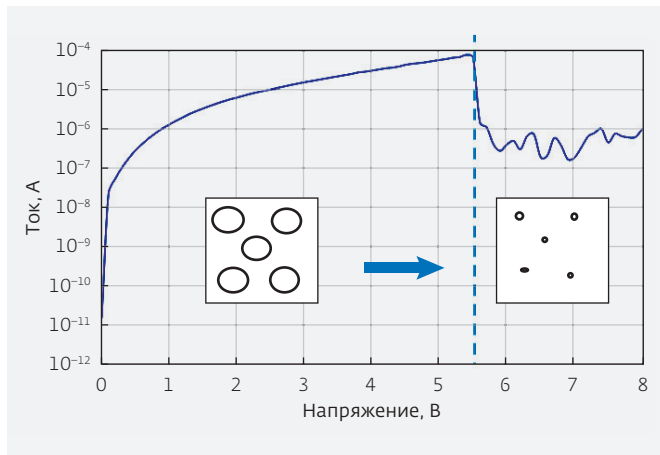


Рис.5. Переход в мелкодисперсное состояние на "полке" импульса стирания

модель, внутренне непротиворечиво объясняющая наблюдаемые эффекты.

Тем не менее, такая модель может быть построена с позиций представления SiO_x в качестве пересыщенного твердого раствора Si в матрице стехиометрического SiO_2 . Модель базируется на двух экспериментально подтвержденных фактах [32], о которых уже упоминалось выше. В состоянии логической "1" структура активного слоя в локальных областях содержит крупнодисперсную систему включений из кремниевых нанокристаллитов с характерным размером примерно 5 нм, которые обеспечивают электрически проводящее состояние. Состояние логического "0" характеризуется более мелкодисперсной структурой таких включений. Не вдаваясь в данной работе в подробности механизма возникновения и исчезновения электропроводности в этих двух кристаллографических состояниях SiO_x , отметим следующее. При подаче электрических импульсов в определенный момент времени возникает локальный канал электрического тока, приводящий к разогреву до достаточно высоких температур, обеспечивающих диффузионную подвижность атомов Si и перестройку его кластеров в виде нанокристаллитов. На основе численного решения уравнения теплопроводности в среде MatLab® нами показано, что при характерной длительности импульсов 50 нс выделяемое в локальном объеме тепло достигает 0,25 пДж, температура в шнуре превышает 1000°C.

В пересыщенном растворе Si в SiO_2 структура с нанокристаллитами Si является термодинамически оправданным результатом распада пересыщенного раствора. Исходя из этого, картина

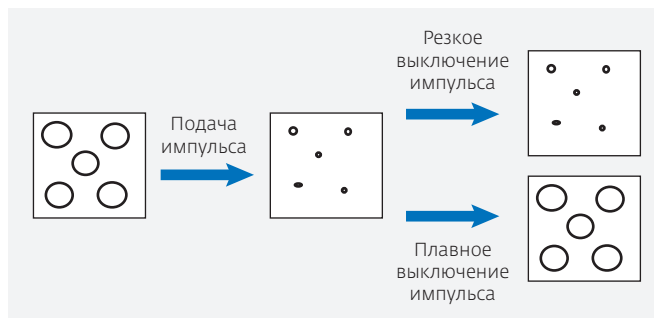


Рис.6. Схема ожидаемых структурных перестроек системы Si-кластеров в активном слое ReRAM в режиме стирания

образования и исчезновения проводящих каналов в активном слое выглядит следующим образом.

Предполагается, что в исходном состоянии, перед электроформовкой, структура SiO_2 кристаллитов не содержит. Под действием импульса высокого напряжения (30 В) происходит локальный пробой диэлектрика, на открытых поверхностях (латеральной или торцевой) нарушается стехиометрия оксида, и дальнейший разогрев приводит к распаду твердого раствора с выделением нанокристаллитов в активном слое. При высокой температуре для снятия избыточной свободной энергии пересыщенного раствора достаточно формирования системы кластеров с мелкодисперсным состоянием. С понижением температуры энергетически выгоден переход в более крупнодисперсное состояние. Таким образом, при плавном выключении импульса электроформовки система успевает "подстроиться" под текущую снижающуюся температуру и переходит в крупнодисперсное состояние. При резком выключении наблюдается эффект "заковки" мелкодисперсного состояния. Такая картина полностью объясняет экспериментально наблюдаемую ситуацию при электроформовке, переводящую или не переводящую структуру в "рабочее состояние" в зависимости от длительности заднего фронта импульса электроформовки.

В режиме стирания, в рамках излагаемых модельных представлений, на "полке" импульса стирания (~6 В) следует ожидать мелкодисперсное состояние кластеров Si и, следовательно, низкой проводимости активного слоя. Именно такая картина наблюдается и в реальности (рис.5).

Это означает, что при резком выключении импульса мелкодисперсная структура будет сохранена и задача "стирания" успешно выполнена, что и наблюдается на практике. В противном случае

"закалки" не должно происходить, структура перейдет в крупнодисперсное состояние и "стирание" логической "1" не состоится (рис.6). И в этом случае модельные представления полностью совпадают с реальной картиной.

В режиме записи модель предсказывает следующую картину. Исходное состояние ячейки с точки зрения электропроводности – логический "0", с позиций кристаллографической структуры – мелкодисперсная система кластеров. При подаче импульса записи (~4 В) система разогревается до температур ниже предыдущих случаев (формовка и стирание), но достаточных для структурных перестроек. Мелкодисперсная система переходит в энергетически выгодное для этих температур состояние, с более крупными кластерами. Такая структура уже не может измениться на стадии охлаждения вне зависимости от скорости понижения температуры. Другими словами, запись должна происходить вне зависимости от крутизны заднего фронта импульса, что и наблюдается в эксперименте.

Таким образом, предложенная феноменологическая модель адекватно объясняет весь спектр наблюдаемых эффектов в режимах формовки, стирания и записи, включая нюансы зависимости этих эффектов от характера используемых форм импульсов электрических напряжений. Детальному описанию предложенной модели, включая количественные оценки, будет посвящена отдельная работа.

ЗАКЛЮЧЕНИЕ

Единого мнения о механизме переключения электрической проводимости SiO_x и природе проводящего канала в нем на сегодняшний день нет во многом из-за отсутствия единой технологии изготовления тестовых структур у различных исследователей. Большая часть работ показывает, что эффект связан с химическим восстановлением/окислением кремния, следствием чего является увеличение/уменьшение концентрации кислородных вакансий или оборванных кремниевых связей. Общепринято, что электроформовка и переход в низкоомное состояние – процессы, обусловленные электрическим полем, а переход в высокоомное состояние – джоулевым разогревом.

Предложена оригинальная внутренне непротиворечивая феноменологическая модель переключения проводимости оксида кремния. В ее основу положены два экспериментальных факта, а именно: низкоомное состояние структуры обусловлено крупнодисперсной системой

кремниевых нанокристаллитов в активном слое, высокоомное – мелкодисперсной.

Согласно модельным представлениям активный слой – это твердый раствор кремния в SiO_2 . При высоких температурах энергетически более выгодным является мелкодисперсное состояние, а при относительно низких – крупнодисперсное. Построенная модель объясняет ряд экспериментально наблюдаемых зависимостей, среди которых влияние временных характеристик управляющих импульсов на конечное состояние ячейки памяти.

ЛИТЕРАТУРА

1. **Красников Г.Я.** Конструктивно-технологические особенности субмикронных МОП-транзисторов: В 2-х ч. – М., 2004. Т. 2. 535 с.
2. **Lai S. K.** Flash memories: Successes and challenges // IBM J. RES. & DEV. V. 52. NO. 4/5, July/September 2008.
3. **Hong S., Auciello O., Wouters D.** Emerging Non-Volatile Memories. New York: Springer, 2014.
4. **Meena J.S. et al.** Overview of emerging nonvolatile memory technologies // Nanoscale Research Letters, 2014. V. 9. P. 526.
5. **Lue H. T. et al.** A Novel Double-Trapping BE-SONOS Charge-Trapping NAND Flash Device to Overcome the Erase Saturation without Using Curvature-Induced Field Enhancement Effect or High-K (HK) /Metal Gate (MG) Materials // Conference: Electron Devices Meeting (IEDM), 2014 IEEE International, At San Francisco, CA.
6. **Wuttig M., Yamada N.** Phase-change materials for rewriteable data storage // Nat. Mater., 2007. V. 6. No. 11. P. 824.
7. **Raoux S., Welnic W., Ielmini D.** Phase change materials and their application to nonvolatile memories // Chem. Rev., 2010. V. 110. No. 1. P. 240-267.
8. **Burr G.W. et al.** Phase change memory technology // J. Vac. Sci. Technol. B, 2010. V. 28. No. 2. P. 223.
9. **Gallagher W.J., Parkin S.S.P.** Development of the magnetic tunnel junction MRAM at IBM: from first junctions to a 16-Mb MRAM demonstrator chip // IBM J. Res & Dev., 2006. V. 50. No. 1. P. 5-23.
10. **Chen E. et al.** Advances and future prospects of spin-transfer torque random access memory. – IEEE Trans. Magn., 2010, 46. No. 6. P. 1873-1878.
11. **Khvalkovskiy A.V. et al.** Basic principles of STT-MRAM cell operation in memory arrays. J. Phys. D: Appl. Phys., 2013. V. 46. P. 074001.

12. **Kawahara T. et al.** Spin-transfer torque RAM technology: review and prospect // *Microelectron Reliab.*, 2012. V. 52. P. 613–627.
13. **Auciello O., Scott J.F., Ramesh R.** The physics of ferroelectric memories // *Phys Today*, 1998. V. 51. P. 22–27.
14. Ramtron Announces 8-Megabit Parallel Nonvolatile F-RAM Memory. Colorado Springs: Ramtron International Corporation; 2009.
15. F-RAM Technology Brief. Colorado Springs: Ramtron International Corporation, 2007.
16. **Waser R. et al.** Redox based resistive switching memories – nanoionic mechanisms, prospects, and challenges // *Adv. Mater.* 2009. V. 21. P. 2632–2663.
17. **Waser R. and Aono M.** Nanoionics-Based Resistive Switching Memories // *Nat. Mater.* 2007. V. 6. P. 833–840.
18. **Yang J.J., Strukov D.B., Stewart D.R.** Memristive devices for computing // *Nature Nanotechnology*. 2013. V. 8. P. 13–24.
19. **Mikolajick T., Salinga M., Kund M. and Kever T.** Nonvolatile Memory Concepts Based on Resistive Switching in Inorganic Materials // *Advanced engineering materials*. 2009. V. 11. No. 4. P. 235–240.
20. **Sawa A.** Resistive switching in transition-metal oxides // *Materials Today*. 2008. V. 11. No. 6. P. 28–36.
21. **Zhu X.-J., Shang J., Li R.-W.** Resistive Switching Effects in Oxide Sandwiched Structures // *Front. Mater. Sci.*, 2012. V. 6. P. 183–206.
22. **Орлов О.М., Чуприк А.А., Батулин А.С., Горнев Е.С., Булах К.В., Егоров К.В., Кузин А.А., Негров Д.В., Зайцев С.А., Маркеев А.М., Лебединский Ю.Ю., Заблоцкий А.В.** Ячейка энергонезависимой памяти на эффекте резистивного переключения в оксидных пленках $\text{Hf}_x\text{Al}_{1-x}\text{O}_y$ // *Микроэлектроника*. 2014. Т. 43. № 4. С. 243.
23. **Орлов О.М., Горнев Е.С., Шадрин А.В., Зайцев С.А., Морозов С.А., Заблоцкий А.В.** Эффект резистивного переключения в структурах $\text{TiN}/\text{Hf}_x\text{Al}_{1-x}\text{O}_y/\text{HfO}_2/\text{TiN}$ и структурах $\text{TiN}/\text{HfO}_2/\text{TiN}$ // *Микроэлектроника*. 2014. Т. 43. № 5. С. 337–342.
24. **Dearnaley G., Stoneham A. M. and Morgan D. V.** Electrical phenomena in amorphous oxide films // *Rep. Prog. Phys.* 1970. V. 33. P. 1129–1191.
25. **Yao J., Zhong L., Natelson D., Tour J.M.** Etching-Dependent Reproducible Memory Switching in Vertical SiO_2 Structures // *Appl. Phys. Lett.* 2008. V. 93. P. 253101.
26. **Yao J., Zhong L., Zhang Z., He T., Jin Z., Wheeler P.J., Natelson D., Tour J.M.** Resistive Switching in Nanogap Systems on SiO_2 Substrates // *Small*. 2009. V. 5. No. 24. P. 2910–2915.
27. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** Структурно-примесные комплексы в системе кремний-диоксид кремния // *Известия высших учебных заведений. Электроника*. 2000. № 3. С. 39–47.
28. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** Начальный этап термического окисления кремния и формирование пограничного слоя в системе Si-SiO_2 . Поверхность. Рентгеновские, синхротронные и нейтронные исследования. 2003. № 2. С. 98–104.
29. **Yao J., Sun Z., Zhong L., Natelson D., Tour J.M.** Resistive Switches and Memories from Silicon Oxide // *Nano Lett.* 2010. V. 10, P. 4105–4110.
30. **Yao J., Zhong L., Natelson D., Tour J. M.** Intrinsic resistive switching and memory effects in silicon oxide // *Appl. Phys. A*, 2011. V. 102. P. 835–839.
31. **Chang Y.F. et al.** Understanding the resistive switching characteristics and mechanism in active SiO_x -based resistive switching memory // *J. Appl. Phys.* 2012. V. 112. P. 123702.
32. **Yao J., Zhong L., Natelson D., Tour J. M.** In situ Imaging of the Conducting Filament in a Silicon Oxide Resistive Switch // *Nature Scientific Reports*. 2012. V. 2. P. 242.
33. **Yao J. et al.** Highly transparent nonvolatile resistive memory devices from silicon oxide and grapheme // *Nature communications*. 2012. V. 3. P. 1–8.

МЕТОДЫ МУЛЬТИИНТЕРВАЛЬНОГО АНАЛИЗА БЫСТРОДЕЙСТВИЯ НАНОЭЛЕКТРОННЫХ СХЕМ НА ЛОГИЧЕСКОМ УРОВНЕ

► С.В.Гаврилов, Г.А.Иванова
ИППМ РАН

Работа посвящена решению проблемы учета неопределенности технологических и схемных параметров при анализе быстродействия сложных цифровых схем. Предлагается метод анализа быстродействия СФ-блоков, обеспечивающий повышение точности анализа минимальных и максимальных задержек на логическом уровне по сравнению с классическими методами статического временного анализа за счет совместного распространения вещественных интервалов задержек и булевой информации о векторах переключений, для которых эта задержка достижима.

LOGICAL LEVEL MULTI-INTERVAL PERFORMANCE ANALYSIS METHODS FOR NANOELECTRONIC CIRCUITS

S.V.Gavrilov, G.A.Ivanova
IDPM RAS

This paper is dedicated to solving the problems of complex digital circuits performance analysis with the uncertainty of technological and circuit parameters. The traditional performance analysis of test stimulus sequence orders the events during time, while the proposed technique provides space ordering. This paper describes the method, which provides considerable logic level interval delay analysis accuracy versus the famous approaches accounting for the simultaneous multiple input switching.

ВВЕДЕНИЕ

С уменьшением технологических размеров транзисторов до нанометрового диапазона становится существенным влияние вариаций схемных и технологических параметров на значение задержек элементов комбинационных схем. Из-за разброса значений параметров появляется вариация задержек, что приводит к необходимости анализа интервала возможных значений задержки.

В настоящее время существует несколько подходов для расчета задержек комбинационных схем. Статический временной анализ (СВА) [1] широко применяется для поиска верхних границ задержек, основой данного подхода является поиск

критических путей. Однако отсутствие учета логики работы схемы приводит к завышенным результатам.

Среди известных подходов использования интервалов вещественных значений наиболее известны методы классического интервального анализа. Однако классический интервальный анализ оперирует лишь минимальным и максимальным значением, проблема распространения задержек вдоль схем выходит за рамки классического интервального анализа и носит характер мультиинтервального подхода.

С уменьшением технологических норм уменьшается задержка переключения логических

элементов и усиливается влияние факторов, действие которых ранее было не существенно, поэтому задача повышения точности оценок задержек остается актуальной.

В частности, появляется ряд задач моделирования цифровых схем, при решении которых необходимо нахождение как максимальной, так и минимальной задержки. Одна из наиболее распространенных задач, где требуется знание минимальной задержки, это контроль кратчайших путей на соответствие времени удержания триггера (hold). Важную роль минимальная задержка играет также при оценке максимального тока питания [2-4], при анализе помехоустойчивости [5-7], при определении интервалов переключения для анализа шумов и др. [8-10].

Попытки совмещения двух противоположных подходов привели к появлению гибридных методов смешанного логико-электрического моделирования. Недостатками этих методов является то, что для обеспечения необходимой точности нужно проводить полное моделирование возможных вариантов входных последовательностей, количество которых увеличивается экспоненциально с ростом числа входов.

ПРООБРАЗЫ ПРЕДЛАГАЕМОГО ПОДХОДА

Из-за представления задержки в виде интервала классические методы нахождения и распространения задержки становятся непригодными, и необходимо прибегнуть к методам классического интервального анализа. Классический интервальный анализ известен как раздел математики, в котором вместо обычной арифметики применяется интервальная арифметика с интервалами вещественных чисел для решения задач с интервальными неопределенностями [10].

В данной работе интервальный анализ используется в двух аспектах: для работы с вещественными интервалами задержек и с булевыми интервалами входных векторов. Использование понятия "интервал" применительно к булевым переменным, булевым векторам и булевым функциям возможно, поскольку из теории булевой алгебры известно [11], что отношение импликации $(x \Rightarrow y) = ((x \& \bar{y}) = 0)$ удовлетворяет всем требованиям отношения частичного порядка, а именно – рефлексивности, антисимметричности и транзитивности. Данное правило распространяется и на многозначную булеву алгебру с числом элементов, отличным от 2-х, а в двузначной алгебре логики соответствует обычному порядку $(0 \leq 1)$. Поэтому

можно использовать отношение в форме неравенства $(x \leq y) = ((x \& \bar{y}) = 0)$.

Совместное рассмотрение булевых интервалов переключений и соответствующих им вещественных интервалов задержек позволяет сократить рост неопределенности задержек, который возникает при переходе от числового представления задержек к интервальному. Учет логической совместимости интервалов задержек на выходах вентиля позволяет сократить рост неопределенности интервалов задержек по сравнению с известными методами статического временного анализа, а отсеивание ложных путей повышает достоверность результатов.

Известны работы, в которых для учета логики при анализе критических путей используется метод поиска истинных путей на основе так называемых характеристических функций во времени или TCF (Timed Characteristic Function) [12].

TCF-функция находит множество входных векторов, для которых задержка превышает заданное ограничение по времени:

$$TCF(y = v, t_0) = \{\{\bar{x}\} : \forall t > t_0, y(\bar{x}, t) = v\}.$$

Для нахождения входных воздействий при заданных ограничениях на задержку применяется сочетание генератора TCF-функций и метода анализа логической совместимости входного вектора и самой схемы (SAT-анализ). Применяя итерации для различных ограничений на задержку, данный подход можно использовать для нахождения истинного критического пути и соответствующего ему входного вектора.

В данной работе вместо характеристической функции с односторонним ограничением на задержку предложена характеристическая функция интервала. Предложенная функция служит для определения множества входных векторов, для которых задержка попадает в интервал $[a, b]$, при этом в отличие от TCF-подхода для определения границ интервалов не требуются итерации.

Предложенный аппарат распространения характеристических функций вдоль схемы позволяет проводить встроенный анализ логической совместимости не только критических путей от заданного входного переключения, но и всех других путей. Это необходимо при решении ряда задач, где, наряду с максимальной, требуется нахождение и минимальной задержки.

В отличие от TCF-подхода здесь не требуется применения SAT-анализа, что является отличительной особенностью аппарата.

SP-ГРАФ И ЗАДЕРЖКИ РАСПРОСТРАНЕНИЯ СИГНАЛОВ

В данной работе для описания логики переключений узлов комбинационной схемы используется четырехзначная булева алгебра:

$$A_4 = (B_4 = B_2 \times B_2, \langle + \rangle, \langle * \rangle, \langle - \rangle, \langle 0 \rangle, \langle 1 \rangle),$$

где $B_2 = \{0, 1\}$ – множество традиционных булевых статических состояний, а операции конъюнкции, дизъюнкции и отрицания ($\langle * \rangle, \langle + \rangle, \langle - \rangle$) определены не в терминах двузначной, а в терминах четырехзначной булевой алгебры. При этом переменные принимают пары значений (0,0), (0,1), (1,0), (1,1). Другими словами, множество значений переменных или состояний узлов схемы состоит из упорядоченных пар булевских значений $B_4 = \{(x_0, x_1) : x_0 \in B_2, x_1 \in B_2\}$, которые обозначают логические величины в начале и в конце переключения соответственно. Для спецификации состояний и направлений переключений сигналов можно использовать следующий алфавит:

$$B_4 = \{L, R, F, H\},$$

где $L = \langle 0 \rangle = (0,0)$ – соответствует статическому состоянию "0" в начале и в конце переключения (low), $R = (0,1)$ – соответствует переключению из "0" в "1" (rise), $F = (1,0)$ – соответствует переключению из "1" в "0" (fall), $H = \langle 1 \rangle = (1,1)$ – соответствует статическому состоянию "1" в начале и в конце переключения (high).

Для того чтобы произвести вычисление в четырехзначной алгебре, необходимо вычислить бинарные значения начала и конца переключения с использованием поразрядных операций двузначной логики:

$$\begin{aligned} (a, b) \langle + \rangle (c, d) &= (a \vee c, b \vee d), \\ (a, b) \langle * \rangle (c, d) &= (a \& c, b \& d), \\ \langle - \rangle (a, b) &= (\neg a, \neg b). \end{aligned}$$

Для приведения схемы к виду, удобному для расчетов, необходимо из описания на транзисторном уровне экстрагировать логические функции в форме ориентированного ациклического графа (SP-DAG [13]).

При экстракции логической функции для построения SP-графа для цепи pull-down используются следующие правила: параллельное соединение двухполюсников соответствует операции $\langle + \rangle$, последовательное соединение соответствует

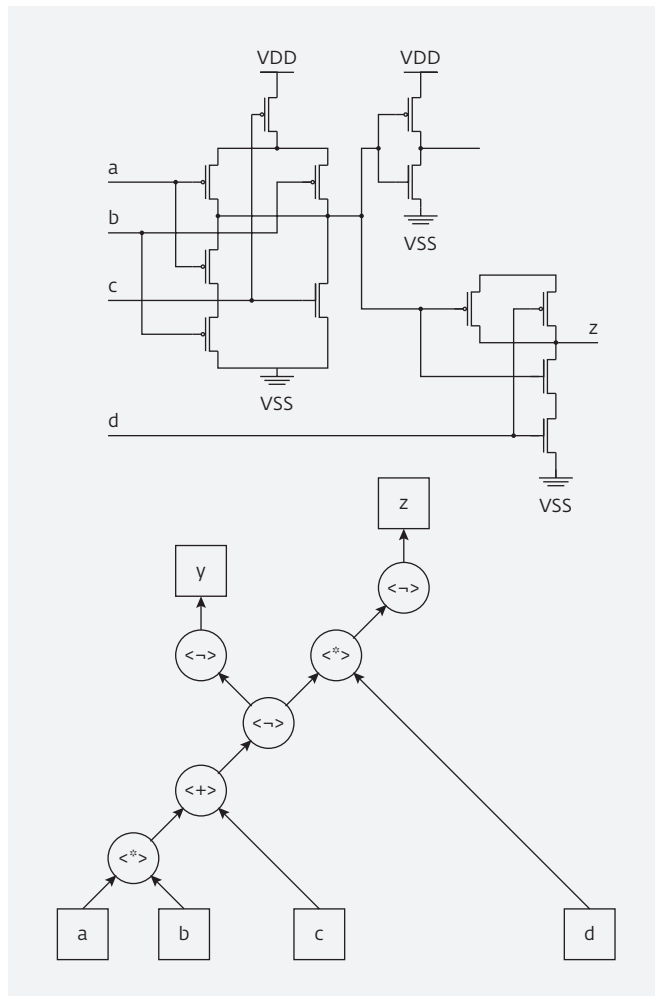


Рис.1. КМОП-схема и соответствующий SP-граф

операции $\langle * \rangle$, выход вентиля, который согласно логике работы стандартного КМОП-вентиля обеспечивает инверсию сигнала, соответствует операции отрицания $\langle - \rangle$.

Для сопоставления узлов схемы, вершин SP-графа $G = (Z, E)$, $E \in Z \times Z$ и системы логических уравнений будут использоваться следующие обозначения:

- $P = \{p_i\}$, $p_i \in Z$, $i = 1, \dots, n$ – подмножество первичных входов, n – количество первичных входов;
- $\vec{V} = |v_1, \dots, v_n|$, $v_i \in B_4$, $\vec{V} \in B_4^n$ – входной вектор, содержащий логические значения на первичных входах;
- $s(z, \vec{V})$ – значение функции логического моделирования $s: Z \times B_4^n \rightarrow B_4$, которое определяет логическое состояние узла $z \in Z$ для заданного входного вектора в терминах четырехзначной логики. Так, для первичных входов $s(p_i, \vec{V}) = v_i$.

При анализе быстродействия известны задержки $t(p_i)$, $p_i \in P$ на первичных входах и задержки $d(x, y)$

для дуг SP-графа $(x \in Z, y \in Z, (x, y) \in E)$. Основная цель анализа быстродействия комбинационной схемы заключается в расчете времени прибытия сигнала $t(z)$ в каждый из узлов схемы $(z \in Z)$. Список известных значений $\{d(i, j)\} \cup \{t(p_i)\}$ можно рассматривать как вектор входных параметров \vec{d} размерности $|E| + n$.

Значение задержки $t(z)$ в любом переключаемом узле z комбинационной КМОП-схемы можно рассчитать как функцию параметров \vec{d} и пары входных векторов переключений:

$$t(z) = f(z, \vec{d}, \vec{V}_i),$$

где $\vec{V}_i = (\vec{v}_i, \vec{v}_{i+1}), \vec{v}_i \in B_2^n, \vec{V}_i \in B_4^n$.

Функция $f(z, \vec{d}, \vec{V})$ может быть вычислена рекуррентно по SP-графу с использованием операций + (переключение независимых входов), min (одновременное переключение контролируемых входов), max (одновременное переключение неконтролируемых входов). Перечисленные операции проводятся над задержками отдельных дуг SP-графа (по аналогии с [12]), например, для выхода вентиля $z = \leftarrow x$:

$$f(z, \vec{d}, \vec{V}) = f(x, \vec{d}, \vec{V}) + d(x, z).$$

При представлении задержки не в виде числа, а в виде интервала возможных значений $(d(i, j) \in [d_{\min}(i, j), d_{\max}(i, j)])$ задача нахождения интервалов возможных моментов переключения узлов схемы $(t(z) \in [t_{\min}(z), t_{\max}(z)])$ сводится к оценке области значений функции $f(z, \vec{d}, \vec{V})$.

При моделировании СФ-блоков для обеспечения надежности работы необходим перебор всех возможных комбинаций входных переключений, однако с ростом числа входов сложность задачи растет экспоненциально.

Метод статистического временного анализа в отличие от моделирования входных последовательностей находит критические пути (максимальный и минимальный), но не учитывает логику работы схемы, что приводит к завышенным оценкам интервалов задержек $[t_{\min}(z), t_{\max}(z)]$.

ПОСТАНОВКА ЗАДАЧИ МОДЕЛИРОВАНИЯ И МЕТОД РАСПРОСТРАНЕНИЯ ИНТЕРВАЛОВ ВДОЛЬ СХЕМЫ

Расчет значения задержки в узле комбинационной схемы при переключении одного или нескольких первичных входов и различных

комбинациях фиксированных состояний на остальных входах является распространенной задачей в логико-временном моделировании. При этом по состояниям на входах после переключения можно однозначно определить состояния до переключения.

В случае переключения первого выхода из 1 в 0 при статическом состоянии на остальных входах входной вектор можно задать в виде ограничения:

$$\vec{V} = |x_1, \dots, x_n|, x_1 = F, x_i \in \{H, L\}, i = 2, \dots, n.$$

Количество входных векторов S_V , удовлетворяющих данному ограничению, равно 2^{n-1} , поэтому моделирование всех возможных случаев при большом числе входов невозможно.

Задача состоит в нахождении для переключения $s_i \in \{R, F\}$ узла $z \in Z$ множества непересекающихся временных интервалов $I(z, s_i) = \bigcup_1 I_i(z, s_i), I_i(z, s_i) = [l_i, r_i]$

минимального суммарного размера $G = \sum_1 (r_i - l_i)$, которые удовлетворяют условию:

$$\forall \vec{V} \in S_V : (s(z, \vec{V}) = s_i) \Rightarrow (f(z, \vec{d}, \vec{V}) \in I(z, s_i)).$$

Таким образом, при переключении $s(z, \vec{V}) = s_i$ задержка попадает в один из интервалов $I_i(z, s_i)$. Задача нахождения абсолютного минимума G является NP-трудной, поэтому решение данной задачи можно рассматривать лишь как критерий качества при сравнении различных эвристических алгоритмов.

Рассмотрим интервалы задержек для различных интервалов входных векторов. Пусть $\vec{V} = (\vec{u}, \vec{v}), \vec{u} \in B_2^n, \vec{v} \in B_2^n, \vec{V} \in B_4^n$. В рамках решаемой задачи $\vec{V} = (\vec{u}, \vec{v}) = (\lambda(\vec{v}), \vec{v})$, где $\lambda(\vec{v}) = |-v_1, v_2, \dots, v_n|$ - векторная функция, используемая для определения значений входов до переключения по значениям после переключения. Для описания интервалов возможных переключений первичных входов будут использоваться векторные обозначения:

$$\vec{v} \in [\vec{v}_a, \vec{v}_b] \Leftrightarrow \vec{v}_a \leq \vec{v} \leq \vec{v}_b,$$

где $\vec{v}_a = |a_1, \dots, a_n|, \vec{v}_b = |b_1, \dots, b_n|$ - соответственно нижняя и верхняя границы интервала, в соответствии с трактовкой отношения частичного порядка в булевой алгебре (см. "SP-граф и задержки распространения сигналов") для каждого из n первичных входов должны соблюдаться поразрядные неравенства:

$$a_i \leq v_i \leq b_i \quad \forall i \in \{1, \dots, n\}.$$

Для анализа логической совместимости путей распространения сигналов используется логико-временной интервал, который представляет собой объединение вещественных временных интервалов с соответствующими типом переключения и интервалами входных векторов в следующей форме:

$$L_j(z) = (s_j, [t_{\min}, t_{\max}], [\bar{v}_a, \bar{v}_b]),$$

где $s_j \in B_4$ – это тип состояния или переключения в терминах четырехзначной логики, $[t_{\min}, t_{\max}]$ – интервал неопределенности значений задержки, а $[\bar{v}_a, \bar{v}_b]$ – соответствующий таким задержкам интервал значений входного вектора.

Например, при $s_1 = F$ для переключаемого входа исходный рабочий список состоит из одного элемента:

$$L_1(p_1) = (F, [t_{\min}^1, t_{\max}^1], [|0, 0, \dots, 0|, |0, 1, \dots, 1|]),$$

где $[t_{\min}^1, t_{\max}^1]$ – интервал известных значений задержки на переключаемом входе. В общем случае к одному узлу может относиться несколько интервалов одного типа.

Для распространения интервалов переключений необходимо для каждой пары интервалов на входах получить новые интервалы на выходах $y = x_1 < + > x_2$; $z = x_1 < * > x_2$. Пусть,

$$L_1(x_1) = (s_1, [l_1, r_1], [\bar{a}_1, \bar{b}_1]),$$

$$L_2(x_2) = (s_2, [l_2, r_2], [\bar{a}_2, \bar{b}_2]),$$

тогда для формирования булева интервала для y и z необходимо проверить логическую совместимость входных интервалов. Она возможна лишь в области их пересечения, поэтому для формирования булевых интервалов для y и z используются следующие правила:

$$[\bar{a}_1, \bar{b}_1] \cap [\bar{a}_2, \bar{b}_2] = [\bar{a}_1 \vee \bar{a}_2, \bar{b}_1 \wedge \bar{b}_2].$$

Существует ситуация, при которой пересечение булевых интервалов может оказаться пустым, что свидетельствует об обнаружении ложного пути:

$$(\bar{a}_1 \& \bar{a}_2 \& \neg(\bar{b}_1 \vee \bar{b}_2)).$$

При распространении интервалов вдоль схем, несмотря на отсеивание ложных интервалов, для каждой пары входных интервалов происходит формирование интервалов на выходах бинарных операций, что приводит к их экспоненциальному росту. Ограничение максимального количества интервалов каждого типа предельным значением I_{\max} с помощью объединения "близких" интервалов (по аналогии с методом для границ интервалов задержек) позволяет сократить рост количества интервалов:

$$[\bar{a}_1, \bar{b}_1] \cup [\bar{a}_2, \bar{b}_2] \subseteq [\bar{a}_1 \& \bar{a}_2, \bar{b}_1 \vee \bar{b}_2].$$

С помощью задания предельного значения I_{\max} можно управлять количеством интервалов и соответственно точностью расчета. Так, при $I_{\max} = 1$ результат моделирования будет соответствовать результатам статического временного анализа, а при $I_{\max} = \infty$ проводится полное моделирование всех возможных интервалов.

При объединении интервалов может возникнуть ситуация попадания в объединенный интервал булевых векторов переключений, не соответствующих типу и задержкам элемента. Следующий раздел посвящен решению этой проблемы.

АППАРАТ ХАРАКТЕРИСТИЧЕСКИХ ФУНКЦИЙ ИНТЕРВАЛОВ

Для более детального учета логики работы схемы при распространении интервалов вдоль схем предлагается использовать аппарат BDD [13]. Оценка совместимости входных интервалов производится на основе аппарата частично-определенных булевых функций с использованием векторных границ интервалов. Полнота анализа логической совместимости обеспечивается только при использовании операций пересечения.

Для учета логики при распространении интервалов задержки вводится понятие характеристической функции интервала. Пусть задана тройка $L_j(z) = (s_j, [t_{\min}, t_{\max}], [\bar{v}_a, \bar{v}_b])$ для узла z и некоторых значений состояния, интервала задержек и векторного интервала булевых значений на первичных входах. Определим характеристическую функцию $\phi\{[\bar{v}_a, \bar{v}_b]\}$ как булеву функцию $\phi\{[\bar{v}_a, \bar{v}_b]\}: B_2^n \rightarrow B_2$, аргументами которой являются значения на первичных входах после переключения. Значение характеристической функции равно 1 в том и только в том случае, когда входной вектор $\bar{v} = (\bar{u}, \bar{v}) = (\lambda(\bar{v}), \bar{v})$ приводит к переключению соответствующего типа s в заданном интервале задержек $[t_{\min}, t_{\max}]$:

$$\begin{aligned} &\Phi[\{\bar{v}_a, \bar{v}_b\}](\bar{v}) = \\ &= (s(z, \bar{V}) = s_j) \& (f(z, \bar{d}, \bar{V}) \in [t_{\min}, t_{\max}]). \end{aligned}$$

Для построения характеристической функции нового интервала при выполнении операций пересечения и объединения входных интервалов возможно использование аппарата BDD, при этом операции пересечения характеристических функций входных интервалов соответствует конъюнкция, а операции объединения – дизъюнкция:

$$\begin{aligned} \Phi[\{\bar{a}_1, \bar{b}_1\} \cap \{\bar{a}_2, \bar{b}_2\}] &= \Phi[\{\bar{a}_1, \bar{b}_1\}] \& \Phi[\{\bar{a}_2, \bar{b}_2\}], \\ \Phi[\{\bar{a}_1, \bar{b}_1\} \cup \{\bar{a}_2, \bar{b}_2\}] &= \Phi[\{\bar{a}_1, \bar{b}_1\}] \vee \Phi[\{\bar{a}_2, \bar{b}_2\}]. \end{aligned}$$

Применение аппарата BDD позволяет отсеивать ложные пути, так как тождество с логическим нулем является условием логического конфликта:

$$\Phi[\{\bar{a}_1, \bar{b}_1\} \cap \{\bar{a}_2, \bar{b}_2\}] = 0.$$

ПРЕДЛАГАЕМАЯ МОДЕЛЬ ЗАДЕРЖКИ ДЛЯ УЧЕТА ОДНОВРЕМЕННОГО ПЕРЕКЛЮЧЕНИЯ ВХОДОВ

В статистическом временном анализе рассматриваются только переключения одного входа логического элемента при фиксированных состояниях на остальных входах, однако при одновременном контролирующем переключении нескольких входов за счет активации нескольких путей проводимости тока/заряда значение задержки элемента существенно уменьшается [14]. Из этого следует, что для повышения точности расчета минимальной границы интервала задержки необходимо учитывать задержку одновременного переключения входов библиотечного элемента. Однако точный анализ одновременного переключения входов требует перехода от двумерных таблиц типа NLDM (Non-Linear Delay Model) к четырех-, пятимерным для учета фронтов всех переключаемых входов [9, 14]. Для уменьшения размерности задачи предлагается применять кубическую аппроксимацию задержки общего вида:

$$\begin{aligned} D_{\min} &= c_1x^3 + c_2y^3 + c_3x^2y + c_4xy^2 + c_5x^2 + \\ &+ c_6y^2 + c_7xy + c_8x + c_9y + c_{10}, \end{aligned} \quad (1)$$

где $x = S_x$, $y = S_y$ – длительность переключения входов, c_i – коэффициенты аппроксимации. Для нахождения коэффициентов используется метод наименьших квадратов.

Для повышения точности оценок минимальных задержек результаты моделирования без

учета одновременного переключения входов сравнивались с результатами моделирования с учетом одновременного переключения. Разницу между этими двумя зависимостями можно найти по формуле:

$$\Delta_D = \min(D_1, D_2) - D_{\min},$$

где D_1, D_2 – задержки переключения входных сигналов x и y соответственно, Δ_D – коррекционная разница между задержкой элемента без учета и с учетом одновременного переключения входов.

Применение кубической аппроксимации коррекционной разницы Δ_D позволяет повысить точность расчета минимальной задержки, которую можно найти по формуле:

$$D_{\min} = \min(D_1, D_2) - \Delta_D.$$

МОДЕЛИРОВАНИЕ СЛОЖНЫХ ЭЛЕМЕНТОВ НА ОСНОВЕ АНАЛИЗА ПОСЛЕДОВАТЕЛЬНО-ПАРАЛЛЕЛЬНОЙ СТРУКТУРЫ

Минимум задержки элемента достигается при одновременных контролируемых переключениях на входах логического элемента, например для элемента nand2 контролирующим является переключение из 1 в 0. Задержка такого переключения меньше, так как одновременно открываются два параллельно соединенных транзистора. В случае сложного элемента для нахождения минимальной

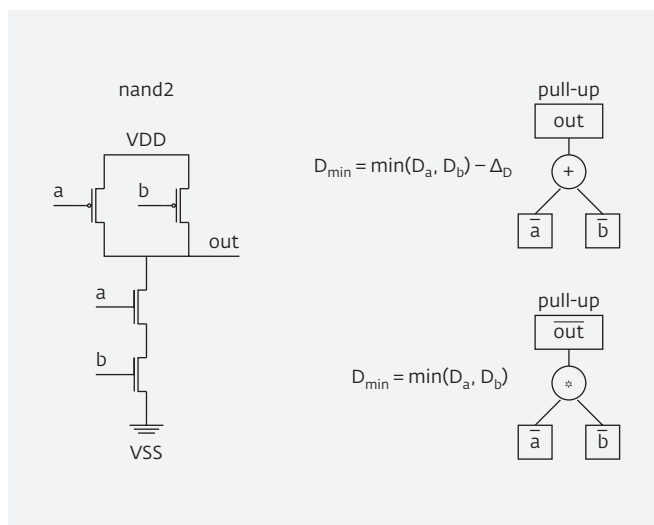


Рис.2. SP-DAG графы для pull-up и pull-down цепи элемента nand2

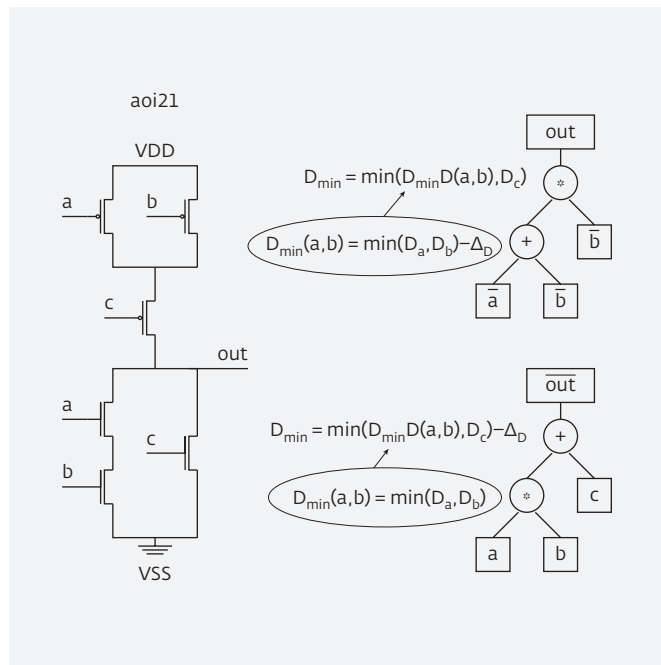


Рис.3. SP-DAG графы для pull-up и pull-down цепи элемента aoi21

задержки необходим учет его последовательно-параллельной структуры.

Рассмотрим нахождение минимальной задержки на примере элемента pand2. Так, при одновременном открытии параллельно соединенных транзисторов (pull-up цепочка) задержка находится по формуле: $D_{min} = \min(D_a, D_b) - \Delta_D$. В остальных случаях минимальная задержка находится по классической формуле: $D_{min} = \min(D_a, D_b)$ (рис.2).

Для нахождения минимальной задержки сложных элементов необходим анализ последовательно-параллельной структуры. Например, для элемента aoi21 нахождение минимальной задержки идет по SP-DAG графу pull-up и pull-down цепи снизу вверх. Для pull-up цепи элемента (рис. 3) находится задержка одновременного переключения входов a и b: $D_{min}(a, b) = \min(D_a, D_b) - \Delta_D$, затем полученная задержка сравнивается с задержкой переключения входа c: $D_{min} = \min(D_{min}(a, b), D_c)$.

РЕЗУЛЬТАТЫ ЧИСЛЕННЫХ ЭКСПЕРИМЕНТОВ

Численные эксперименты проводились для схем из набора ISCAS-85 [15]. Результаты работы предложенных алгоритмов сравнивались с результатами статического временного анализа. Сравнение проводилось по следующим параметрам: среднее и максимальное уменьшение максимальной

задержки, среднее и максимальное увеличение минимальной задержки, а также уменьшение числа ложных путей.

На основе результатов численных экспериментов показано, что применение предложенных подходов позволяет сократить число ложных путей до 35%. По сравнению с результатами статического временного анализа происходит среднее сокращение временных интервалов на 7% для максимальной границы и на 5% для минимальной границы. При этом для некоторых схем из набора сокращение верхней границы интервала задержки достигает 90%, а нижняя граница увеличивается почти в 2 раза.

ЗАКЛЮЧЕНИЕ

В данной работе предложен метод анализа быстродействия СФ-блоков, обеспечивающий повышение точности анализа минимальных и максимальных задержек на логическом уровне. Предложен алгоритм распространения характеристических функций вдоль схемы с анализом логической совместимости интервалов. Данный метод позволяет сократить число ложных путей и повысить точность оценки задержки в сравнении со статическим временным анализом. Для повышения точности интервальных оценок минимальных задержек предложен метод учета одновременного переключения входов логического элемента.

ЛИТЕРАТУРА

1. **Robert B. Hitchcock Sr.** Timing Verification and the Timing Analysis program // Proceedings of the 19th conference on Design automation, January 1982. P. 594-604.
2. **Гаврилов С.В., Рыжова Д.И.** Метод оценки пикового тока на логическом уровне с учетом одновременного переключения входов // VI Всероссийская научно-техническая конференция "Проблемы разработки перспективных микро- и наноэлектронных систем - 2014": сб. научн. тр. // Под общ. ред. А.Л.Стемпковского. - М.: ИППМ РАН, 2014. С. 37-42.
3. **Гаврилов С.В., Рыжова Д.И., Стемпковский А.Л.** Методы повышения точности оценки пикового тока на логическом уровне на основе анализа логических корреляций // Известия ЮФУ. Технические науки. 2014. № 7. С. 66-75.
4. **Гаврилов С.В., Рыжова Д.И., Стемпковский А.Л.** Проблема анализа пикового тока при проектировании сверхбольших интегральных схем на логическом уровне и современные

- методы ее решения // Информационные технологии. 2014. № 6. С. 58–63.
5. **Glebov A., Gavrilov S., Blaauw D. et.al.** False noise analysis using resolution method // ISQED 2002. P. 437–442.
 6. **Гаврилов С.В., Глебов А.Л., Стемповский А.Л.** Методы логического и логико-временного анализа цифровых КМОП СБИС. – М.: Наука, 2007. 220 с.
 7. **Гаврилов С.В.** Методы анализа логических корреляций для САПР цифровых КМОП СБИС. – М.: ТЕХНОСФЕРА, 2011. 136 с.
 8. **Gavrilov S.V., Gudkova O.N., Stempkovskiy A.L.** The Analysis of the Performance of Nanometer IP-blocks Based on Interval Simulation // Russian Microelectronics. 2013. Vol. 42. № 7. P. 396–402.
 9. **Гаврилов С.В., Пирютина Г.А., Щелоков А.Н.** Метод интервальных оценок задержек и выходных фронтов библиотечных элементов нанометровых КМОП-схем // Известия ЮФУ. Технические науки. 2012. № 7 (132). С. 70–76.
 10. **Шарый С.П.** Конечномерный интервальный анализ. – Институт вычислительных технологий СО РАН, 2010. 602 с.
 11. **Brown F.M.** Boolean reasoning. The logic of Boolean equations // Boston; Dordrecht; London: Kluwer Academic Publishers, 1990. 273 p.
 12. **Kuo Y.M., Chang Y.L. and Chang S.C.** Efficient Boolean Characteristic Function for Fast Timed ATPG // Proc. International Conference on Computer-Aided Design. 2006. P. 96–99.
 13. **Bryant R.E.** Graph-Based Algorithms for Boolean Function Manipulation // IEEE Transactions on Computers. 1986. Vol. 35. № 8. P. 677–691.
 14. **Гаврилов С.В., Гудкова О.Н., Пирютина Г.А.** Метод анализа быстродействия вентилях с учетом одновременного переключения входов // V Всероссийская научно-техническая конференция "Проблемы разработки перспективных микро- и наноэлектронных систем – 2012": сб. научн. тр. / под общ. ред. А.Л.Стемповского. – М.: ИППМ РАН, 2012. С. 119–124.
 15. **Brglez F. and Fujiwara H.** A neutral netlist of 10 combinatorial benchmark circuits and a target translator in FORTRAN // Proc. IEEE Int. Syrup. Circuits and Systems, June 1985. P. 663–698.

ОПТИМИЗАЦИЯ СТАТИЧЕСКОГО РЕЖИМА ГЕТЕРОСТРУКТУРНЫХ БИПОЛЯРНЫХ ТРАНЗИСТОРОВ В УСИЛИТЕЛЬНЫХ УСТРОЙСТВАХ СВЧ-ДИАПАЗОНА

► В.П.Тимошенко¹, Ю.Ф.Адамов², П.В.Тимошенко¹
¹ НИУ "МИЭТ", ² ИППМ РАН

В работе рассмотрены вопросы оптимизации статического режима гетероструктурных биполярных транзисторов с базой SiGe. Разработаны рекомендации по установке статического режима для оптимальных усилительных, частотных и шумовых характеристик.

STATIC MODE HETEROJUNCTION BIPOLAR TRANSISTOR OPTIMIZATION IN RF AMPLIFIERS

V.P.Timoshenkov¹, Yu.F.Adamov², P.V.Timoshenkov¹
¹ NRU MIET, ² IDPM RAS

Static mode optimizations of heterostructure HBT are considered. Recommendations for setting of the static parameters for optimal gain, noise and speeding characteristics are done.

ХАРАКТЕРИСТИКИ ГЕТЕРОСТРУКТУРНОГО БИПОЛЯРНОГО ТРАНЗИСТОРА (ГБТ)

Промышленно освоенные процессы ведущих мировых компаний (IBM, Jazz-Tower Semiconductor, ST Microelectronics) позволяют получать верхнюю граничную частоту гетероструктурных транзисторов $f_T=180-200$ ГГц, что обеспечивает работоспособность устройств до частот 45...50 ГГц, а экспериментальные процессы, находящиеся в стадии разработок, имеют верхнюю граничную частоту $f_T=270-300$ ГГц.

Наряду с успехами в разработке технологии и конструкции ГБТ, существуют схемотехнические проблемы их применения, к которым относятся:

- высокая плотность коллекторного тока, приводящая к насыщению дрейфовой скорости носителей, что ограничивает амплитуду выходного сигнала;
- саморазогрев гетероструктурных биполярных транзисторов, формирующий электротермическую обратную связь, что может привести к нестабильной работе усилительных элементов;

- низкие пробивные напряжения гетероструктурных биполярных транзисторов, приводящие к ограничению амплитуды выходного сигнала;
- зависимость статических и динамических параметров транзистора от разброса параметров технологического процесса и температуры;
- влияние подложки на высокой частоте.

Достоинства гетероструктурных биполярных транзисторов по сравнению с интегральными биполярными транзисторами проявляются как в усилительных, так и в частотных характеристиках [1-7] и достигаются благодаря введению в базовую область тонкого гетероструктурного SiGe-слоя.

При расчете коэффициента усиления по постоянному току электронная и дырочная составляющие токов в база-эмиттерном переходе имеют вид:

$$I_{e,n} = qn_{ie}^2 A_E \left(\frac{D_{nb}}{N_n W_b} \right) \left(\exp \left(\frac{V_{be}}{m\phi_T} \right) - 1 \right), \quad (1)$$

$$I_{e,p} = qn_{ie}^2 A_E \left(\frac{D_{pe}}{N_e W_e} \right) \left(\exp \left(\frac{V_{be}}{m\phi_T} \right) - 1 \right), \quad (2)$$

где D_{nb} , D_{pe} - коэффициенты диффузии неосновных носителей в базе и эмиттере,

W_b, W_e – эффективные толщины базы и эмиттера, N_b, N_e – концентрации примеси в базе и эмиттере соответственно, n_{ib}, n_{ie} – собственная концентрация носителей заряда в базе и эмиттере соответственно,

$\phi_T = \frac{kT}{q} = 25,8$ мВ – термодинамический потенциал, A_E – площадь эмиттера.

При одинаковых значениях плотности квантовых состояний в валентной зоне и в зоне проводимости можно записать:

$$\frac{n_{ie}^2}{n_{ib}^2} = \exp\left(\frac{\Delta E_g}{kT}\right),$$

где ΔE_g – разница ширины запрещенной зоны в эмиттере и базе, k – постоянная Больцмана, T – абсолютная температура.

Для эффективности эмиттера получено следующее выражение:

$$\gamma_e = \left(1 + \frac{I_{ep}}{I_{en}}\right)^{-1} = \left(1 + \frac{N_b W_b}{D_{nb}} \frac{D_{pe}}{N_e W_e} \exp\left(-\frac{\Delta E_g}{kT}\right)\right)^{-1}.$$

В интегральном транзисторе коэффициент усиления базового тока можно представить в виде [5, 8]:

$\beta^{-1} \approx \beta_k^{-1} + \beta_\gamma^{-1}$, где $\beta_k \approx \frac{2L_b^2}{W_b}$ – коэффициент усиления базового тока, связанный с коэффициентом переноса,

а $\beta_\gamma \approx \frac{L_e}{W_b} \frac{N_{nb} D_{pe}}{N_b D_{nb}} \text{th} \frac{W_e}{L_e}$ – коэффициент усиления базового тока, связанный с эффективностью эмиттера.

В приближении $\alpha \approx \gamma_e$ коэффициент усиления по постоянному току составит:

$$\beta \approx \frac{N_{nb} N_e W_e}{D_{pe} N_b W_b} \exp\left(\frac{\Delta E_g}{kT}\right),$$

где α – коэффициент передачи эмиттерного тока.

Из выражения (5) видно, что коэффициент усиления по постоянному току существенно зависит от разницы в ширине запрещенной зоны эмиттера и базы. Для гетероструктурных транзисторов, по сравнению с обычными биполярными, это приводит к значительному увеличению коэффициента усиления при прочих равных условиях.

Для практических применений важна стабильность коэффициента усиления транзистора в условиях разброса параметров технологического процесса. Зависимость статического коэффициента усиления ГBT по току от плотности тока эмиттера (компания Jazz Semiconductors, схема с общим эмиттером, номинальный угол технологического

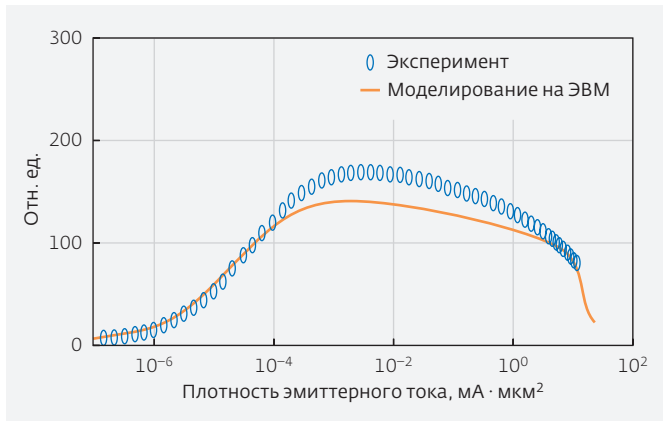


Рис.1. Зависимость статического коэффициента усиления ГBT по току от плотности тока эмиттера (схема с общим эмиттером)

процесса, температура 27°C) приведена на рис.1. Проведенное моделирование, а также опубликованные данные [2] статического коэффициента усиления показывают, что разброс составляет ±30%.

Важное значение имеет определение оптимальных режимов работы ГBT с точки зрения обеспечения усиления на заданной частоте. Для транзисторов с различной площадью эмиттера проведено исследование усилительных характеристик в частотном диапазоне от 100 МГц до 100 ГГц. Отмечено, что транзисторы с малой площадью эмиттера (0,18 × 0,76 мкм) имеют меньший коэффициент усиления по току, чем транзисторы с максимальной площадью эмиттера (0,18 × 10,16 мкм), что объясняется влиянием краевых эффектов в базе по сравнению с вертикальным переносом носителей в тонкой (~50 нм) базе.

Кроме того, в ГBT в значительно меньшей степени проявляется эффект Эрли. Высокая концентрация примеси в базе приводит к тому, что основные части области пространственного заряда коллекторного и эмиттерного переходов расположены соответственно в области коллектора и эмиттера, и, следовательно, толщина базы будет слабо зависеть от напряжений коллектор-база и эмиттер-база. В этом случае напряжение Эрли для транзисторов может достигать до 100 В. Для обычных биполярных транзисторов, с высоким коэффициентом усиления, напряжение Эрли не превышает 10–15 В.

Следствием высокого напряжения Эрли является возможность дополнительного повышения коэффициента усиления при сохранении высокого напряжения прокола базы.

Проведено исследование коэффициента усиления по току β и передаточной проводимости транзисторов в зависимости от частоты. Частотную зависимость коэффициента усиления по току можно описать выражением:

$$h_{21} = \frac{\beta^*}{1 + j \frac{f}{f_\beta}}, \quad (6)$$

где $f_\beta = \frac{f_T}{\beta}$, и $\beta^* = \frac{\beta}{1 + j\omega(C_{be} + C_{bc})/g_b}$, где $g_b = \frac{dI_b}{dV_{be}}$ – вход-

ная базовая проводимость, β – статический коэффициент усиления по постоянному току.

Следует отметить, что значительное улучшение частотных, усилительных и шумовых параметров транзисторов, в первую очередь, достигнуто за счет качественного улучшения биполярных транзисторов (гетероструктурная база) [3–5]. Фактор уменьшения горизонтальных (по осям X и Y) размеров эмиттера менее критичен по сравнению с уменьшением вертикального размера толщины базы (по оси Z).

Так как гетероструктурный транзистор имеет более высокую концентрацию примеси в базе, толщина базы W_b может быть значительно тоньше, в результате время пролета через базу τ_b меньше, чем у обычного интегрального биполярного транзистора. Кроме того, высокая степень легирования базы позволяет снизить сопротивление базы r_b , малая степень легирования эмиттера приводит к увеличению ширины эмиттерного перехода, и, следовательно, к снижению емкости база-эмиттер C_{te} . Эти совокупные признаки значительно снижают постоянную времени эмиттера t_e .

Проведено исследование частотных свойств гетероструктурных транзисторов ведущих фирм США по производству SiGe ГБТ Tower-Jazz Semiconductor и IBM [6]. Частотные свойства биполярного транзистора можно оценить, используя упрощенное соотношение для верхней граничной частоты в схеме с общим эмиттером:

$$f_T = \frac{1}{2\pi\tau_{ec}}, \quad (7)$$

где $\tau_{ec} = g_m^{-1}(C_{te} + C_{tc}) + \tau_b + \tau_e + \frac{W_{cb}}{2v_{sat}} + r_c C_{tc}$, $\frac{kT}{qI_c} = g_m^{-1} = \frac{dI_c}{dV_{be}}$ –

крутизна "внутреннего" транзистора при низком уровне инжекции, C_{te} и C_{tc} – емкости эмиттер базового и коллектор базового переходов соответственно, τ_b – время пролета носителей через базу, τ_e – время пролета через эмиттер, W_{cb} – ширина области пространственного заряда коллектор-база,

$v_{sat} = 10^7$ [см/с] – насыщенная скорость носителей, r_c – сопротивление тела коллектора.

Для инженерных расчетов используют следующее выражение для верхней граничной частоты:

$$\frac{1}{2\pi f_T} = \frac{C_{be} + C_{bc}}{g_m}, \text{ учитывая что } C_{be} = g_m \tau_f + C_{te}, \text{ а } C_{bc} = C_{tc}$$

последнее выражение можно переписать в виде:

$$\frac{1}{2\pi f_T} = \tau_f + \frac{kT}{qI_c} C_{bc}, \text{ где } C_t = C_{te} + C_{tc}. \text{ Так как величины}$$

C_{te} и C_{tc} пропорциональны площади эмиттера, выражение для верхней граничной частоты принимает вид:

$$\frac{1}{2\pi f_T} = \tau_f + \frac{kT}{qI_c} C_t^w, \quad (8)$$

где $C_t^w = \frac{C_t}{A_e}$ – общая емкость переходов эмиттер-база

и коллектор-база. Частотные и шумовые свойства ГБТ.

Моделирование зависимости верхней граничной частоты транзистора (nominal27 – номинальный угол технологического процесса, температура 27°C; slow125 – медленный угол технологического процесса, температура 27°C; fast25 – быстрый угол технологического процесса, температура -25°C) от плотности коллекторного тока в схеме с "общим" эмиттером приведена на рис.2.

Для лабораторных исследований СВЧ-характеристик транзисторов удобно использовать такой параметр как верхняя граничная частота передачи мощности при согласованных входах и выходах в схеме с общим эмиттером, f_{max} , определяемый соотношением [7]:

$$f_{max} = \sqrt{\frac{f_T}{8\pi C_{bc} r_b}}. \quad (9)$$

Шумовые параметры биполярного транзистора в схеме с "общим" эмиттером, в первую очередь, зависят от его усилительных характеристик и входного сопротивления. Высокая степень легирования базы позволяет снизить сопротивление базы r_b , малая степень легирования эмиттера приводит к увеличению ширины эмиттерного перехода и, следовательно, к снижению емкости база-эмиттер C_{te} , что также улучшает согласование и снижает приведенный ко входу шум. Шумовые характеристики биполярного транзистора как функция тока коллектора имеют выраженный экстремальный характер (рис.3).

Положения экстремальных значений шума, усиления и предельной частоты в зависимости

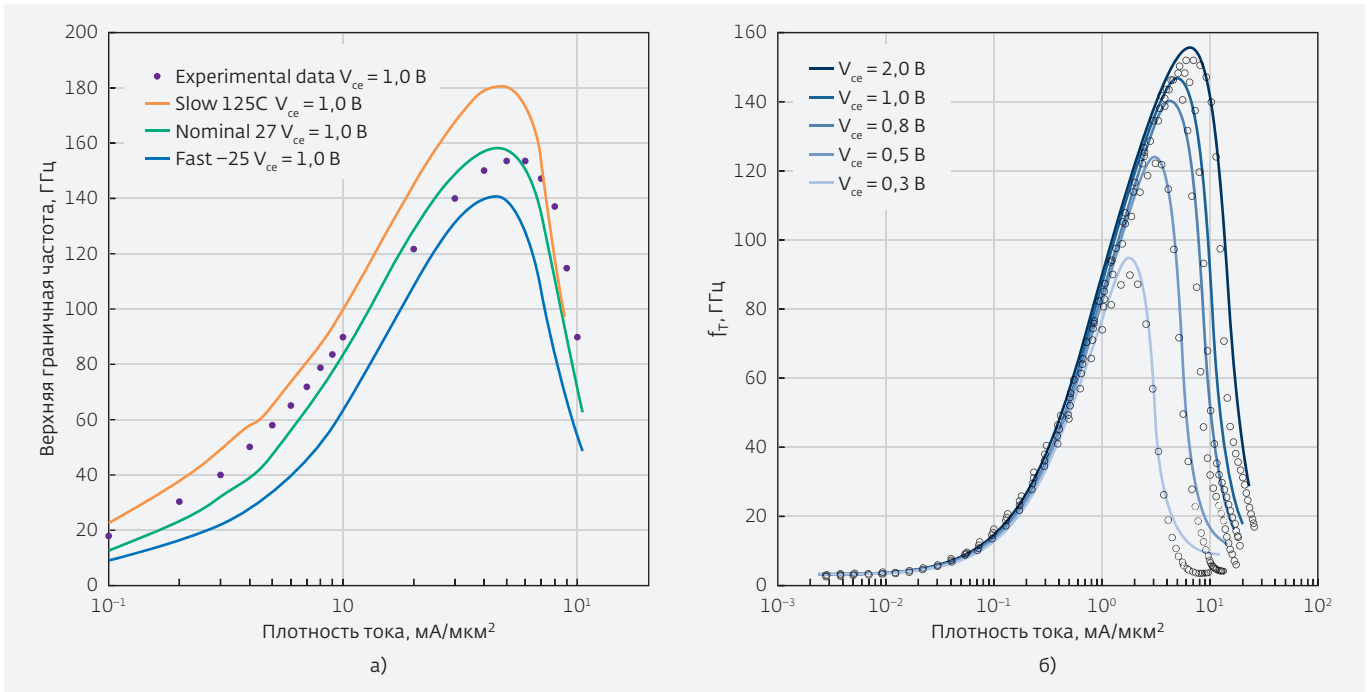


Рис.2. Частотные характеристики ГБТ: а) зависимость верхней граничной частоты от плотности тока и технологического разброса, б) зависимость верхней граничной частоты от плотности тока и напряжения коллектор – эмиттер (V_{ce})

от тока не совпадают, так как определяются разными физическими явлениями. На рис.3 показаны зависимости приведенного к входу шума гетероструктурного транзистора, оптимизированные для частоты 1,9 ГГц.

Значение шума при малых токах существенно из-за увеличения вклада низкочастотной составляющей шума типа $\frac{1}{f^x}$, затем шум достигает минимального значения по мере увеличения тока, и на высоких частотах возрастает в связи со снижением усиления транзистора. Минимальная величина приведенного ко входу шума собственно биполярного транзистора составляет:

$$NF_{\min} = 1 + \frac{1}{\beta} + \sqrt{\frac{2g_m R_n}{\beta} + \frac{2R_n (\omega C_i)^2}{g_m} \left(1 - \frac{1}{2g_m R_n}\right)}, \quad (10)$$

где $R_n = r_b + \frac{1}{2g_m}$. Обычно $g_m r_b \gg 0,5$, тогда выражение для шума приобретает вид:

$$NF_{\min} = 1 + \frac{1}{\beta} + \sqrt{2g_m r_b \left(\frac{1}{\beta} + \left(\frac{f}{f_T}\right)^2\right)}. \quad (11)$$

Это соотношение показывает, что основным путем улучшения шумовых характеристик является параллельное соединение транзисторов для снижения сопротивления r_b.

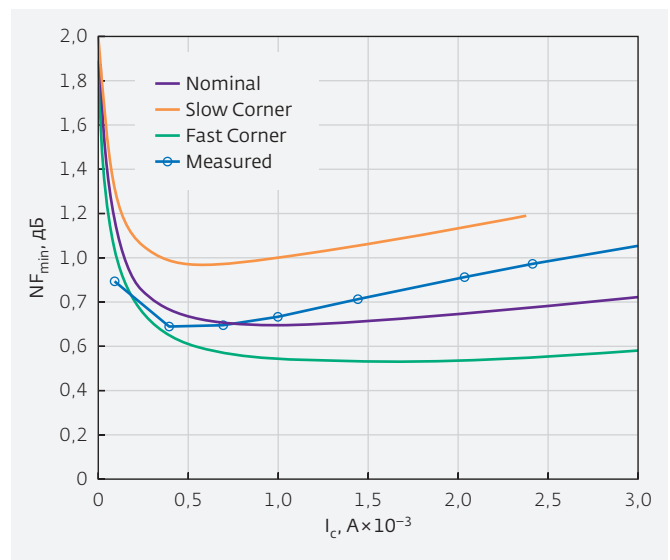


Рис.3. Зависимость минимального шума ГБТ (размер эмиттера 0,18 × 0,16 мкм²) от технологического разброса и тока эмиттера

САМОРАЗОГРЕВ И ПРОБИВНЫЕ НАПРЯЖЕНИЯ

В СВЧ усилительных устройствах ГБТ обычно используются в режиме высокой плотности эмиттерного тока, что проявляется в деградации статических и динамических характеристик (рис.4). В результате теплового разогрева прибора возникает тепловая обратная связь (selfheating) [9], приводящая к появлению участков с отрицательным дифференциальным сопротивлением. Негативным следствием эффекта является вероятность самовозбуждения усилительных каскадов на основе ГБТ в случае выбора нагрузочного элемента таким образом, что возникает положительная обратная связь. Например, применение нагрузочного элемента в виде источника тока и ГБТ с большой площадью базы (C_{bc} – велико). Такая ситуация требует дополнительного исследования устойчивости усилительных каскадов.

Влияние эффекта саморазогрева учитывается введением в модель транзистора теплового сопротивления R_{th} , величина которого зависит от геометрических размеров транзистора [7]:

$$R_{th} = \frac{1}{2k\sqrt{LW}} f(L, W, H, D) \approx \frac{1}{4k\sqrt{LW}}, \quad (12)$$

где $k=0,08$ [Вт/см·К], L, W – длина и ширина эмиттерного контакта транзистора. Наряду с тепловым сопротивлением вводится тепловое время задержки τ_{th} , показывающее время реакции температуры р-п-перехода транзистора на ступеньку мощности. Величина постоянной времени для

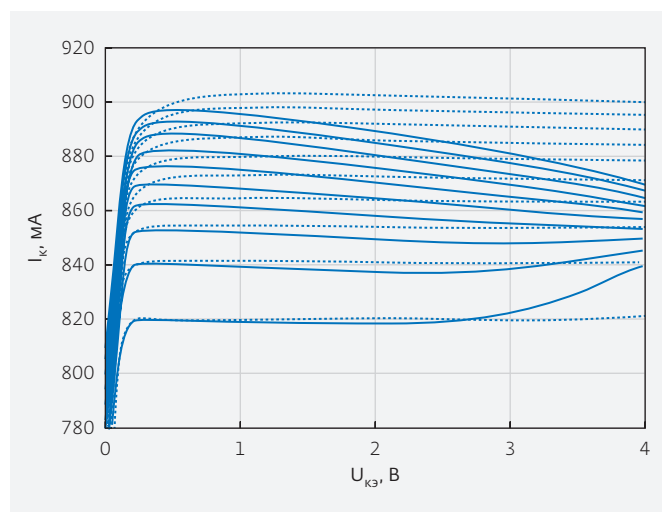


Рис.4. Влияние эффекта саморазогрева (транзистор с размерами $0,18 \times 0,76$ мкм, $\Delta I_b = 1$ мкА)

саморазогрева обычно составляет $\tau_{th} = 50$ нс – 1 мкс. Проектирование усилительных устройств на основе ГБТ в ряде случаев требует использования дополнительных цепей компенсации саморазогрева [10–13].

Особенностью гетероструктурных биполярных транзисторов является пониженное пробивное напряжение коллектор-эмиттер (рис.5), обусловленное встроенным электрическим полем в тонкой базе. Величина пробоя составляет $U_{ce} = 3,0-3,5$ В (номинал 25°C). В худшем угле технологического процесса это значение может снижаться до величины $U_{ce, min} = 1,7-1,75$ В. Таким образом, проектирование устройств с использованием ГБТ необходимо осуществлять с учетом требований к пробивным напряжениям. Снизить влияние эффекта пробоя позволяют каскодные схемы.

ЗАКЛЮЧЕНИЕ

Анализ теоретических и экспериментальных зависимостей верхней граничной частоты, усилительных и шумовых характеристик ГБТ позволяет отметить следующие особенности для выбора режима работы транзистора:

- различия в значениях частоты соответствующей экстремальным значениям усиления, верхней граничной частоты и минимального уровня шума, усложняют процесс проектирования интегральных схем с оптимальными параметрами;
- плавное улучшение усилительных шумовых и частотных характеристик по мере роста плотности эмиттерного тока и резкое ухудшение этих

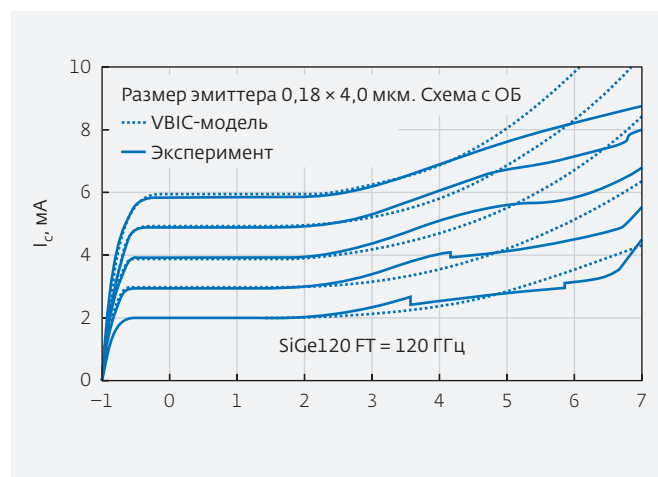


Рис.5. Влияние напряжения пробоя на статические характеристики транзистора в схеме с ОБ (номинал 25°C , $\Delta I_e = 1$ мА)

параметров при увеличении плотности тока более 6 мА/мкм², обусловленное высоким уровнем инжекции.

На основе этих особенностей можно сформулировать рекомендации, касающиеся выбора режима работы:

- величина эмиттерного тока должна быть выбрана таким образом, чтобы обеспечить работу транзистора на восходящей ветви зависимости верхней граничной частоты от плотности эмиттерного тока;
- для обеспечения высоких усилительных, шумовых и частотных характеристик в условиях технологического разброса и низкого напряжения питания целесообразно установить плотность тока 5–6 мА/мкм² и напряжение коллектор-эмиттер $V_{ce} = 0,8-1,0$ В или больше, но не превышающие напряжение пробоя;
- шумовые характеристики необходимо оптимизировать для каждого конкретного случая. Если определяющим фактором является полоса пропускания, то, в первую очередь, обеспечивают частотные свойства, а затем оптимизируют уровень шума посредством увеличения площади эмиттера и подбора оптимального тока;
- при прочих равных условиях целесообразно выбирать транзистор с большей площадью эмиттера в связи с лучшими шумовыми и усилительными свойствами, а также меньшим технологическим разбросом.

ЛИТЕРАТУРА

1. **Harame D. et al.** Si/SiGe Epitaxial-Base Transistors-Part1: Materials, Physics, and circuits // IEEE Transactions on Electron Devices 42. 1995. N 3. P. 455-468.
2. **Harame D. et al.** Si/SiGe Epitaxial-Base Transistors-Part2: Process Integration and Analog Applications // IEEE Transactions on Electron Devices 42 1995. No 3. P. 469-482.
3. **Rieh J.S., Greenberg D., Stricker A., Freeman G.** Scaling of SiGe Heterojunction Bipolar Transistors // Proceedings of the IEEE. 2005. Vol. 93. No 9. P. 1522-1538.
4. **Bock J., Knapp H., Aufinger K. et al.** 12 ps implanted base silicon bipolar technology. – Tech. Dig. Int. Electron Device Meeting, 1999. P. 553-556.
5. **Crabbe E.F., Meyerson B.S., Stock J.M.C., Harame D.L.** Vertical profile optimization of very high frequency epitaxial Si and SiGe bipolar transistor. – Tech. Dig.Int. Electron Device Meeting, 1993. P. 83-86.
6. **Cressler J.D.** On the Potential of the SiGe HBTs for Extreme Environment Electronics // Proceedings of the IEEE. 2005. Vol. 93. No 9. P. 1559-1582.
7. **Cressler J.** Silicon Heterostructure Handbook Materials, Fabrication, Devices, Circuits and Applications of SiGe and Si Strained-Layer Epitaxy. Talor & Francis London New York, 2006. 12227 p.
8. **Старосельский В.И.** Физика полупроводниковых приборов микроэлектроники: уч. пос. – М.: Высшее образование; Юрайт-Издат, 2009. 463 с.
9. **Timoshenkov V., Adamov Y.** Self-heating compensation of SiGe HBT // Известия ВУЗов. Электроника. 2015. Т. 20. С. 323-326.
10. **Тимошенко В.П.** Интегральный эквалайзер гигагерцового диапазона на гетеропереходных биполярных транзисторах // Известия вузов. Электроника. 2010, № 4 (83). С. 20-27.
11. **Timoshenkov V.P.** Ultrawide-Band Gigahertz-Range Transceiver Based on SiGe Transistors // Semiconductors. 2011, Vol. 45. No. 13. P. 1661-1669.
12. **Timoshenkov V.P.** An Integrated Equalizer of the Gigahertz Range Based on Heterojunction Bipolar Transistors // Russian Microelectronics. 2011. Vol. 40, No. 7. P. 446-452.
13. **Тимошенко В.П.** Кремниевые биполярные гетероструктуры и проектирование СВЧ интегральных схем на их основе // В кн.: Нанотехнологии в электронике / Под ред. Ю. Чаплыгина. – М.: РИЦ "ТЕХНОСФЕРА", 2013. С. 592-668.

ОПТИМИЗАЦИЯ ПРОЦЕССОВ ПОДБОРА АНАЛОГОВ ИЗДЕЛИЙ ЭЛЕКТРОННОЙ КОМПОНЕНТНОЙ БАЗЫ

► Ю.В.Рубцов
ЦКБ "Дейтон"

В данной статье рассмотрены проблемы, связанные с подбором аналогов изделий электронной компонентной базы (ЭКБ). Проанализированы основные причины и методы подбора. Выявлена и обоснована необходимость применения специального компьютерного программного обеспечения. На основе проведенного автором исследования предлагается применять в качестве инструментария программное обеспечение "Дейтрон".

OPTIMIZATION OF SELECTION PROCESSES ANALOGUES OF ELECTRONIC COMPONENTS

Yu.V.Rubtsov
JSC "CDO "Deyton"

This article considers the selection of analogues of electronic components. Analyzed the underlying causes and methods of selection. And revealed the necessity of the use of special computer software. Based on the author's research, it is proposed to use the software "Deytron".

Вопросы предельно точного подбора аналогов изделий электронной компонентной базы (ЭКБ) стояли и стоят в основе векового опыта их применения в радиоэлектронной аппаратуре (РЭА), так как являются составной частью стандартизации и соответствуют основным функциям направлений деятельности предприятий отрасли. Проблемы подбора аналогов решались в различных формах, но, в конечном счете, служили и служат достижению общих целей – повышению качества и надежности радиоэлектронной техники.

Причины проведения работ по подбору аналогов могут быть различными, одни из самых актуальных:

- изделие недоступно из-за прекращения его производства или введения санкций;
- дефицит изделий и, как следствие, аллокация – ограничение поставок для определенных заказчиков;
- существенное увеличение срока поставки;
- отказ изготовителя от гарантийных обязательств;

- высокая цена на изделие;
- параметры изделий не соответствуют указанным в документах на поставку.

Одной из причин поиска аналогов можно считать стремление разработчиков к унификации, то есть приведению к единообразию, единой форме или системе [1] – процедура, выполняемая с древних времен (от лат. unus – один, facio – делаю; объединение). Унификация является одной из основных задач применения изделий ЭКБ, обеспечивающей единство изделий посредством приведения к единообразию состава и норм технических характеристик (электрических, и конструктивных параметров, требований по эксплуатации, рекомендаций по применению и т.п.) [2].

Для достижения поставленных целей по унификации и исключения вышперечисленных причин подбора аналогов целесообразно на стадии разработки РЭА создавать запасы изделий и предусматривать несколько аналогов для каждой позиции номенклатуры изделий, чтобы предотвратить в будущем проблемы с комплектацией РЭА.

При выполнении работ по подбору аналогов целесообразно также использовать метод симплификации (франц. simplification – упрощение; от лат. simplus простой и facere – делаю) – процесс, направленный на сокращение применяемых при разработке и производстве РЭА числа типов комплектующих изделий [2]. Созданный методом симплификации перечень номенклатуры изделий принимается технически и экономически целесообразным и достаточным для производства РЭА с требуемыми показателями качества. Являясь простейшей формой и начальной стадией более сложных форм стандартизации, симплификация оказывается экономически выгодной, так как приводит к упрощению производства, облегчает материально-техническое снабжение, складирование, отчетность. В рамках симплификации разрабатываются и сопровождаются ограничительные и рекомендательные перечни изделий ЭКБ, применяемых при производстве и модификации РЭА [3].

При подборе аналогов также целесообразно провести оценку технологических процессов производства изделий ЭКБ с последующим анализом и проработкой особенностей изменения показателей надежности во времени, при различных механических, магнитных, электрических и других воздействиях, а также оценку результатов испытаний изделий, внешних габаритов и весовых размеров, числа выводов и расстояния между ними.

Современная номенклатура изделий ЭКБ представляет собой многомерную структуру, распределенную по классам, видам, группам, типоминалам, показателям качества и надежности, параметрам, назначению и функциональному назначению. Каждое изделие поставляется самостоятельно и независимо, имеет индивидуальную конструкторскую документацию. Столь сложная иерархическая система интегрируемых между собой проектировщиков, изготовителей и поставщиков по составу информации может работать эффективно на основе принятых всеми разработчиками единых правил взаимодействия и использования как существующих, так и специально разработанных нормативов. Все интегрируемые участники стремятся использовать единую информационную модель взаимодействия, единую систему классификаторов и справочников, унифицированные структуры данных, единые данные параметров, показателей качества и надежности. Проблема взаимодействия становится еще более актуальной из-за введенных санкций и поставленных задач по импортозамещению. На текущий

момент каждый из проектировщиков, изготовителей, поставщиков разработал свой подход к используемым нормативно-техническим документам. Таким образом, естественным путем сформировалась система из "островов" информации, что приводит к трудностям в выработке единых норм и правил [4].

Один из примеров таких информационных островков является классификация – основа замещения. Классификация позволяет расположить изделия и документацию в определенном порядке и последовательности, образующей четкую систему, удобную для пользования, с учетом взаимосвязи, особенностей функционального назначения и области применения. Наиболее распространены условные обозначения изделий, технических условий и присвоение изделиям кодов ОКП, ОКПД2.

Порядок присвоения условных обозначений изделиям производится на основании нормативно-технических документов. Классификация позволяет систематизировать изделия по категориям качества, технологическому исполнению, функциональному назначению, типу корпуса, изготовителю. К сожалению, не все изготовители изделий присваивают в установленном порядке обозначения и коды. В результате появляются изделия с наименованием, которое вводят в замешательство разработчиков РЭА. А вопросы подбора аналогов становятся трудно решаемыми.

Полная взаимозаменяемость, позволяющая полностью (pin to pin) заменить изделие при соблюдении всех технических требований и показателей качества: размеров, формы, механических, электрических и других количественных и качественных характеристик изделия, достаточно затруднительна. Кроме этого, для обеспечения взаимозаменяемости необходимо выполнять и другие условия, в том числе оптимальные и номинальные значения параметров, требования стойкости к внешним воздействиям, выполненные методы испытаний и прочее. Алгоритм получения максимально точного результата видится в следующей последовательности действий:

- анализ номенклатуры изделий, применяемых в электронных модулях, унифицированных электронных модулях, стандартных электронных модулях и специализированных стандартных электронных модулях;
- анализ нормативно-технической документации на применяемые в РЭА изделия с целью оценки их соответствия требованиям технических регламентов, стандартам, нормам и правилам;

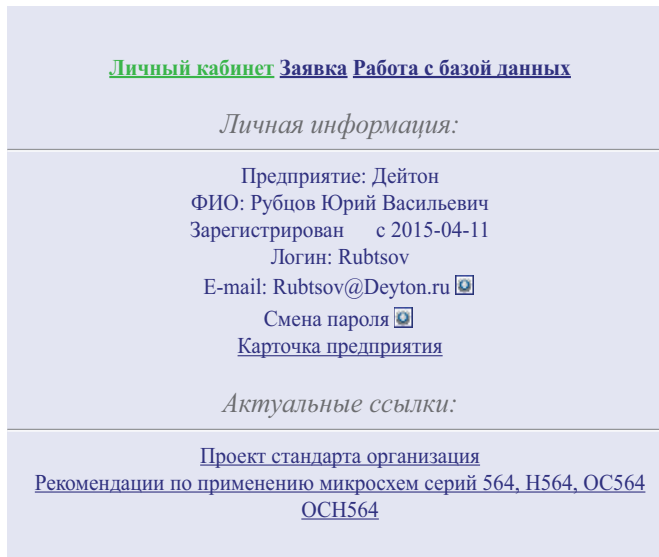


Рис.1. Личный кабинет сайта www.deyton.ru

- выборка изделий с имеющимися рисками поставок с целью дальнейшего исключения их из номенклатуры и замещения;
- выборка изделий с низкими показателями качества и надежности с целью дальнейшей разработки рекомендаций по их замещению на изделия со стабильными параметрами и показателями;
- анализ разрешений на применение изделий и оценка применения изделий в режимах и условиях, расширяющих область их применения, а также при необходимости доработки покупных изделий для установки в разрабатываемой РЭА, не связанных с ухудшением основных технических параметров изделий,

- оформление разрешений в соответствии с действующими компетенциями и полномочиями;
 - разработка конструктивно-унифицированных рядов изделий;
 - симплификация номенклатуры изделий.
- Принципы выполняемых работ:
- **Опережаемость.** Приведение изделий к единому образу на основе научно-технического прогнозирования тенденций развития продукции изготовителя, показателей качества РЭА, надежности, технико-экономических характеристик, методов производства, эксплуатации и обслуживания, ремонта и утилизации.
 - **Предпочтительность.** Определение групп параметров для применения механизма последовательного выбора изделий из перечней. Принцип применяется для изделий ЭКБ, у которых число параметров превышает тысячи. В результате обеспечивается рост уровня взаимозаменяемости и уменьшается номенклатура изделий и типономиналов, используемых в РЭА, создаются условия для эффективной специализации и кооперирования изготовителей, повышается доступность предоставления информации, исключается дублирование.
 - **Динамичность.** Разработанные и принятые аналоги изделий ЭКБ систематически пересматриваются, дополняются, изменяются, а при необходимости и заменяются новыми, для обеспечения их соответствия современным достижениям науки, техники и технологии, а также передового отечественного и зарубежного опыта.
- Немаловажной составляющей точности подбора аналогов является наличие полноценной

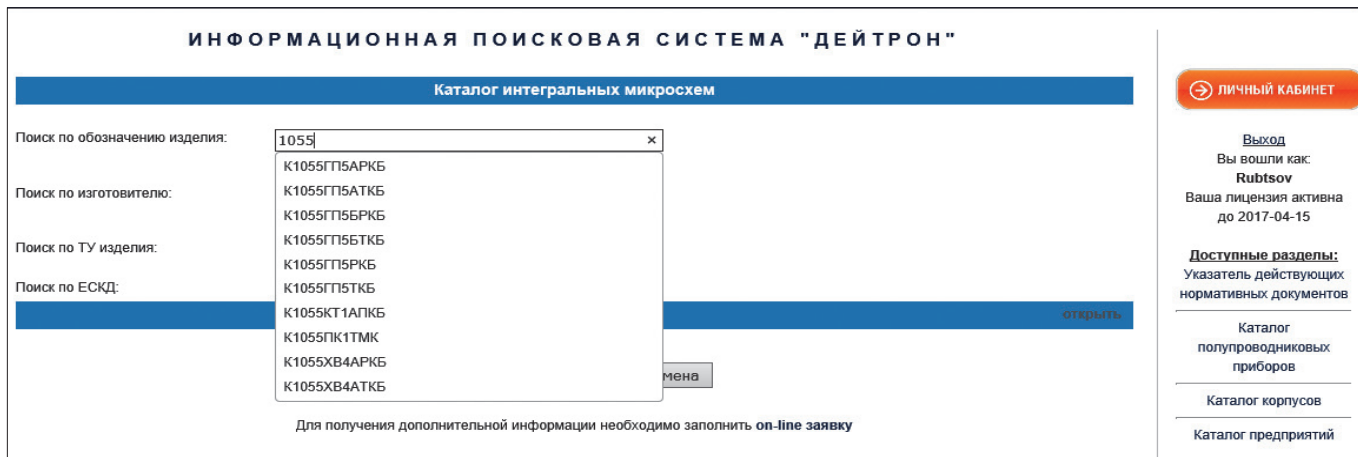


Рис.2. Каталог ИС в информационно-поисковой системе "Дейтрон"

Дата поступившего ТУ
 Изготовитель
 Вид приемки
 Код ОКП
 Функциональное назначение
 КИА входного контроля
 Место маркировки
 Содержание маркировки
 Способ нанесения маркировки
 Разработчик

По запросу 1055 найдено 36 изделий.

Обозначение изделия	Условное обозначение ТУ	Изготовитель
K1055ГП5АРКБ	ЮФЗ.423.004-01	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ГП5АТКБ	ЮФЗ.423.004-01	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ГП5БРКБ	ЮФЗ.423.004-01	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ГП5БТКБ	ЮФЗ.423.004-01	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ГП5РКБ	ЮФЗ.423.004-01	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ГП5ТКБ	ЮФЗ.423.004-01	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055КТ1АГКБ	АДБК.431420.969ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ПК1ТМК	АДБК.431320.860ТУ	ЗАО «ОКБ МЭЛ»
K1055ХВ4АРКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ХВ4АТКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ХВ4БРКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ХВ4БТКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ХВ4РКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ХВ4ТКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»
K1055ХВ4ГРКБ	АДБК.431260.056ТУ	ЗАО «ГРУППА КРЕМНИЙ ЭЛ»

Рис.3. Система управления данными в ИПС "Дейтрон"

нормативно-технической документации на изделия ЭКБ и РЭА в целом, которая соответствовала бы действующим стандартам, нормам и правилам и не только в России, но и за ее пределами. Это такие документы, как методы; рекомендации и правила, в том числе международной электротехнической комиссии, главной задачей которой и является стандартизация, параметризация, унификация и нормирование электронного оборудования в целях развития промышленности и техники, содействие международному сотрудничеству в части цивилизованного обмена и, таким образом, формирование, развитие и регулирование современного рынка радиоэлектроники.

Не все действующие документы по стандартизации могут соответствовать требованиям текущего времени. Многие из них нуждаются в оперативных изменениях, что не всегда выполнимо. Для решения вопроса в ЦКБ "Дейтон" разработаны стандарты организации, в том числе по применению изделий в РЭА. Проекты таких стандартов опубликованы на сайте www.deyton.ru, в личном кабинете, который показан на рис.1 и куда можно зайти после регистрации и получения доступа, открыть проект стандарта, прочитать, отправить отзыв, а при выполнении общих

работ – присоединиться к его исполнению на основании взаимного обязательства.

Среди применяемых при подборе аналогов основных документов, в первую очередь, используются технические условия, в которые рекомендовано включать максимально полный комплекс требований к изделиям, их применению, контролю и приемке (назначение, класс, подкласс, группу, подгруппу, тип изделия, изображения габаритных и установочных размеров, электрических и принципиальных схем, совместимость и взаимозаменяемость, показатели безотказности, долговечности, ремонтпригодности и сохранности, требования радиозащиты и к обеспечению помехозащищенности, защиты от электромагнитных

и ионизирующих излучений как собственных, так и посторонних, преднамеренных электромагнитных излучений и других электронных излучений естественного и искусственного происхождения, требования стойкости к внешним воздействиям). Число требований к изделию и его характеристикам может достигать нескольких тысяч, а информация по анализу этих требований должна обрабатываться средствами современной вычислительной техники. Это дает возможность разработчику использовать принципиально новые инструменты и подходы в подборе аналогов изделий и существенно сократить сроки разработки, улучшить технические и экономические показатели.

В ЦКБ "Дейтон" разработана информационно-поисковая система (ИПС) "Дейтрон". В личном кабинете на сайте предприятия размещены базы данных и поисковые процедуры, которые могут использоваться в подборе аналогов изделий ЭКБ. Состав данных классифицируется:

- по изделиям ЭКБ (микросхемы интегральные, полупроводниковые приборы, корпуса). Они показаны на рис.2 и содержат следующую информацию: об условных обозначениях изделий и технических условиях; изготовителях; о нормах отгрузки; электрических

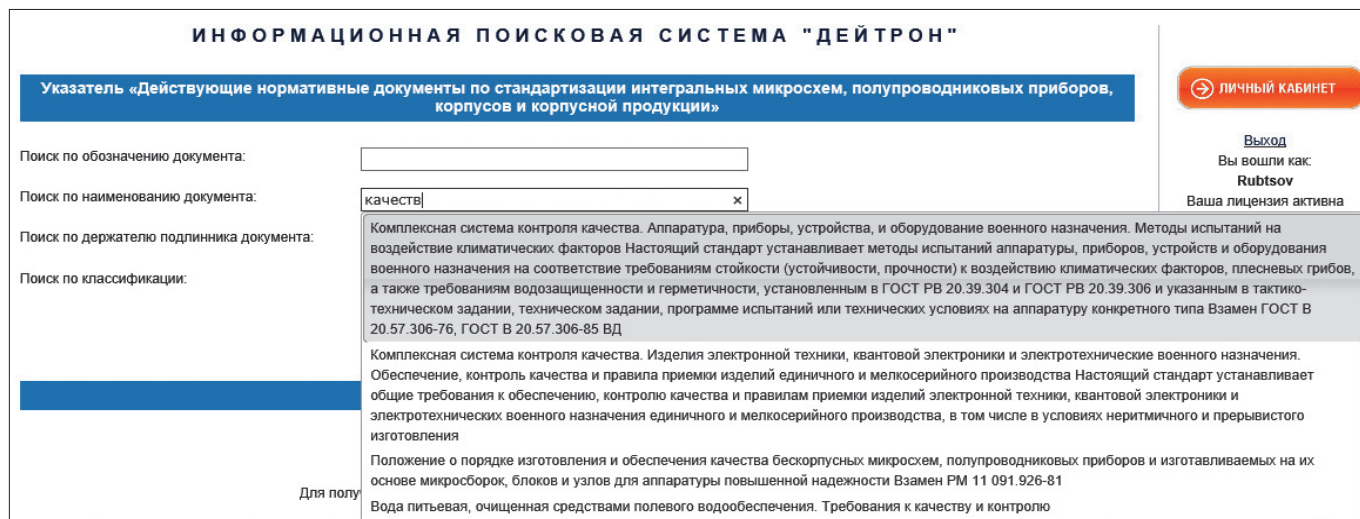


Рис.4. Указатель "Действующие нормативные документы по стандартизации ИМС, п/п приборов, корпусов и корпусной продукции" в ИПС "Дейтрон"

параметрах; показателях качества и надежности; используемых драгоценных металлах; показателях стойкости к внешним воздействиям, применяемых корпусах и аналогах, в том числе импортных. Изделие выбирается с помощью поискового механизма в интернет-браузере. Система управления данными позволяет выбирать изделия по условным наименованиям, обозначениям технических условий, изготовителю, подклассам и группам, по назначению и области применения, показателям качества и надежности изделий ЭКБ (рис.3);

- по стандартизованной терминологии и определениям в области ЭКБ (рис.5);
- по рекомендациям к применению изделий ЭКБ (рис.6), с учетом имеющейся практики по проверке правильности применения изделий ЭКБ в РЭА, экспертизы документации на поставку, выдачи разрешений на применение изделий ЭКБ в режимах и условиях, расширяющих область их применения, для

достижения установленного качества разрабатываемых РЭА.

Таким образом: применение средств автоматизации для решения вопросов подбора аналогов

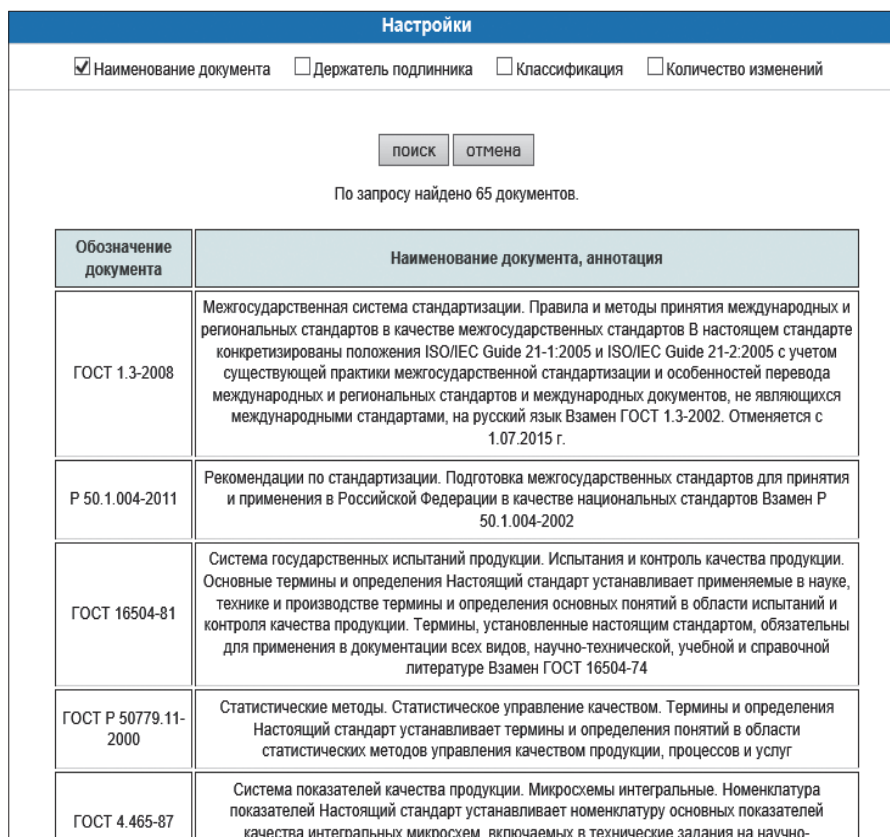


Рис.5. Настройки ИПС "Дейтрон". Поиск документа

РЕКОМЕНДАЦИИ ПО ПРИМЕНЕНИЮ МИКРОСХЕМ СЕРИЙ 564, Н564, ОС564, ОСН564

Рекомендации по применению микросхем серий 564, Н564, ОС564, ОСН564 :

Введение:
[Просмотреть главу](#)

1. Общие положения:
[Просмотреть главу](#)


2. Функциональные схемы. принцип работы микросхем, типовые характеристики микросхем:

- [2.1. Базовые элементы микросхем серии 564](#)
- [2.2. Комбинационные схемы](#)
- [2.3. Усилители, схемы сопряжения](#)
- [2.4. Триггеры](#)
- [2.5. Регистры](#)
- [2.6. Счетчики](#)
- [2.7. Компараторы](#)

→ ЛИЧНЫЙ КАБИНЕТ

Выход
Вы вошли как
Rubtsov

Наши издания



▪ «Каталог технических условий интегральных микросхем, полупроводниковых приборов, корпусов и корпусной продукции».

Заказать

Рис.6. Рекомендации по применению ИМС в ИПС "Дейтрон"

изделий ЭКБ позволяет повысить оперативность и достоверность результатов. Представленные в статье программные средства ЦКБ "Дейтон" являются реальным инструментарием реализации таких выводов.

ЛИТЕРАТУРА

1. **Якушев А.И., Воронцов Л.Н., Федотов Н.М.** Взаимозаменяемость, стандартизация и технические измерения. – М.: Машиностроение, 1986. С. 5–46.
2. ГОСТ Р 15.201–2000. Система разработки и постановки продукции на производство. Продук-

ция производственно-технического назначения. Порядок разработки и постановки продукции на производство.

3. **Якубовский С.В.** Центральное конструкторское бюро "Дейтон" – 40 лет. – Зеленоград: ЦКБ "Дейтон", 2008.
4. ГОСТ 23945.0–80. Унификация изделий. Основные положения. – М.: Изд-во стандартов, 1991. Переиздание.
5. Конструкторско-технологическое проектирование электронной аппаратуры: учебн. для вузов. – М.: Изд. МГТУ им. Н.Э.Баумана, 2002. 528 с.

ИСПОЛЬЗОВАНИЕ МЕТОДОВ ФИЗИКО-ХИМИЧЕСКОГО АНАЛИЗА ПРИ РАЗРАБОТКЕ ТЕХНОЛОГИИ МЕТАЛЛИЗАЦИИ КЕРАМИКИ ИЗ НИТРИДА АЛЮМИНИЯ

► В.С.Серегин, Н.А.Томилин, Л.В.Пилавова, П.В.Иванников, Е.С.Пилавова
НПО "НИИТАЛ"

При разработке технологии металлизации керамических подложек из нитрида алюминия в НПО "НИИТАЛ" выполнен комплекс исследований состава, структуры и свойств материалов с использованием различных методов физико-химического анализа (ФХА). Приведены результаты исследований, выполненных методами рентгеноспектрального микроанализа и цветной катодолуминесценции в растровом электронном микроскопе. Показано, что эти методы являются наиболее информативными методами исследования при разработке технологии металлизации высокотеплопроводной керамики из нитрида алюминия.

APPLICATION OF PHYSICOCHEMICAL ANALYSIS METHODS TO DEVELOPING OF ALN CERAMIC METALLIZATION TECHNOLOGY

V.S.Seregin, N.A.Tomilin, L.V.Pilavova, P.V.Ivannikov, E.S.Pilavova
NPO NIITAL

Scientific and Production Association "NIITAL" has carried out the complex research in developing of AlN ceramic substrate metallization technology. Different methods of physicochemical analysis have been used to investigate composition, structure and properties of materials. We present the results of SEM X-ray microanalysis and color cathodoluminescence investigations. We have shown that these methods are the most informative ones to develop metallization technology of highly heat conducting AlN ceramics.

ВВЕДЕНИЕ

В современной технике в связи с созданием электронных приборов с большой потребляемой мощностью, высокой степенью надежности и скоростью функционирования важной задачей является отвод тепла, уменьшающего надежность и срок службы электронных приборов. Эту задачу помогает решить использование таких высокотеплопроводных материалов как оксид бериллия BeO, карбид кремния SiC, нитрид алюминия AlN и нитрид бора BN. Высокая теплопроводность этих веществ обусловлена их кристаллическим строением: они состоят из легких атомов, близких по массе

и связанных между собой прочными связями, преимущественно ковалентного типа.

В последнее время в электронной промышленности все большее применение находит нитрид алюминия, благодаря своим уникальным физическим свойствам, таким как высокая теплопроводность (150–280 Вт/м·К), близкая к металлам, низкий коэффициент теплового расширения ($4\text{--}5 \cdot 10^{-6} \text{ K}^{-1}$), согласованный с кремнием, высокое электрическое сопротивление и высокая механическая прочность, сопоставимая с алюмооксидной керамикой. При этом высокотеплопроводные изделия из нитрида алюминия могут быть

получены простыми и производительными методами [1–3].

Керамика из нитрида алюминия, используемая в радио- и электронной технике, на последней стадии производства изделий подвергается металлизации, а также последующей пайке с металлоконструкциями [4]. Металлизацию керамики производят в целях создания токопроводящего слоя на части поверхности изделия, а также для получения прочного, в некоторых случаях вакуумплотного соединения керамики с металлом, то есть для создания металлокерамической конструкции. Металлизацию проводят также для нанесения тонкослойных металлических компонентов электронной схемы на керамические основания, подложки и другие изделия. Выбор металла и технологии металлизации зависит от целевого назначения металлического покрытия, его формы и размеров, а также условий эксплуатации. Взаимодействие между металлом и керамикой обусловлено процессами химической и физической адсорбции, механического сцепления и диффузии. При металлизации керамики на границе раздела металла и керамики возникает зачастую многослойная переходная зона, состоящая из продуктов химического взаимодействия.

Понятно, что физические свойства (электрические, тепловые и прочностные) металлизированной керамики будут определяться составом и структурой не только исходной керамики, но и переходных слоев, образующихся в процессе металлизации керамики и эксплуатации изделий под воздействием внешних факторов (среда, температура). Необходимость использования различных методов ФХА (методов исследования состава и структуры материалов) для контроля качества керамических подложек и при разработке технологии их металлизации обусловлена однозначной зависимостью физико-химических и эксплуатационных свойств материала от его состава и структуры.

ПУТИ РЕШЕНИЯ ТЕХНОЛОГИЧЕСКИХ ПРОБЛЕМ МЕТАЛЛИЗАЦИИ АЛЮМОНИТРИДНОЙ КЕРАМИКИ

Основная проблема при металлизации высоко-теплопроводной керамики из нитрида алюминия – добиться высокой адгезии и низкого теплового сопротивления на границе металл-керамика. Для решения этой проблемы большинство технологий металлизации (патентов) предусматривает формирование между керамикой и основным слоем металла тонких промежуточных слоев (зон)

переходных, редких и редкоземельных металлов и их оксидов. Создание тонкого промежуточного слоя оксида алюминия на поверхности керамики из нитрида алюминия также является важным этапом большинства разработанных технологических процессов металлизации изделий.

Толщина металлических покрытий колеблется от долей до нескольких десятков микрометров и зависит от назначения покрытий. Металлизацию с толщиной покрытия до нескольких микрометров называют тонкопленочной, а с большей толщиной – толстопленочной.

При тонкопленочной технологии на поверхность керамики путем конденсации атомов или ионов наносят пленку металлов. В большинстве случаев при тонкопленочной технологии применяют методы плазменного и дугового напыления в специальных установках, при этом требуется весьма высокая степень чистоты поверхности изделия. При вакуумном осаждении металлов наиболее предпочтительна металлизация, химически взаимодействующая с материалом подложки. Чтобы между напыляемым металлом и материалом диэлектрика протекала химическая реакция, необходимо обеспечить ее возможность с точки зрения термодинамики. Показано [5], что хорошая адгезия металлизационного слоя к AlN-керамике может быть получена при вакуумном осаждении титана в качестве первого слоя.

При толстопленочной технологии на поверхность керамики методом трафаретной печати наносят слой проводящей пасты (тонкодисперсный порошок металла на органической связке), закрепляемой с помощью вжигания при температурах 650–1050°C. Этим методом можно за одно вжигание получить толщину проводящего слоя от 5 до 50 мкм. В целях повышения механического сцепления наносимой пленки и подложки при металлизации по толстопленочной технологии в состав паст вводят легкоплавкие добавки в виде стекло-припоев и других плавней.

Ограничениями в применении толстопленочной технологии для силовой электроники являются:

- низкая электропроводность толстопленочного проводника по сравнению с чистыми металлами;
- пористость проводящего слоя и низкая устойчивость к воздействию температур, химических веществ и влаги;
- неоднородность электрических и физических свойств проводника.

Теоретические и экспериментальные исследования [5] показали возможность металлизации AlN-керамики пастами на основе тугоплавких металлов. Повышению адгезии пасты к подложке, по мнению авторов, способствует предварительное окисление тончайшего слоя керамики. Однако при металлизации путем вжигания пасты из-за окисления AlN-керамики с образованием оксида алюминия очень важно соблюдать температурные режимы и требования к составу среды.

Возможна также комбинированная технология металлизации керамики. Необходимый толстый слой проводника достигается гальванической металлизацией предварительно полученных тонкопленочных проводников.

В России так же, как и за рубежом, широко ведутся исследования и разработки металлизированной керамики из AlN с использованием тонкопленочной и толстопленочной технологии, изучаются ее свойства и создаются на ее основе различные изделия электронной техники [4-7]: корпуса БИС, транзисторы, теплонагруженные многокристалльные модули, светоизлучающие и СВЧ-приборы, коммутационные платы и другие изделия.

МЕТОДЫ ИССЛЕДОВАНИЯ

При разработке технологии металлизации необходимо иметь достоверную информацию о составе (химическом и фазовом) и структуре исходных подложек, формируемых слоев металлизации и переходных зон металл-керамика. Несмотря на многообразие методов исследования состава и структуры материалов (спектральных, дифракционных и др.), почти все они имеют различного типа ограничения (по чувствительности, локальности, требованиям к образцу, трудоемкости и др.), затрудняющие их использование для решения конкретных материаловедческих проблем, возникающих при производстве и эксплуатации изделий электронной техники.

Существует большое количество различных методов исследования состава и структуры поверхности материалов. Основными современными электронно- и ионно-зондовыми методами, используемыми для анализа поверхности твердых тел и пленок различной природы, являются растровая электронная микроскопия (РЭМ), рентгеноспектральный микроанализ (РСМА), оже-электронная спектроскопия (ОЭС), рентгеновская фотоэлектронная спектроскопия (РФЭС) и масс-спектрометрия вторичных ионов (МСВИ). Для удобства сравнения

этих методов их основные характеристики представлены в табл.1 (в таблице даны не рекордные параметры, а такие характеристики приборов, которые оказываются полезными для практических приложений).

Наиболее востребованным и информативным методом при исследовании материалов ИЭТ является метод растровой электронной микроскопии (РЭМ) в сочетании с методом рентгеноспектрального микроанализа (РСМА) [8].

Универсальность метода РЭМ при исследовании твердых тел обусловлена множеством взаимодействий, которые претерпевают электроны пучка внутри образца. В принципе, все возникающие в результате этих взаимодействий сигналы (вторичные электроны (ВЭ), отраженные электроны (ОЭ), поглощенные электроны, оже-электроны, характеристическое рентгеновское излучение (ХРИ) и фотоны различных энергий) могут быть использованы для получения информации о природе объекта: форме, составе, кристаллической структуре, электронной структуре, внутренних электрическом или магнитном полях и т.д. Обычно РЭМ-исследования материалов ИЭТ проводят в режиме регистрации наиболее информативных сигналов, создаваемых ВЭ, ОЭ и ХРИ, в зависимости от поставленных задач.

Режим регистрации ВЭ используют для получения изображения структур с высоким разрешением и выявления топографического контраста, а режим регистрации ОЭ – для выявления композиционного контраста (зависящего от атомного номера элемента). Сигнал ХРИ используется для проведения элементного (качественного и количественного) рентгеноспектрального микроанализа.

При проведении исследований структуры и состава поверхности и объема керамических подложек из нитрида алюминия нами, наряду с применением традиционных методов растровой электронной микроскопии, был использован и уникальный метод регистрации сигнала катодолюминесценции в реальных цветах (цветной катодолюминесценции или ЦКЛ). Этот метод был разработан на физическом факультете МГУ им. М.В.Ломоносова [9]. В настоящий момент данный метод активно развивается в НПО "НИИТАЛ" благодаря наличию современной катодолюминесцентной приставки к растровому электронному микроскопу ССЛ3i отечественного производства (ООО "ДжиЭй групп").

Метод ЦКЛ (в сочетании с РСМА) позволяет исследовать характер распределения различных

Таблица 1. Сравнительные характеристики методов анализа поверхности

Метод	ОЭС	РФЭС	МСВИ	РСМА
Диапазон анализируемых элементов	${}^3\text{Li}$	$> \text{He}$	Все элементы, изотопный анализ	$> \text{Be}$ с использованием волновых спектрометров; $> \text{C}$ с использованием энергодисперсионных спектрометров
Вид анализа (количественный и т.д.)	Полуколичественный, количественный с использованием эталонов	Полуколичественный, количественный с использованием эталонов	Полуколичественный с использованием эталонов или вычислительных программ	Количественный с использованием эталонов
Минимальная обнаруживаемая концентрация, ат. %	0,05–0,1	0,5–1	10^{-4}	0,05–0,1
Глубина выхода	3–20 Å	5–20 Å	3–20 Å	~1 мкм
Пространственное разрешение	500–1000 Å	Обычно 0,03–1 мм	0,1–1 мкм	~1 мкм
Информация о химической связи	Ограничена	Да	Да	Ограничена
Анализ органических веществ	Нет	Да	Да	Нет
Разрушение образца	Нет или малое	Нет	Да (в статическом режиме малое)	Нет или малое
Анализ диэлектриков	Возможен	Легко осуществим	Возможен	Возможен

фаз на поверхности исследуемых образцов (фактически проводить "топографически привязанный" визуальный фазовый анализ). Композитные изображения с использованием режима ЦКЛ могут давать информацию не только о топографии поверхности объекта, но и о химическом, фазовом составе, совершенстве кристаллической структуры. Этот метод успешно использовался при исследовании различных материалов электронной техники, таких как изоляционные керамические материалы, материалы для поглотителей и выводов СВЧ-энергии, катодные материалы, ряд полупроводниковых соединений, люминофоры, алмазы и алмазоподобные материалы и др. [10, 11].

Все исходные компоненты и фазы, входящие в состав алюмонитридной керамики и образующиеся в процессе изготовления и эксплуатации керамических подложек (нитрид алюминия,

оксиды иттрия и алюминия, алюминаты иттрия), обладают довольно интенсивной катодолуменесценцией в различных диапазонах видимого участка спектра. Это обстоятельство позволяет эффективно использовать метод ЦКЛ для обнаружения таких фаз и изучения характера их распределения в объеме и на поверхности образцов.

РЕЗУЛЬТАТЫ ИССЛЕДОВАНИЙ СОСТАВ, СТРУКТУРА И СВОЙСТВА АЛЮМОНИТРИДНОЙ КЕРАМИКИ

Наиболее распространенной промышленной технологией получения керамических изделий из нитрида алюминия является высокотемпературное спекание предварительно изготовленных заготовок необходимой формы и размера из порошка нитрида алюминия с их последующей шлифовкой до требуемых размеров. Выбор метода

формообразования заготовок (прессование или шликерное литье) при промышленном производстве определяется не только его влиянием на теплофизические свойства керамики, но и экономическими факторами. Метод литья является предпочтительным при изготовлении подложек больших размеров, поскольку обеспечивает более равномерную плотность и теплопроводность, а также большую производительность и меньшие затраты.

Проблемы спекания плотных материалов из нитрида алюминия связаны, с одной стороны, с ковалентным характером связи Al-N, что определяет необходимость высоких температур спекания, а с другой – с наличием в исходных порошках примеси кислорода, который при спекании внедряется в решетку нитрида алюминия, создавая вакансии алюминия, на которых и происходит рассеяние фононов, то есть снижается теплопроводность материала. Для решения этой проблемы используют активирующую спекание добавку (окись иттрия), которую смешивают с порошком AlN при совместном сухом измельчении.

В процессе высокотемпературного спекания (1850°C) происходит эвтектическое взаимодействие окиси иттрия с неизбежно присутствующими в исходном порошке нитрида алюминия примесями (оксиды и оксинитриды алюминия) с появлением жидкой фазы и образованием алюминатов иттрия [12]. Такое взаимодействие

активирующей добавки с исходным порошком нитрида алюминия приводит к его очистке от примесей, заполнению межзеренных пустот и, как следствие, уменьшению пористости керамики, повышению прочностных характеристик и теплопроводности. Химический и фазовый состав алюминатов иттрия определяется количеством вводимой добавки и содержанием примесей в исходном порошке AlN.

Большое влияние на теплофизические свойства алюмонитридной керамики оказывает метод формообразования образцов. В работе [3] исследовалось влияние добавок оксида иттрия на теплопроводность керамических подложек, изготовленных методом литья на пленку. Наибольшую плотность 3,26 г/см³, высокие электрофизические характеристики и теплопроводность 164 Вт/м·К имели образцы со спекающей добавкой Y₂O₃ в количестве 3% мас.

В НПО "НИИТАЛ" были проведены исследования состава, структуры и комплекса физических свойств экспериментальных образцов керамических подложек, изготовленных (совместно с РХТУ им. Д.И.Менделеева) методом полусухого прессования с последующим высокотемпературным спеканием. Образцы готовились из смеси порошка AlN Редкинского опытного завода, синтезированного карботермическим методом, и активирующей спекание добавки окиси иттрия, введенной в количестве 2% мас.

Как видно из результатов проведенных РЭМ-исследований с использованием метода цветной катодолюминесценции (ЦКЛ) различных участков поверхности и объема (поперечный рез) подложки (рис.1), структура полученной керамики – поликристаллическая, двухфазная. Основная фаза керамики – спеченный каркас из равноосных зерен AlN размером от 1 до 5 мкм, вторая фаза (в количестве ~2–3 об.%) – равномерно распределенные по объему и поверхности зерна (также размером от 1 до 5 мкм) алюминатов иттрия. Метод ЦКЛ позволяет увидеть присутствие многочисленных люминесцирующих частиц алюмоиттриевого оксида, достаточно равномерно распределенных по объему основной фазы – матрицы из спеченных кристаллов AlN, люминесцирующих синим цветом. Некоторое наблюдаемое "разноцветие" люминесценции алюмоиттриевого оксида может быть объяснено его многофазностью: по данным РСМА усредненный химический состав этих зерен находится в гетерофазной области диаграммы состояния: окись иттрия – окись алюминия [12], в которой возможно образование

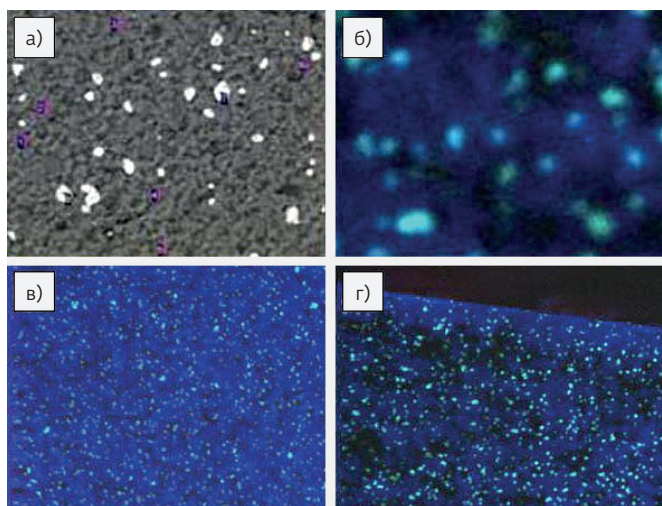


Рис.1. Изображения различных участков поверхности (а, б, в) и объема (г) подложки из нитрида алюминия в режиме композиционного контраста (а) и ЦКЛ (б–г). ШПИ (ширина поля изображения) – 100 мкм (а, б) и 500 мкм (в, г)

Таблица 2. Некоторые физико-технические свойства подложек из AlN

№	Наименование	Значения свойств подложек из AlN различных производителей		
		НИИТАЛ+ РХТУ	CeramTec	MARUWA
1	Кажущаяся плотность, г/см ³	3,25–3,27	3,27–3,29	3,25
2	Открытая пористость, %	0,0–0,6	0,0–0,4	0,0–0,4
3	Предел прочности при изгибе, $\sigma_{изг}$, МПа	230–255	–	205
4	Коэффициент теплопроводности, Вт/(м·К)	186–223	140–160	169–210
5	Удельное объемное сопротивление, Ом·см	$2 \cdot 10^{13}$	$4 \cdot 10^{13}$	10^{13}

трех фаз: $2Y_2O_3 \cdot Al_2O_3$, $Y_2O_3 \cdot Al_2O_3$ (иттрий-алюминиевого перовскита) и $3Y_2O_3 \cdot 5Al_2O_3$ (иттрий-алюминиевого граната).

Результаты проведенных нами исследований физико-технических свойств экспериментальных подложек и подложек зарубежных производителей – фирм CeramTec (Германия) и MARUWA (Япония) [13] представлены в табл.2. Как видно из таблицы, изготовленные подложки по комплексу физико-технических свойств не уступают подложкам зарубежных производителей.

ИСПОЛЬЗОВАНИЕ МЕТОДОВ ФХА ДЛЯ РАЗРАБОТКИ И КОНТРОЛЯ ТЕХНОЛОГИЧЕСКИХ ПРОЦЕССОВ МЕТАЛЛИЗАЦИИ

Традиционные методы РЭМ, методы РСМА и ЦКЛ использовались нами для контроля технологических процессов при тонкослойной и толстослойной металлизации керамики (оксидирование поверхности, вакуумное напыление, вжигание паст и др.). Основными задачами исследований являлись определения толщины слоев, их структурных особенностей, химического и фазового состава.

В соответствии с этими задачами РЭМ-исследования проводились нами в режимах регистрации вторичных и отраженных электронов для получения изображения структур с высоким разрешением, выявления топографического и композиционного контраста. Помимо исследований структуры и состава поверхности образцов, исследовался также характер распределения элементов в приповерхностной зоне и объеме подложек (сколы, резы). Для проведения количественного элементного анализа и построения концентрационных

профилей распределения элементов приготавливались образцы в виде поперечных и косых шлифов.

На рис.2–4 представлены характерные РЭМ-изображения участков поверхности и объема (скол, поперечный рез) подложек из нитрида алюминия, полученные в режимах регистрации различных сигналов (ВЭ, ОЭ и ЦКЛ).

Структуры, изображенные на рис.2, 3, получены методом вакуумного магнетронного распыления, а многослойная структура Ti–Cu–Ni₃P (рис.4) – методом вакуумного магнетронного распыления и электролитического никелирования.

Как отмечалось выше, важным этапом технологического процесса металлизации изделий является оксидирование керамической подложки, то есть создание тонкого промежуточного слоя оксида алюминия (Al_2O_3 толщиной 1–3 мкм) на поверхности керамики. Изучение и количественная оценка такого структурного изменения поверхности зерен AlN аналитическими методами представляются довольно трудной задачей.

Использование методов ЦКЛ и РСМА для контроля технологического процесса оксидирования

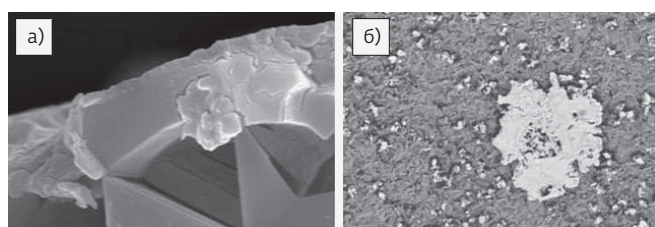


Рис.2. Изображение поперечного излома (а, ШПИ – 6 мкм) и поверхности (б, ШПИ – 200 мкм) подложки с напыленным слоем титана толщиной ~150 нм

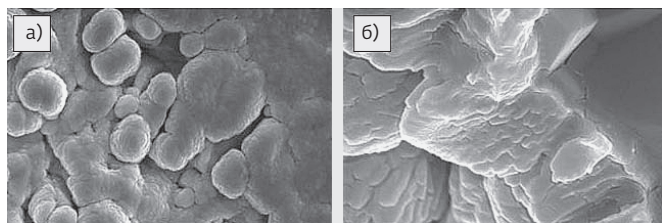


Рис.3. Изображение структуры поверхности напыленного трехслойного покрытия (титан-медь-никель) толщиной 2 мкм на подложку из нитрида алюминия (а – поверхность подложки, ШПИ – 15 мкм; б – поперечный излом, ШПИ – 6 мкм)

керамики позволяет обнаружить образование слоя окиси алюминия (рис.5), оценить и контролировать его толщину. Изменяя величину ускоряющего напряжения электронного микроскопа, можно варьировать глубину проникновения электронного зонда в образец и глубину возбуждения характеристического рентгеновского излучения и катодолуминесценции.

Как видно из рис.5, смещение спектра катодолуминесценции в красную область при уменьшении глубины проникновения электронного пучка в образец свидетельствует об образовании тонкого (микронного) слоя оксида алюминия на поверхности зерен AlN.

Используемые нами традиционные методы РЭМ, методы РСМА и ЦКЛ оказались весьма информативными и при исследовании достаточно широких переходных зон, возникающих при металлизации по толсто пленочной технологии. В качестве примера на рис.6 представлены результаты проведенных РЭМ-исследований образца (металлизированного методом сеткографии с использованием молибденовой пасты)

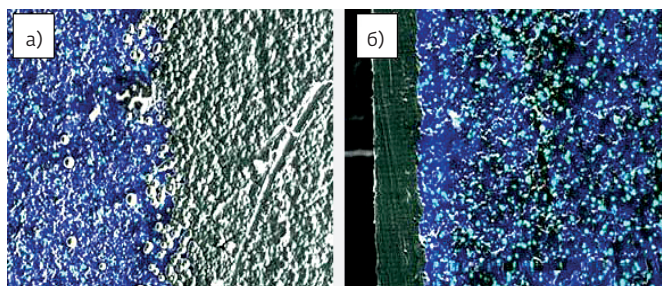


Рис.4. Композитное (ВЭ+ЦКЛ) изображение участков поверхности (а) и поперечного реза (б) подложки на границе с металлизацией (многослойная структура Ti-Cu-Ni₃P). ШПИ – 500 мкм

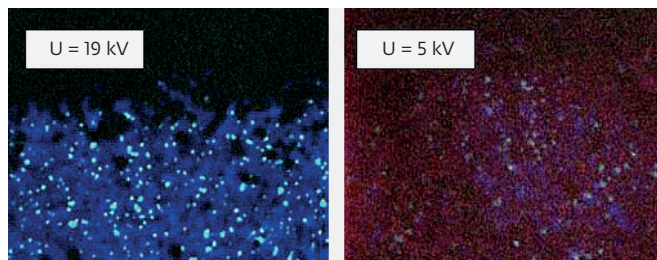


Рис.5. ЦКЛ – изображения одного и того же участка поверхности оксидированной подложки (ШПИ – 500 мкм), полученные при различных ускоряющих напряжениях электронного пучка

с низкой величиной адгезии металлического покрытия.

Как показали результаты исследований, в результате физико-химического взаимодействия материала подложки со средой и материалом пасты под воздействием высокой температуры в процессе металлизации изменился химический и фазовый состав приповерхностной области и поверхности керамики. Образовался приповерхностный слой толщиной 30–40 мкм, обладающий интенсивной катодолуминесценцией ярко красного цвета, характерной для окиси алюминия. Полученное металлическое покрытие имело "островковый" характер, оказалось неоднородным и многофазным, что было подтверждено данными рентгено-спектрального микроанализа. Полученные результаты наглядно подтверждают тезис, что при металлизации путем вжигания пасты из-за окисления AlN-керамики очень важно соблюдать температурные режимы и требования к составу среды.

Следует заметить, что проведение подобных физико-химических исследований потребовало привлечения высококвалифицированных

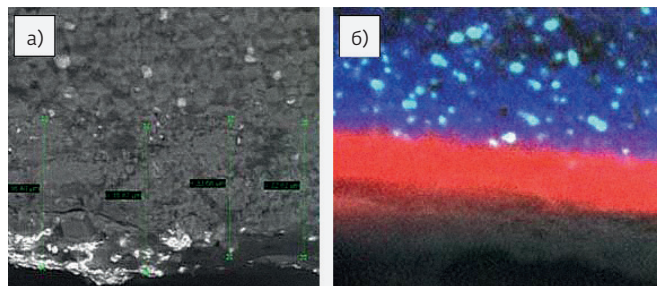


Рис.6. Изображения участков поперечного реза подложки вблизи металлизированной поверхности в режимах регистрации отраженных электронов (а) и ЦКЛ (б). ШПИ – 75 мкм

специалистов в области физико-химического анализа и использования достаточно дорогого аналитического оборудования. Эффективное использование методов ФХА при разработке технологических процессов производства изделий ЭТ (в том числе, технологии металлизации) оказалось возможным только при тесном взаимодействии этих специалистов с квалифицированными специалистами-технологами. Такое взаимодействие осуществлялось на этапах выбора методов и методик исследования, подготовки экспериментальных образцов, обсуждения, анализа и оценки достоверности полученных результатов, выдачи рекомендаций по корректировке технологических процессов.

ИССЛЕДОВАНИЕ СВОЙСТВ МЕТАЛЛИЗИРОВАННЫХ КОММУТАЦИОННЫХ ПЛАТ

При изготовлении теплонагруженных коммутационных плат из нитрида алюминия важными параметрами, характеризующими уровень технологии, являются удельное электрическое сопротивление металлизации, толщина металлизации, величина адгезии металлизации к подложке платы и тепловое сопротивление плат. В НПО "НИИТАЛ" были разработаны и внедрены в производство различные технологии металлизации керамики из нитрида алюминия (тонкопленочной, толстопленочной, многослойной) с использованием методов магнетронного напыления, сеткографии, электролитического нанесения покрытий. Разработанные технологии обеспечивают формирование на границе раздела металла и керамики многослойной переходной зоны и достижение оптимального сочетания перечисленных выше параметров.

Значение удельного электросопротивления металлизации определяется толщиной и удельным сопротивлением металлизационного покрытия. При нанесении слоев чистых металлов (титана, меди, никеля и др.) методом магнетронного напыления или химического осаждения значение удельного электросопротивления металлизации менее 0,05 Ом/квadrat достигается при толщинах порядка нескольких микрометров. При толстослойной металлизации методом сеткографии с использованием молибден-марганцевой пасты величина удельного электросопротивления порядка 0,02–0,03 Ом/квadrat достигалась при толщине металлизационного покрытия 30–40 мкм.

Все разработанные технологии обеспечивали величину адгезии металлизации к подложке платы

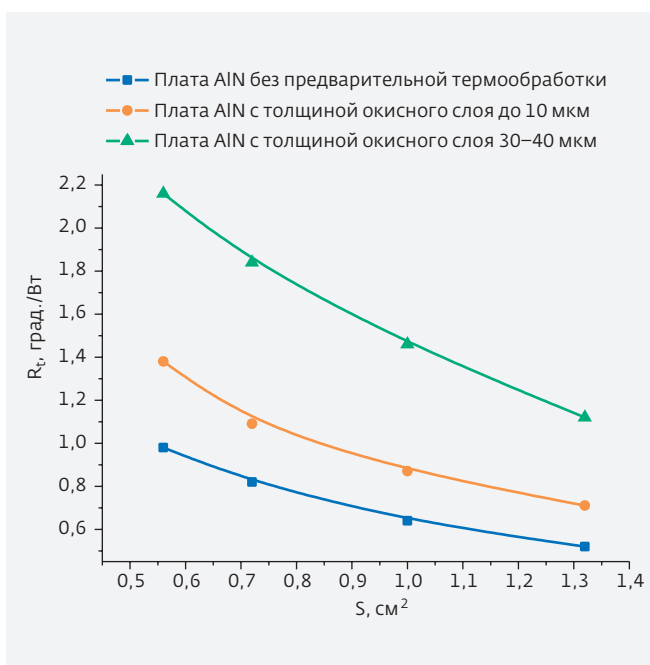


Рис. 7. Зависимость величины теплового сопротивления плат от площади источника тепла при различной обработке поверхности нитрида алюминия

на уровне от 3,0 до 4,0 кг/мм². Таких высоких значений адгезии удалось достичь в результате оптимизации толщины слоя оксида алюминия, сформированного на поверхности подложки платы, а также оптимизации толщин и режимов нанесения металлических слоев.

Термическое сопротивление сложной многослойной системы равно сумме термических сопротивлений ее частей (слоев). При тонкослойной металлизации микронные толщины слоев металла и оксида алюминия не должны приводить к заметному увеличению теплового сопротивления керамических плат из нитрида алюминия, что было подтверждено нами экспериментально.

Существенное увеличение теплового сопротивления возможно при толстослойной металлизации за счет образования широких переходных зон, образующихся как при предварительном формировании слоя оксида алюминия, так и в результате физико-химического взаимодействия материала подложки со средой и материалом пасты под воздействием высокой температуры в процессе металлизации.

Были проведены исследования по измерению теплового сопротивления прецизионных коммутационных плат в зависимости от состава поверхностного слоя подложек плат (толщины окисленного

слоя), а также зависимость рассеиваемой мощности плат от размера источника тепла.

Измерения теплового сопротивления плат из нитрида алюминия проводились методом замера градиента температур при пропускании теплового потока от нагревателя через последовательно установленные на нем исследуемый образец и образцовое тепловое сопротивление. Для уменьшения влияния контактных тепловых сопротивлений, возникающих на стыках теплового тракта (нагреватель – исследуемый образец – образцовое тепловое сопротивление – радиатор), использовались прокладки из мягкого отожженного свинца.

Тепловое сопротивление исследуемого образца $R_{ти}$ вычислялось по формуле:

$$R_{ти} = [(T_1 - T_2) / (T_2 - T_3)] \times (R_{то} + R_{тк}) - 2R_{тк}, \quad (1)$$

где: $R_{ти}$ – тепловое сопротивление исследуемого образца;

$R_{то}$ – образцовое тепловое сопротивление;

T_1, T_2, T_3 – температуры, измеряемые на стыках теплового тракта;

$R_{тк}$ – тепловое сопротивление контактных прокладок, рассчитанное по формуле:

$$R_{тк} = d_k / S_k l_k, \quad (2)$$

где: d_k – толщина контактных прокладок, см;

S_k – площадь контактных прокладок, см²;

l_k – удельная теплопроводность материала контактных прокладок, Вт/см град.

На рис.7 представлены графики зависимости теплового сопротивления плат с различной толщиной окисленного поверхностного слоя от размера источника тепла. При измерении теплового сопротивления плат использовались источники тепла с разными геометрическими размерами от 0,56 до 1,32 см².

Полученные результаты подтверждают, что подложка из нитрида алюминия, не подверженная тепловому воздействию, имеет самое хорошее (низкое) тепловое сопротивление. Уже небольшое содержание в приповерхностном слое окиси алюминия (до 10 мкм) ухудшает тепловое сопротивление. Толщина окисного слоя на поверхности нитрида алюминия порядка 30–40 мкм, полученного высокотемпературной обработкой в перегретом водяном паре при 400–600°C, приводит к значительному увеличению теплового сопротивления плат. Это свидетельствует о том,

что при формировании адгезионного окисного слоя на поверхности нитрида алюминия необходимо строго соблюдать технологические режимы по температуре и времени обработки. В противном случае на поверхности может образовываться рыхлый слой из окиси и гидроокиси алюминия, который ухудшает как тепловое сопротивление керамики, так и адгезию металлизации к нитриду алюминия.

ЗАКЛЮЧЕНИЕ

Технология металлизации керамических изделий из нитрида алюминия является важнейшим этапом технологического процесса изготовления металлокерамических корпусов. В НПО "НИИТАЛ" выполнен комплекс работ по разработке различных технологических процессов металлизации (тонкопленочной и толстопленочной, многослойной) высокотеплопроводных керамических подложек из нитрида алюминия, предназначенных для использования в конструкциях теплонагруженных металлокерамических корпусов.

Эффективность выполнения этих разработок была обусловлена комплексом проведенных материаловедческих исследований с использованием современных аналитических методов и методологии физико-химического анализа (ФХА). Для выявления взаимосвязи "состав – структура – свойство" проводились исследования химического и фазового состава и структуры подложек различных производителей (отечественных и зарубежных), слоев металлизации, переходных зон и контролировались основные параметры металлизации – величины адгезии и теплового сопротивления.

Впервые для исследования состава и структуры металлизированных керамик был применен метод цветной катодлюминесценции (ЦКЛ) совместно с методом рентгеноспектрального микроанализа (РСМА) в РЭМ. Эти методы исследования позволили изучить структуру, химический и фазовый состав объема и поверхности подложек из алюмонитридной керамики и контролировать их изменения после различных технологических операций.

Разработанные технологические процессы металлизации (тонкопленочной и толстопленочной, многослойной) высокотеплопроводных керамических подложек из нитрида алюминия были успешно использованы при конструировании и изготовлении металлокерамических корпусов и 3D-модулей с высокой теплорассеивающей способностью [7].

ЛИТЕРАТУРА

1. **Самсонов Г.В.** Неметаллические нитриды. – М.: Металлургия, 1969.
2. **Косолапова Т.Я.** Неметаллические тугоплавкие соединения. – М.: Металлургия, 1985.
3. **Непочатов Ю., Земницкая А., Муль П.** Разработка керамики на основе нитрида алюминия для изделий электронной техники // Современная электроника. 2011. № 9. С. 14-16.
4. **Беляков А.В., Кузнецова И.Г., Куфтырев Р.Ю., Пилавова Л.В., Серегин В.С.** Металлизация керамики из нитрида алюминия (обзор) // Стекло и керамика. 2012. № 8. С. 26-30.
5. Патент РФ 2335822, С1, Н01L25/04. Многокристалльный модуль / В.С. Серегин, Л.В. Пилавова и др.; опубл. 10.10.2008.
6. **Лебедев М.В., Павлова М.А., Мушкаренко Ю.Н.** Особенности изготовления металлокерамических узлов с высокотемпературными диэлектрическими материалами // Электронная техника. 2008. Вып. 1 (494). С. 8-13. (Сер. 1. СВЧ-техника).
7. Патент РФ 2386190, С1, Н01L23/10. Корпус интегральной схемы / В.С. Серегин, Л.В. Пилавова и др.; опубл. 10.04.2010.
8. **Гоулдстейн Дж. и др.** Растровая электронная микроскопия и рентгеновский микроанализ: В 2-х кн. / Пер. с англ. – М.: Мир, 1984.
9. **Saparin G.V., Obyden S.K.:** Color display of videoinformation in the SEM: Principles and application to physics, geology, soil science, biology and medicine. Scanning 10, 87-106 (1988).
10. **Томилин Н.А., Меньшенин Ю.В., Марин В.П. и др.** Использование метода цветной катодолюминесценции для исследования материалов изделий электронной техники // Научные технологии. 2004. Т. 5. № 1. С. 25-28.
11. **Томилин Н.А.** Комплексная методика анализа материалов изделий электронной техники с использованием метода цветной катодолюминесценции // Научные технологии. 2006. Т. 7. № 4-5. С. 39-42.
12. **Торопов Н.А.** Диаграммы состояния силикатных систем: Справочник. – М.: Наука, 1965. 350 с.
13. Aluminium Nitride Products // MARUWA CO. LTD. General Catalog. Circuit Ceramics, p. 154.

ЭВОЛЮЦИОННЫЕ ПУТИ РАЗВИТИЯ МИКРОЭЛЕКТРОННОЙ ТЕХНОЛОГИИ НА ОСНОВЕ СИСТЕМ В КОРПУСЕ ДЛЯ БОРТОВЫХ КОСМИЧЕСКИХ СИСТЕМ

► Н.С.Данилин¹, И.Ю.Булаев¹, Д.М.Димитров², И.Х.Сабиоров²

¹ АО "Российские космические системы", ² ЗАО "Космос Комплект"

Впервые в России разработаны теория и методические основы, подходы и принцип создания, развития и целевого использования инновационных космических микросистем в корпусе как основы макроуровня перспективных микроспутников. Прогрессивная технология позволяет снизить массогабаритные характеристики изделия, его энергопотребление, повысить функциональность в единице объема, сократить цикл "разработка-выпуск" новых космических аппаратов.

INTRODUCTION OF NEW MICROELECTRONIC TECHNOLOGIES INTO ON-BOARD SPACE EQUIPMENT – SYSTEM IN PACKAGE

N.S.Danilin¹, I.Yu.Bulaev¹, D.M.Dimitrov², I.H.Sabirov²

¹JSC Russian Space Systems, ²JSC Kosmos Komplekt

For the first time in Russia the theory and methodological basis, approaches and principles of creation, development and proper use of innovative space microsystems in package were developed as the foundation of the macrolevel of advanced microsatellites. Innovative technology allows to reduce the product weight-size parameters and power consumption, increase the functionality per unit volume, and shorten the "development-production" cycle of new spacecraft.

ВВЕДЕНИЕ

Ведущие мировые фирмы космического и оборонного сегментов уже несколько лет используют в своих изделиях так называемые системы в корпусе (СВК) (System-in-Package), где в развитии электронно-компонентной базы (ЭКБ) пришли микросистемы в корпусе. Система в корпусе – это технология, которая позволяет интегрировать КМОП, КНИ, КНС, биполярные и пленочные структуры с СВЧ, МЭМС, оптоэлектронными и дискретными компонентами в одном корпусе. Уникальность этой технологии определяется соотношением между ценой реализуемых изделий и их функциональностью в единице объема корпуса.

Впервые в РФ нами разработаны теория и методические основы, подходы и принцип создания, развития и целевого использования инновационных космических микросистем в корпусе как основы макроуровня перспективных микроспутников. Эта

прогрессивная технология при серийном изготовлении позволяет снизить массогабаритные характеристики изделия, его энергопотребление, повысить функциональность в единице объема [6].

Результаты указанных исследований одобрены на коллегии Минэкономразвития (июль 2011 г.), вошли в проект "Сколково", а также в межправительственную Программу РФ-США по развитию космической техники [1].

Электронная компонентная база (ЭКБ) относится к критически важным высоким технологиям, оказывая определяющее влияние на технический облик и темпы развития космических систем (рис.1).

На рис.1 представлены обобщенные статистические зависимости изменения интенсивности отказов ЭКБ со временем для различных категорий качества приборов: промышленный, военный и космический.

СвК – это новый реальный путь инновационного применения достижений современной микроэлектроники для целей создания наноспутников [2].

Отбраковочные испытания на заводах-изготовителях не могут "забраковать" все изделия, имеющие внутренние скрытые дефекты. Пики интенсивностей отказов наблюдаются как раз после проведения этих испытаний, что имеет простое физическое объяснение – температурные и электрические перегрузки микросхем "запускают" ускоренные механизмы их проявления и, конечно, хорошо, что эти отказы "фильтруются" на Земле, а не "просыпаются" в космосе на борту КА. Как видно из рис.1, после соответствующих испытаний по специальным программам в сертификационных центрах интенсивность отказов далее существенно снижается, в силу чего ЭКБ категории Space может обеспечить жизненный цикл РЭА до 20 лет.

Поэтому ведущие космические фирмы при комплектации бортовой РЭА используют в абсолютном большинстве случаев только ЭКБ уровня Space, а только в отдельных специальных случаях применяют ЭКБ, специально разработанную и изготовленную под требования стандартов этого уровня качества или дополнительно отбракованную процедурами типа "upscreening" "military". Но всегда при этом таким изделиям присваивается статус "нестандартные" и ставят эту ЭКБ далеко не в самую ответственную бортовую РЭА.

Конечно, ЭКБ уровня Space позволяет обеспечить большую избыточность по качеству (в 10–20 раз), что необходимо для обеспечения определенного резерва надежности для противодействия внешним факторам космического пространства, в том числе по радиационной стойкости (100 крад и более), парировать разрушительное действие эффектов, связанных со статическим электричеством. Все это в итоге приводит к снижению общей стоимости затрат по проекту (отсутствие отказов, сбоев, рекламаций).

Радиационная стойкость новых космических систем не может быть обеспечена только классическими пассивными методами (экранированием и защитой с помощью титановых, свинцовых и алюминиевых пластин) – слишком мала активная масса спутника, чтобы защита превосходила ее в несколько

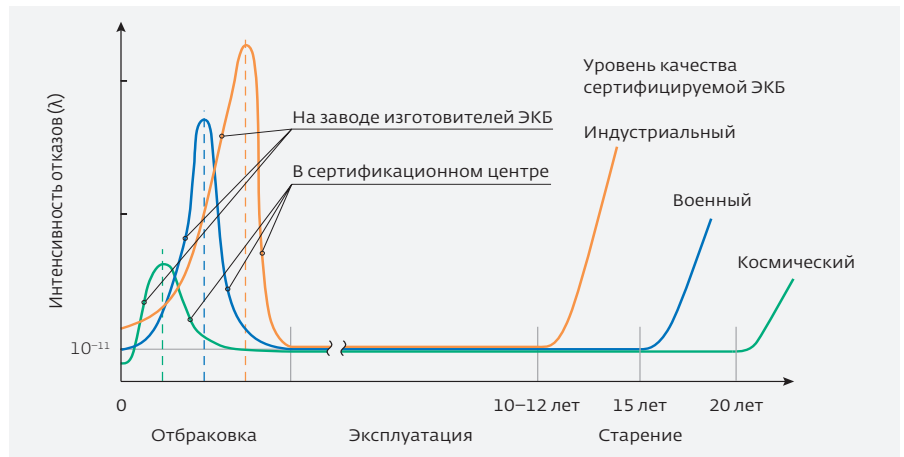


Рис.1. Качество ЭКБ космических систем

раз. Поэтому основу радиационной стойкости составляет специальный подбор полупроводниковых пластин, в том числе "кремний на изоляторе" и "кремний на сапфире". Вторичным эшелон радиационной защиты является корпус для СвК – керамический или металлокерамический, например, изготовляемый фирмой "Киосера" (Япония). Специалистами проработан комплекс вопросов по выбору архитектуры систем в корпусе, по системным требованиям к ним, по специфике проектирования для космических объектов, включая наноспутники, по сборке систем в корпусе, их надежности и радиационной стойкости, эффективности и тестированию.

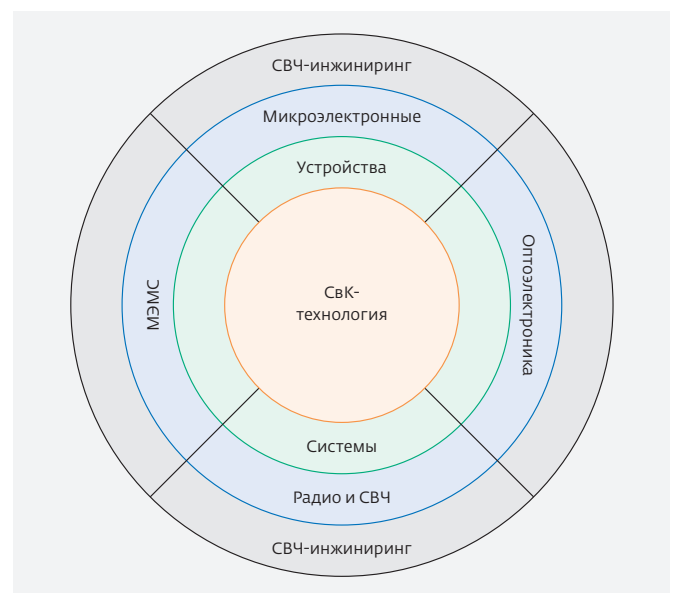


Рис.2. Обобщенная концептуальная модель систем в корпусе



Рис.3. Эволюция надежности радиоэлектронных космических систем на базе применения СВК

Настоящая статья направлена на выявление основных вопросов применения KGD в СВК для нужд космической промышленности, среди которых:

- производители, приобретение и особенности KGD;
- вопросы стандартизации KGD;
- вопросы технологий сборки и тестирования KGD.

ПРОИЗВОДИТЕЛИ, ПРИОБРЕТЕНИЕ И ОСОБЕННОСТИ KGD

Рассмотрим особенности работы скупаемыми за рубежом некорпусированными кристаллами (пластинами), предназначенными для создания на их основе СВК космического применения.

Первым шагом приобретения таких кристаллов высокого проверенного качества (KGD) является выбор потенциального производителя, который проводится либо по методике Jet Propulsion Laboratory – Electronic Parts Engineering Office (для НАСА), либо по методике МО США MIL-STD 1388-1A "Logistic Support Analysis" и IEC 62258 "Semiconductor Die Products: Requirements for Procurements and Use". и предполагает прохождение нескольких основных процедур:

- первоначальный выбор производителя на базе предварительных соображений о логистике, технологичности, цене изделия и др.;

- определение конкретного необходимого изделия в выпускаемой номенклатуре производителя;
- ознакомление с технологическими особенностями производства пластин, из которых (или на которых) поставляется изделие;
- ознакомление с известными особенностями проектирования изделия;
- анализ известных параметров системы качества, действующей на предприятии;
- анализ системы обеспечения надежности изделия;
- анализ тестовой среды и технологии тестирования изделия;
- анализ принятой на предприятии системы отбраковки.

В обширном перечне предлагаемых зарубежными изготовителями кристаллов KGD самый большой класс составляют так называемые кристаллы на подложке (COB, chip-on-board). Это бескорпусные кристаллы, которые распаяны (проводами или BGA) на подложке для межсоединений. Обычно они отличаются следующими характеристиками:

- кристалл установлен на подложке (или на микроплате);
- кристалл приклеен к подложке с помощью токопроводящей или изоляционной эпоксидной пасты с соответствующим составом;
- кристалл электрически соединяется с подложкой разваркой траверсов;
- кристалл капсулирован специальным защитным покрытием.

В связи с этим процесс последующей сборки COB достаточно простой и включает всего три базовых шага: закрепление кристалла на подложке, разварка электрических проводов и капсулирование. Одновременно следует отметить, что разварка COB достаточно критична как к области применения кристалла, так и к компонентам поверхностного монтажа, которые также требуется установить на той же подложке.

Для успешного применения этих изделий потребитель должен хорошо знать и использовать соответствующие стандарты.

Технология сборки и тестирования KGD имеет свои особенности.

Ввиду недостаточной информации и опыта по вопросам приобретения KGD в отечественной промышленности, в работе приводится практика НАСА и МО США [4].

В США к настоящему времени KGD предлагают AMI Semiconductor, Aeroflex, AvagoTechnology, InfineonTechnology, NXP, Intel, Freescale, IBM, LSI Logic,

Samsung Electronics, Texas Instruments, Analog Devices, Linear Technology, AMD, Catalyst, National Semiconductor, Maxim, Signal Process и др. Проблемы приобретения, связанные с тем, что, во-первых, большинство предлагаемых KGD не соответствует квалификациям QML Q/V, и, во-вторых, коммуникация с производителями достаточно сложна по ряду причин.

Следует отметить, что в 2005 году для нужд ВПК США была создана ассоциация производителей KGD под именем Die Product Consortium (DPC), в которую входит большинство указанных производителей. До 2005 года вся KGD инфраструктура была связана только с программой DARPA МО США. В 2005 году появилась программа DPC по расширению рынка многокристалльных сборок, а с 2006 года DPC превратилась в орган стандартизации в области KGD. Дорожная карта DPC построена на двухгодичных циклах. В ней отдельное место занимает практическое развитие технологии СвК. Для этой цели в консорциуме создана Группа по развитию СвК (SiP Project Team). В ее задачи входит работа в области методологического и технологического развития СвК, обмен СвК информацией между членами консорциума, работа с партнерами вне консорциума в области технологии и рынка и др.

Первым шагом до приобретения KGD является выбор потенциального производителя, который проводится либо по методике Jet Propulsion Laboratory – Electronic Parts Engineering Office (для НАСА), либо по методике МО США MIL-STD 1388-1A "Logistic Support Analysis" и IEC 62258 "Semiconductor Die Products: Requirements for Procurements and Use". Выбор сводится к следующим основным процедурам:

- первоначальный выбор производителя на базе предварительных соображений о коммуникативности, технологичности, цене изделия и др.;
- определение изделия в продуктовой гамме производителя;
- ознакомление с технологическими особенностями производства пластин, из которых или на которых поставляется изделие;
- ознакомление с особенностями разработки изделия;
- анализ параметров системы качества, действующей на предприятии;
- анализ системы обеспечения надежности изделия;
- анализ тестовой среды и технология тестирования изделия;
- анализ системы отбраковки.

В продуктовой гамме предлагаемых на рынке кристаллов KGD, самый большой класс составляют

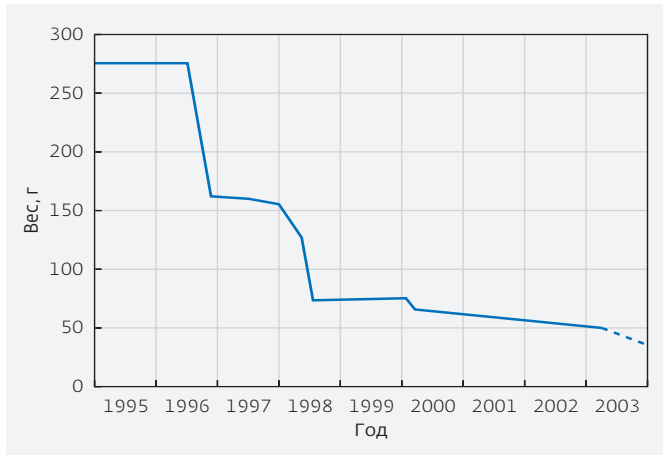


Рис. 4. Тенденция уменьшения веса бортовых управляющих устройств на базе СвК

так называемые кристаллы на подложке или COB (chip-on-board). Это бескорпусные кристаллы, которые распаяны (проводами или BGA) на подложке для межсоединений. Они отличаются следующими характеристиками:

- кристалл установлен на подложке (или на микроплате);
- кристалл приклеен к подложке при помощи токопроводящей или изоляционной эпоксидной пасты с соответствующим составом;
- кристалл электрически соединяется к подложке разваркой траверсов;
- кристалл капсулирован защитным покрытием.

В связи с этим процесс сборки COB достаточно простой и включает три базовых шага – закрепление кристалла на подложке, разварка электрических проводов и капсулирование. Одновременно следует отметить, что разработка COB достаточно критична как к области применения кристалла, так и к компонентам поверхностного монтажа, которые так же требуется установить на той же подложке.

ВОПРОСЫ СТАНДАРТИЗАЦИИ

В 2003 году программа МО США DARPA (Defense Advanced Project Agency) поручила разработку первого стандарта по приобретению и распространению KGD изделий, который теперь является индустриальным стандартом JESD 49 Procurement Standard for Known Good Die (KGD). К моменту написания статьи список KGD стандартов дополнен:

- J-STD-12 Implementation of Flip Chip and Chip Scale technology;
- J-STD-26 Semiconductor Design Standard for Flip Chip Applications;

- J-STD-28 Performance Standard for Construction of Flip Chip Scale Bumps;
- EDR-4703 Quality assurance guidelines for bare die including KGD;
- ES 59008 Data requirements for semiconductor die;
- IEC 62258 Semiconductor Die Products: Requirements for Procurements and Use.

Все эти стандарты требуют детального ознакомления, но необходимо обратить внимание на два из них в связи с небольшим опытом в области СвК и KGD у отечественных разработчиков. ES 59008 "Data requirements for semiconductor die" определяет, какие данные о KGD должен предоставлять производитель потребителю для принятия решения по применению выбранного KGD, а именно:

- данные по идентификации продукта и прослеживанию его создания;
- технические характеристики продукта;
- конструктивные параметры кристалла;
- данные по тестированию, качеству и надежности кристалла;
- требования к условиям работы с кристаллом, его хранения и к установке в сборках;
- термодинамические и электрические характеристики кристалла в определенных режимах его эксплуатации и в различной окружающей среде в соответствии с техническими условиями его применения.

IEC 62258 "Semiconductor Die Products: Requirements for Procurements and Use" рассматривает вопросы поставки и применения KGD изделий следующих типов: пластины, кристаллы готовые к разварке, кристаллы и пластины с подсистемой межсоединений и частично капсулированные кристаллы. Стандарт определяет минимальные требования к данным, сопутствующим поставляемым KGD, а также условия и процедуры по работе, хранению и транспортировке KGD.

ВОПРОСЫ ТЕХНОЛОГИИ СБОРКИ И ТЕСТИРОВАНИЯ KGD

Кристаллы, применяемые в СвК, могут быть расположены как в планарном монтаже, так и в 3D-сборках на общей подложке. При этом высота таких сборок – весьма критический параметр конструкции СвК. При стыковке до 8-10 кристаллов современная технология позволяет сборку с высотой порядка 1,2 мм, но требования миниатюризации уже ставят ограничения по высоте до 1-0,8 мм. Это, в свою очередь, приводит к уменьшению размеров шариков пайки и петель электропроводов для распайки, а также толщины подложки и капсулирующего

покрытия. Все кристаллы производятся на пластинах с толщиной около $350 \cdot 10^{-6}$ мм. Чтобы реализовать сборку из восьми кристаллов, пластина изначально утончается до $50 \cdot 10^{-6}$ мм. Для этого применяются несколько методов, в том числе механическое полирование, химико-механическое полирование, мокрое или сухое травление и плазменная обработка. После такой обработки механическая прочность пластины (и кристалла, в частности) сильно уменьшается и при дальнейших обработках весьма вероятно появление трещин и зон с внутренними напряжениями. По этой причине тестирование и отбраковка после утончения обязательны и сфокусированы на производственных процессах для KGD.

В 3D-компоновках кристаллы могут быть одного или разных размеров. Поэтому и применяется непосредственная пирамидальная стыковка (при кристаллах разного размера) или стыковка с прокладками (interposer) (при кристаллах одного размера). Точность стыковки ухудшается из-за разных коэффициентов адгезии отдельных кристаллов.

Разварка электрических соединений для KGD также отличается существенными ограничениями. Так, например, стандартный изгиб разварки имеет высоту $150-170 \cdot 10^{-6}$ мм, а в случае KGD этот размер меньше $100 \cdot 10^{-6}$ мм.

Хотя технология сборки KGD достаточно точно определена, она требует внимательной проработки в каждом отдельном случае и является всегда проблемно ориентированной.

Тестирование KGD является частью общего тестирования СвК-изделий, что определяет и ряд особенностей при создании тестового подхода. Если тестирование и отбраковка прошли успешно на уровне пластины и/или кристалла на фабрике производителя и соответствующие тестовые данные переданы потребителю, то тестовая технология для собираемого на базе KGD изделия должна использовать эти данные, а конструкция СвК должна быть тестопригодной с учетом ее функционально независимых блоков (KGD).

ЗАКЛЮЧЕНИЕ

Применение KGD-кристаллов в СвК – эффективный путь к инновационным разработкам в микроэлектронике. Технология KGD используется повсеместно в космических технологиях. Многие мировые производители предлагают KGD-продукты (рис.5).

Требования к этим продуктам, к условиям их приобретения, хранения и транспортировки, а также к работе с ними стандартизованы в США и Европе.

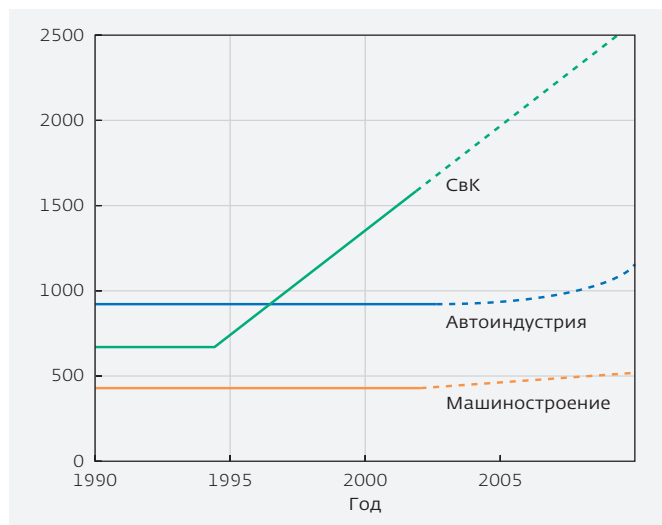


Рис.5. Сравнительная тенденция рынка СвК в США

Технология применения KGD-продуктов в СвК изделиях достаточно хорошо апробирована, и ведущими производителями накоплен уже 15-летний опыт.

Несмотря на достаточно хорошую обусловленность задачи применения квалифицированных кристаллов в СвК, от потенциального потребителя требуется опыт и необходимый уровень выстроенных коммуникаций с производителями KGD и СвК.

Таким образом, СвК является стратегической технологией для мировой и отечественной космической промышленности и полностью определяет возможности по эффективному занятию рынка микроспутниковых систем (табл.2). Доля СвК в космических аппаратах США за 2010 год составляет 39% от общего объема ЭКБ – стоимость 0,5 млрд. долл. США [3].

Эта тенденция стала практикой потому, что расходы на проектирование конечных изделий удешевились на 15-20%. Процесс проектирования сокращен по времени на 40%. Комплектация и построение изделий на базе заведомо исправных кристаллов "KNOWNGOODDIE" и типовых узлов в виде микросистем в корпусе уменьшили производственные расходы на 30%. Тестирование изделий заняло не более 10% от общего времени реализации изделий. В 2010 году доля проектов с применением микроспутников составила 90% от общего объема космических проектов США [5].

В табл.2 представлена расчетная (прогнозируемая) динамика снижения стоимости проекта создания условного космического аппарата для трех "весовых категорий" (до 100, 50 и 10 кг) в зависимости

Таблица 2. Зависимость стоимости микроспутников от степени внедрения систем в корпусе (СвК)

Реализация проекта (с или без СвК)	50–100 кг	10–50 кг	1–10 кг
Условная стоимость проекта в % без СвК	100	100	100
Условная стоимость проекта в % с СвК до 50%	70	60	50
Условная стоимость проекта в % с СвК до 75%	55	40	30
Условная стоимость проекта в % с СвК >85%	45	30	25

от доли использования СвК при проектировании бортовой РЭА. Если взять за 100% стоимость проектирования без использования СвК, то, например, для КА весом от 1 до 10 кг, в котором используется 85% СвК, стоимость проекта можно уменьшить на 75%, а для спутника от 50 до 100 кг – на 55%.

ЛИТЕРАТУРА

1. Прокофьев В.П., Кусь О.Н., Оссовский А.В. Малые космические аппараты стандарта CUBESAT/Современные средства выведения // Вестник науки Сибири. – Томск, 2014. № 2 (12). С. 71–80.
2. Филонин О.В., Белоконов И.В., Гиранов З.Г. Микропроцессорная магнитноиндукционная система для запуска микро- и наноспутников на заданные орбиты // Авиакосмическое приборостроение. – М.: ООО "Научтехлитиздат", 2015. № 1. С. 60.
3. Данилин Н.С., Димитров Д.М., Сабиров И.Х. Системы в корпусе – магистральный путь развития ЭКБ для авиации космоса, ВПК // Вестник электроники. 2009. № 2.
4. Данилин Н.С., Димитров Д.М., Сабиров И.Х. Применение квалифицированных полупроводниковых некорпусированных кристаллов при разработке систем в корпусе // Современная Электроника. 2010. № 3.
5. Данилин Н.С., Димитров Д.М., Сабиров И.Х. Электронная компонентная база систем в корпусе при разработке и реализации космической бортовой аппаратуры // Интеграл. 2011. № 1.
6. Данилин Н.С., Димитров Д.М., Сабиров И.Х. Инновационные космические микросистемы в корпусе. – М.: ИД "Спектр", 2011.

СТРУКТУРНЫЕ И ЭЛЕКТРОФИЗИЧЕСКИЕ ОСОБЕННОСТИ ПЕРЕХОДНЫХ ОБЛАСТЕЙ В СИСТЕМЕ Si-SiO₂-Me

► Н.А.Зайцев, Ю.И.Плотников
АО "НИИМЭ"

В работе рассматривается структура переходных областей Si-SiO₂ и SiO₂-Me в МДП-системе. Отмечено, что эти области имеют достаточно сложную структуру и простираются вглубь диэлектрика на несколько нанометров. При этом суммарная толщина переходных областей может сравняться и, формально, даже превзойти толщину подзатворного SiO₂. Наличие таких квазиравновесных переходных областей оказывает отрицательное влияние на электрофизические свойства МДП-структур.

STRUCTURAL AND ELECTROPHYSICAL FEATURES OF THE TRANSITION REGIONS Si-SiO₂-Me

N.A.Zaytsev, Yu.I.Plotnikov
MERI JSC

The paper deals with the structure of the Si-SiO₂ and SiO₂-Me in the MOS system. It is noted that these areas have a rather complicated structure and extend deep into the dielectric a few nanometers. At the same time the total thickness transition regions can catch up and, formally, even exceed the gate SiO₂. The presence of these quasi-equilibrium transition regions have a negative effect on the electrical properties of MOS structures.

Известно, что выход годных кремниевых микросхем и их надежность в значительной степени зависит от воспроизводимости и стабильности электрофизических параметров системы кремний - диоксид кремния.

В самом ближайшем будущем необходимо будет получать структуры Si-SiO₂ с высококачественными слоями диоксида кремния толщиной 3-4 нм, с точностью до одного молекулярного слоя - 0,3 нм. Именно этот слой и определяет, в основном, качество и надежность кремниевых микросхем.

Современные приборы должны соответствовать ряду требований, наиболее важными из которых являются:

- максимально возможное быстроедействие;
- минимальная масса и габариты;
- минимальное электропотребление;
- низкая стоимость.

На границе раздела Si-SiO₂ протекает резко выраженный неравновесный процесс окисления кремния, который ведет к образованию метастабильных структур, стабилизированных примесями, дефектами,

механическими напряжениями. После термического окисления кремния неравновесные области оказываются "замороженными" в переходных слоях, что является, на наш взгляд, основной причиной квазиравновесного состояния системы.

Известно [1], что переходная область между кремнием и диоксидом кремния состоит из нестехиометрического слоя SiO_x толщиной около 1 нм, за которым следует слой SiO₂ с отличной от объемного диоксида кремния структурой. Детальное исследование [2] позволяет выделить четыре характерные области (табл.2), определяющие строение системы Si-SiO₂. В качестве геометрической границы раздела здесь принята плоскость, соответствующая последнему атомному слою "чистого" кремния, атомы которой не связаны с кислородом.

Принято считать, что переходная область заканчивается после достижения стехиометрии слоя SiO₂. На практике структурные особенности в слоях диоксида кремния возможны до толщин порядка 6 нм.

Непосредственно прилегающая к геометрической границе область I представляет собой слой

Таблица 1. Изменение параметров интегральных схем (ИС) флеш-памяти в соответствии с ITRS 2007 года

Параметры	Единица измерения	2015 год	2020 год	2022 год
Топологический размер (между затворами)	нм	20	11	9
Площадь одного элемента	мкм ²	0,0016	0,00051	0,00032
Площадь ИС	мм ²	80,80	101,80	128,26
Емкость ИС-ЗУ	Гбит	34,36	137,44	274,88

разупорядоченного, нестехиометрического SiO₂, включающий кристаллические и аморфную формы. В структуре этого слоя преобладают четырехзвенные кольца тетраэдров SiO₂ с минимальным углом связи Si-O-Si, равным 120°. Очевидно, это приводит к увеличению плотности переходной области.

При удалении от границы наблюдается увеличение среднего числа звеньев в молекулярном кольце и, следовательно, угла химической связи Si-O-Si. В области толщин от -1 до -3 нм в небольшом количестве (до 15%) появляются шестизвенные кольца тетраэдров SiO₂ с углом связи 144°.

Установлено [6], что в слое толщиной до 3 нм значение диэлектрической проницаемости (постоянной) отличается от ее значения для объемного оксида кремния, что связано с деформацией структуры слоя. В табл.2 этот слой соответствует области II.

Расположение молекулярных колец в структурной сетке диоксида кремния не определено.

Очевидно, можно предположить, что между деформированным слоем SiO₂ (область II) и диоксидом кремния (область IV), имеющим свойства объемного диэлектрика, должна существовать переходная область III. В этой области происходит увеличение содержания шестизвенных колец – структура переходит к объемной.

Таким образом, существующая на границе раздела Si-SiO₂ переходная область имеет сложную структуру, определяемую расстоянием до геометрической границы, и состоит из ориентированных определенным образом тетраэдров [SiO₄]⁴⁻, величина дипольного

момента которых падает по мере удаления от границы раздела кремний – диоксид кремния. Как показывает эксперимент [1, 4], в этом слое возникают поляризационные заряды, с объемной плотностью (ρ_v).

$$\rho_v = -\text{div} \cdot P_v, \tag{1}$$

где, P_v – дипольный момент.

При удалении от границы ориентационное влияние электрического поля ослабевает настолько, что энергия связи между тетраэдрами определяется только их дипольно-ориентационным взаимодействием – W. Отметим, что подвижность тетраэдров [SiO₄]⁴⁻ в этом слое высока. Можно предположить, что этот слой расположен на удалении ≥2 нм от границы Si-SiO₂.

$$W = \frac{2 \cdot P_1^2 \cdot P_2^2}{3kT\epsilon^6} \tag{2}$$

Согласно формуле (2), энергия ориентационного взаимодействия дипольных моментов P₁ и P₂ [4] комплексов [SiO₄]⁴⁻, находящихся на расстоянии r друг от друга, значительно меньше энергии их силового движения kT. Поэтому разориентированные под действием силового поля и механических напряжений тетраэдры [SiO₄]⁴⁻ способны свободно поворачиваться друг относительно друга с образованием экспериментально зафиксированных глобул [3] и компенсацией дипольных моментов. Это приводит к тому, что переходная область диэлектрика поляризована вследствие некой ориентационной деформации [SiO₄]⁴⁻ тетраэдров.

Таблица 2. Характеристики слоев диоксида кремния [2]

Номер области	Расстояние области от границы Si-SiO ₂ , нм	Величина угла Si-SiO ₂ , град	Размер кольца, число звеньев Si-O-Si в кольце	Примечание
I	0-1,0	120	4	Нестехиометрический слой SiO ₂
II	1,0-3,0	120/144	4/6	Шестизвенные кольца составляют 10-15%
III	3,0-6,0	120/144	4/6	Количество шестизвенных колец более 10-15%
IV	Объемный оксид	120/144/150/180	4/6, 7/8	Появляются семи-, восьмизвенные кольца

Физико-химическая модель окисления кремния [5-7] позволяет предположить, что распределение степени деформации связей Si-O и O-Si-O коррелирует с распределением эффективного электрического поля в слоях SiO₂.

Как показано выше, толщина переходной области при этом может достигать ~6 нм, что сравнимо или даже превосходит толщину подзатворного диоксида кремния, используемого уже в современной микроэлектронике.

Повышение быстродействия ИС приводит к необходимости уменьшения емкости затвора транзистора, для чего поликристаллический затвор заменяют на металлический.

В то же время на границе между SiO₂ и электродом в системе также существует структурная переходная область [8], обеспечивающая адгезию электрода к диоксиду. Эта граница исследована значительно хуже, чем граница Si-SiO₂, однако можно сказать, что в случае металлического электрода переходная область возникает за счет диффузии металла в объем диоксида кремния. Ее характеристики определяются материалом электрода и зависят от условий нанесения и эксплуатации системы. В [9] толщина этой области оценена в 1-1,5 нм для контакта SiO₂-Ni и до 10 нм для системы SiO₂-Al, а также установлена корреляция между ее структурой и электрофизическими свойствами МДП-системы.

Отсюда следует, что весь слой подзатворного SiO₂ становится своеобразной квазиравновесной, неоднородной по толщине "переходной областью" между кремнием и материалом затворного электрода. При этом эффективная толщина получившегося подзатворного диэлектрика может существенно отличаться от геометрически заданной толщины исходного SiO₂ [10].

Эти обстоятельства затрудняют создание высококачественной стабильной структуры Si-SiO₂ и могут существенно влиять на ее параметры, особенно, в плане надежности.

Исходя из вышесказанного, можно сделать вывод о том, что диоксид кремния практически исчерпал свои возможности в качестве подзатворного диэлектрика для современных ИС (уровня ниже 90 нм). Для обеспечения дальнейшего повышения уровня интеграции (при сохранении SiO₂) необходимо разработать технологию создания МДП-структуры, ограничивающую толщину переходных областей размерами ~1 нм.

Второй путь уменьшения проектных норм - использование в качестве подзатворных диэлектриков с высокой диэлектрической проницаемостью (например,

оксида гафния). Конструкция и технология изготовления металлического затвора на диэлектрике с высокой диэлектрической проницаемостью в настоящее время уже разработаны. Затвор такого типа используется, например, в микропроцессоре Atom Fizik Intel.

ЛИТЕРАТУРА

1. **Красников Г.Я., Зайцев Н.А.** Системы кремний - диоксид кремния в субмикронных СБИС. - М.: ТЕХНОСФЕРА, 2003. С. 380.
2. **Зайцев Н.А., Шурчков И.О.** Структурно-примесные и электрофизические свойства системы Si-SiO₂ - М.: Радио и связь, 1993. С. 192.
3. **Вергопрахов О.Н., Кучумов Б.М., Сольман Е.Г.** Строение и свойства структур Si-SiO₂. - М.: Наука; Новосибирск: Сибирское отделение, 1981. С. 96.
4. **Воронкова В.М., Попов В.Д., Протопопов Г.А.** Уменьшение плотности ловушечных центров в оксиде кремния при радиационно-термической обработке // Физика и техника полупроводников. 2007. Т. 41. № 8. С. 977-980.
5. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** Математическое моделирование кинетики высокотемпературного окисления кремния и структуры пограничного слоя // Физика и техника полупроводников. 2003. Т. 37. № 1. С. 44-49.
6. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** Начальный этап термического окисления кремния и формирование пограничного слоя в системе Si-SiO₂ // Поверхность. Рентгеновские, синхротронные и нейтронные исследования. 2003. № 2. С. 98-104.
7. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** Теоретические исследования начального этапа окисления кремния // Сб. тр.: "Разработка, технология и производство полупроводниковых микросхем"; III научн.-тех. конф. АООТ "НИИМЭ и завод Микрон" / Под ред. чл.-корр. РАН, д.т.н., проф. Г.Я.Красникова. - М., 2000. С. 205-206.
8. **Красников Г.Я.** Исследование влияния материала верхнего электрода на свойства МДП-структур // Дисс. на соиск. уч. ст. канд. тех. наук. - М.: МИЭТ, 1989.
9. **Куражов В.А., Плотников Ю.И., Раков А.В., Смирнов Ю.П.** Исследование переходной области металл-диэлектрик и ее роли в формировании свойств МДП-структуры // В сб.: "Электронные процессы на поверхности полупроводников и на границе раздела полупроводник-диэлектрик. - Новосибирск: СО АН СССР, ИФП, 1974. С. 45-49.
10. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** К вопросу определения эквивалентной толщины оксида в МДП-транзисторах нанометровых размеров // Микроэлектроника. 2011. Т. 40. № 1. С. 30-35.

РАЗРАБОТКА ОБОРУДОВАНИЯ И ИССЛЕДОВАНИЕ ТЕХНОЛОГИИ ГЛУБОКОГО ТРАВЛЕНИЯ КРЕМНИЯ

► О.П.Гущин¹, А.С.Валеев¹, А.А.Чамов², Н.Г.Мицын¹, В.М.Долгополов³, В.В.Одинок³, В.Э.Немировский³, П.А.Иракин³

¹АО "НИИМЭ", ²ОАО "НИИМЭ и Микрон", ³ОАО "НИИТМ"

Целью данной работы стали разработка реактора для глубокого травления кремния и технологии глубокого травления кремния, обеспечивающие возможности формирования сквозных отверстий TSV для трехмерной сборки полупроводниковых структур, а также для травления в кремнии канавок с гладкими стенками для формирования щелевой изоляции между элементами интегральных схем.

RESEARCH AND DEVELOPMENT OF DEEP SILICON ETCHING EQUIPMENT AND TECHNOLOGY

O.P.Gushin¹, A.S.Valeev¹, A.A.Chamov², N.G.Mitsyn¹, V.M.Dolgoplov³, V.V.Odinokov³, V.E.Nemirovskiy³, P.A.Irakin³

¹MERI JSC, ²Mikron JSC, ³RIPMM

The target of this work is the research and development of a reactor for deep silicon etching and deep silicon etching technology which provides the TSVs forming possibility for a three-dimensional assembly of semiconductor structures and for smooth sidewalls trenches etching in silicon for trench isolation between elements of integrated circuits forming.

ОБОРУДОВАНИЕ

Разработка реактора и технологии для глубокого травления кремния проводилась на базе установки "МВУ ТМ Плазма 06", разработанной в ОАО "НИИ Точного Машиностроения". Внешний вид установки представлен на рис.1.

Схема реактора представлена на рис.2. Разряд зажигается в реакционной камере (диаметром 180 мм и высотой 100 мм) ИСП-источником с помощью ВЧ-генератора (частота 13,56 МГц, мощность 1 кВт) через согласующее устройство. Задание необходимого отрицательного смещения на охлаждаемый электрод-подложкодержатель обеспечивается дополнительным независимым ВЧ-генератором (частота 13,56 МГц, мощность 600 Вт), подключаемым через отдельное согласующее устройство. Высоковакуумная система откачки на базе турбомолекулярного и форвакуумного насосов обеспечивала предельный остаточный вакуум $1 \cdot 10^{-3}$ Па.

Исследования процесса были нацелены на обеспечение технологических спецификаций изготовления изделий, предполагаемых к производству в ОАО "НИИМЭ и Микрон".



Рис.1. Установка глубокого анизотропного травления "МВУ ТМ Плазма 06"

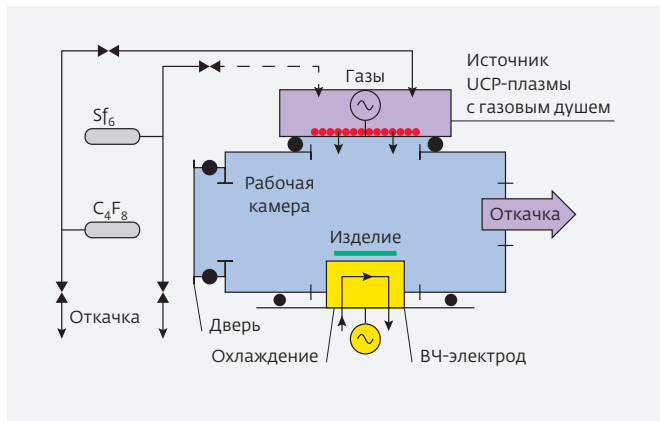


Рис.2. Схема реактора установки "МВУ ТМ Плазма 06"

РЕЗУЛЬТАТЫ ЭКСПЕРИМЕНТОВ

Первые эксперименты проводились на пластинах диаметром 100 мм, на которых предварительно были сформированы маски из оксида кремния толщиной 0,6 мкм и фоторезиста толщиной 2,2 мкм. На фоторезисте присутствуют отверстия диаметрами 2, 3, 5 и 10 мкм. При получении приемлемого показателя неоднородности травления по пластине, наряду с пластинами диаметром 100 мм, были проведены эксперименты на пластинах диаметром 150 мм.

Для проверки процесса глубокого травления кремния была проведена операция со следующими параметрами:

- время процесса: 20-25 мин;
- температура электрода-подложкодержателя: 14°C.

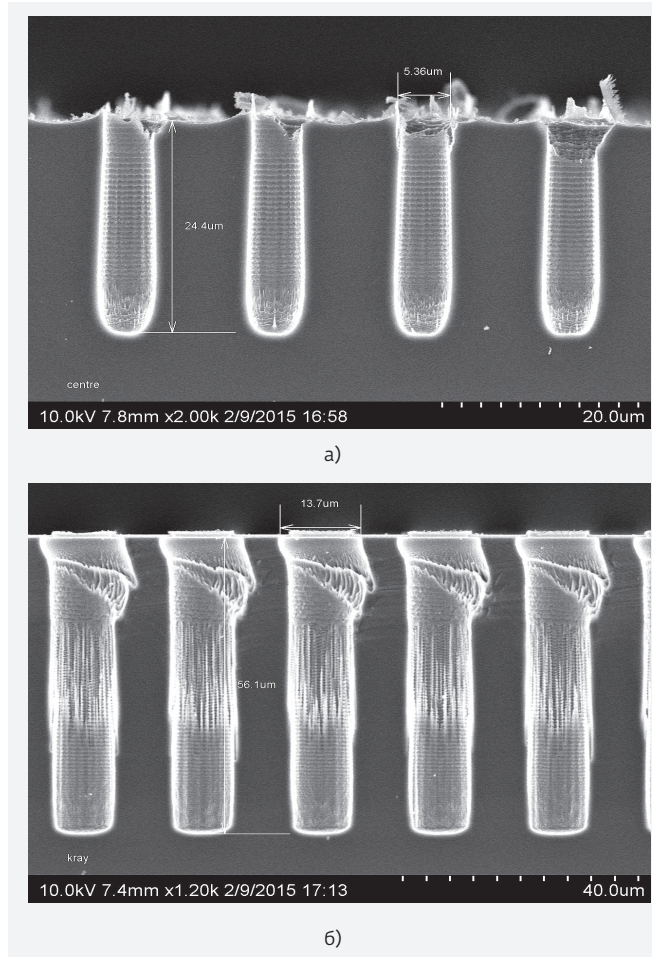


Рис.3. Профили вытравленных отверстий на пластине диаметром 100 мм в первичном эксперименте, полученные на РЭМ

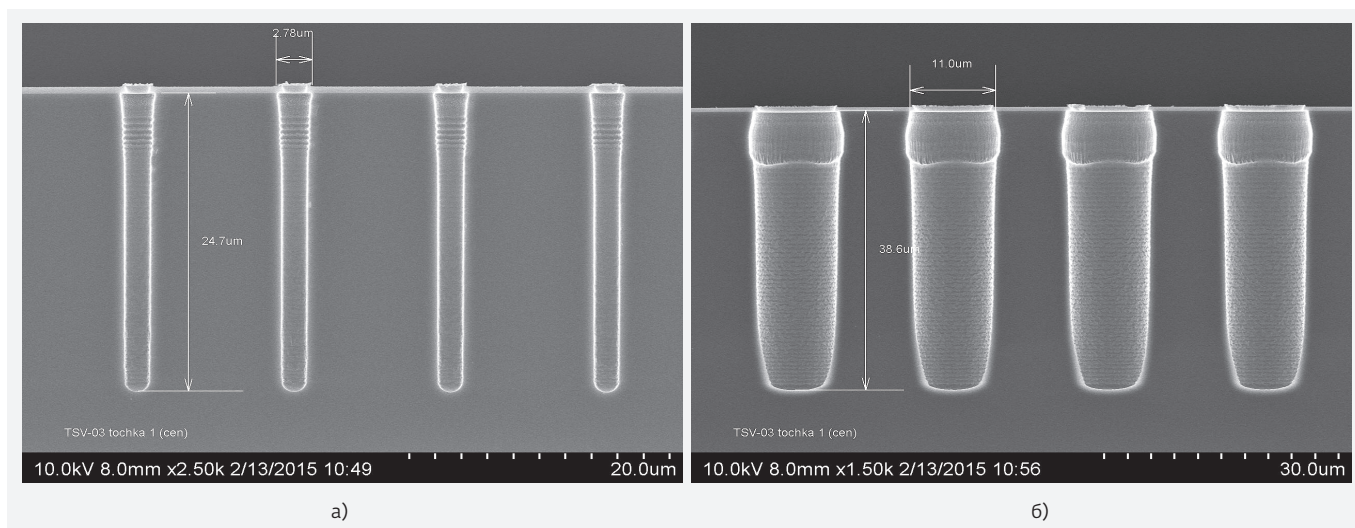


Рис.4. Профили вытравленных отверстий на пластине диаметром 100 мм в повторном эксперименте, полученные на РЭМ

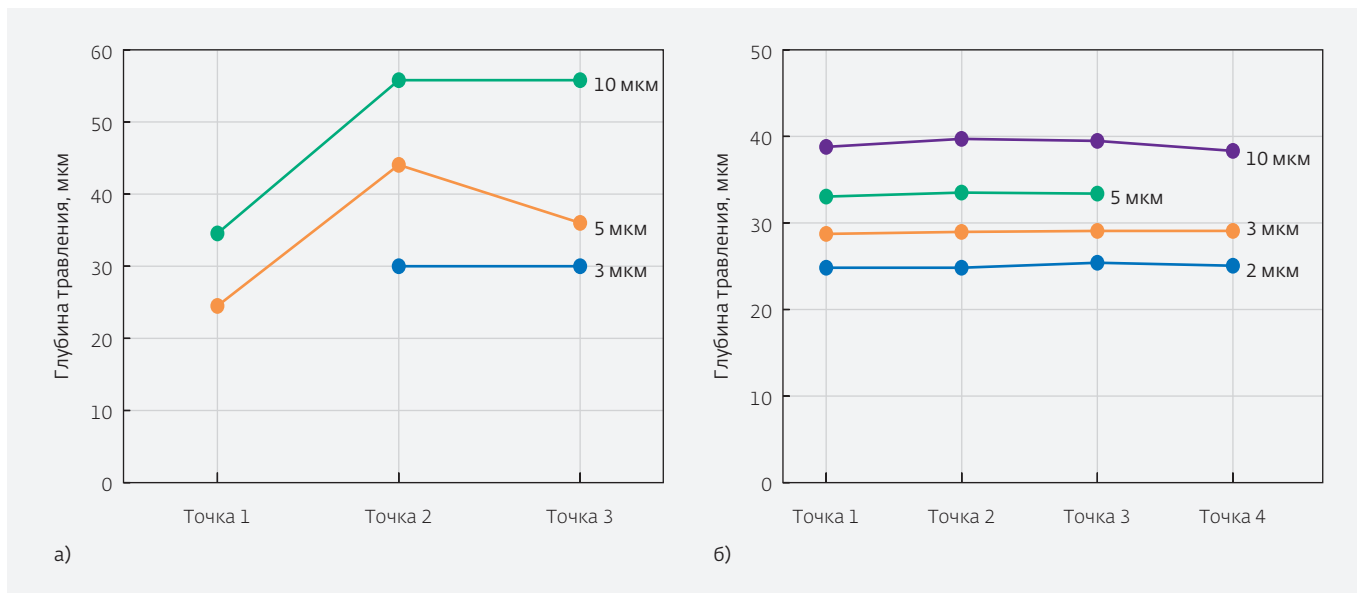


Рис.5. Глубина вытравленных отверстий на пластинах диаметром 100 мм

Результаты процесса приведены на рис.3.

Первичные эксперименты продемонстрировали неудовлетворительные результаты по однородности травления по площади пластины. Анализ показал, что основной причиной неоднородности травления по глубине является большая температурная неоднородность. Для улучшения условий термостабилизации операции глубокого травления кремния было предложено наносить на поверхность столика-подложкодержателя тонкий слой инертной жидкости, отличающейся низким давлением насыщенного пара и высокой теплопроводностью.

Повторные эксперименты продемонстрировали значительные улучшения однородности по глубине вытравленных отверстий по площади пластины (рис.4):

- улучшена равномерность при отсутствии прижима пластины и гелиевого охлаждения;
- наличие значительной селективности к фоторезисту и оксиду кремния по всей площади пластины.

Сравнение показателей неоднородности травления по пластине при первичном и повторном экспериментах представлены на рис.5.

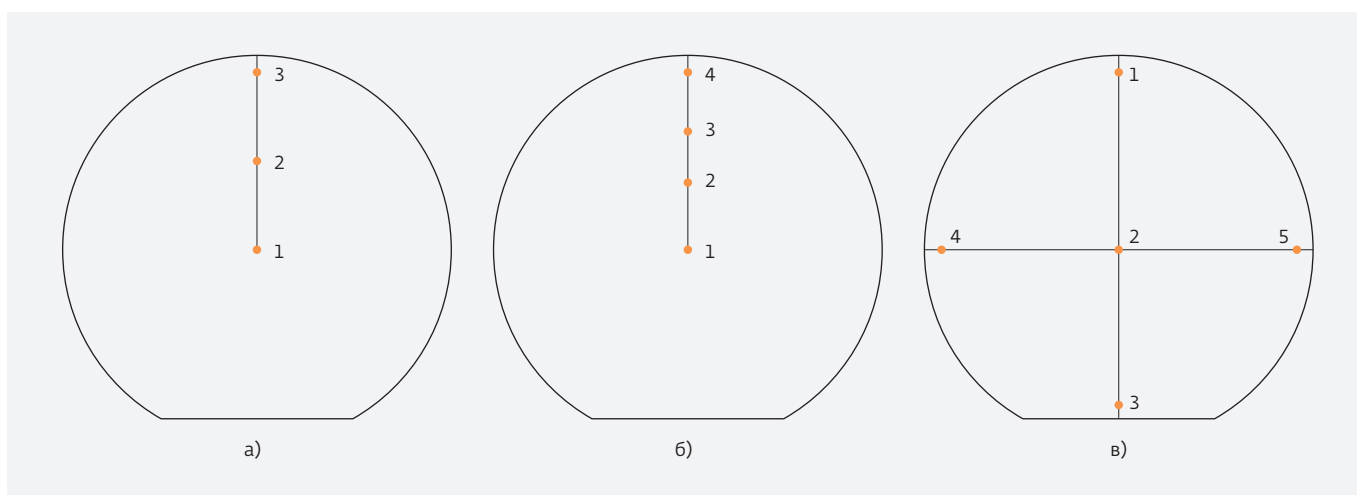


Рис.6. Расположение точек оценки профиля вытравленных отверстий: а) первичный эксперимент; б) повторный эксперимент; в) последующие эксперименты

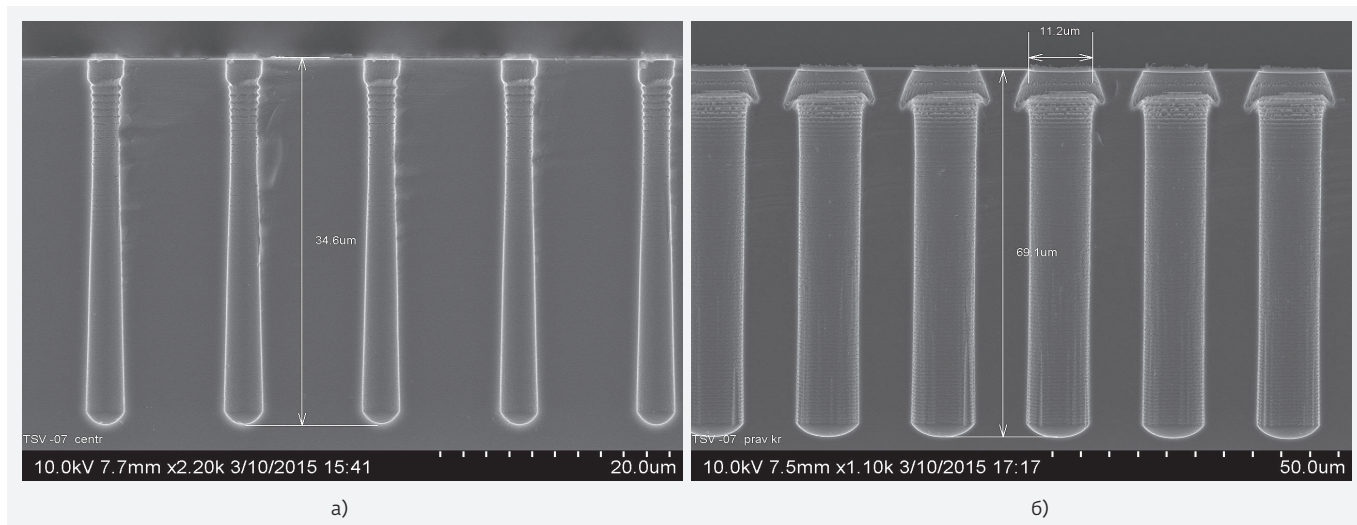


Рис.7. Профили вытравленных отверстий на глубину ≈ 70 мкм для пластины диаметром 100 мм, полученные на РЭМ

Сопоставление точек на графиках с точками на пластинах представлено на рис.6а и 6б. В дальнейшем измерения на пластине проводились по пяти точкам, как показано на рис.6в.

Последующие эксперименты были нацелены на увеличение глубины травления отверстий. На рис.7 представлены результаты травления пластины на глубину около 70 мкм для отверстий диаметром 10 мкм.

Кроме работ по разработке процесса глубокого травления кремния для 3D-сборки были проведены экспе-

рименты по разработке процесса травления канавок с гладкими стенками для щелевой изоляции. Были получены образцы с приемлемыми параметрами как по глубине травления, так и по гладкости стенок (см. рис.8).

Для данного процесса также были рассчитаны показатели неоднородности травления (см. рис.9).

Расчеты по результатам экспериментов показывают хороший уровень однородности травления (неоднородность не превышает 3%).

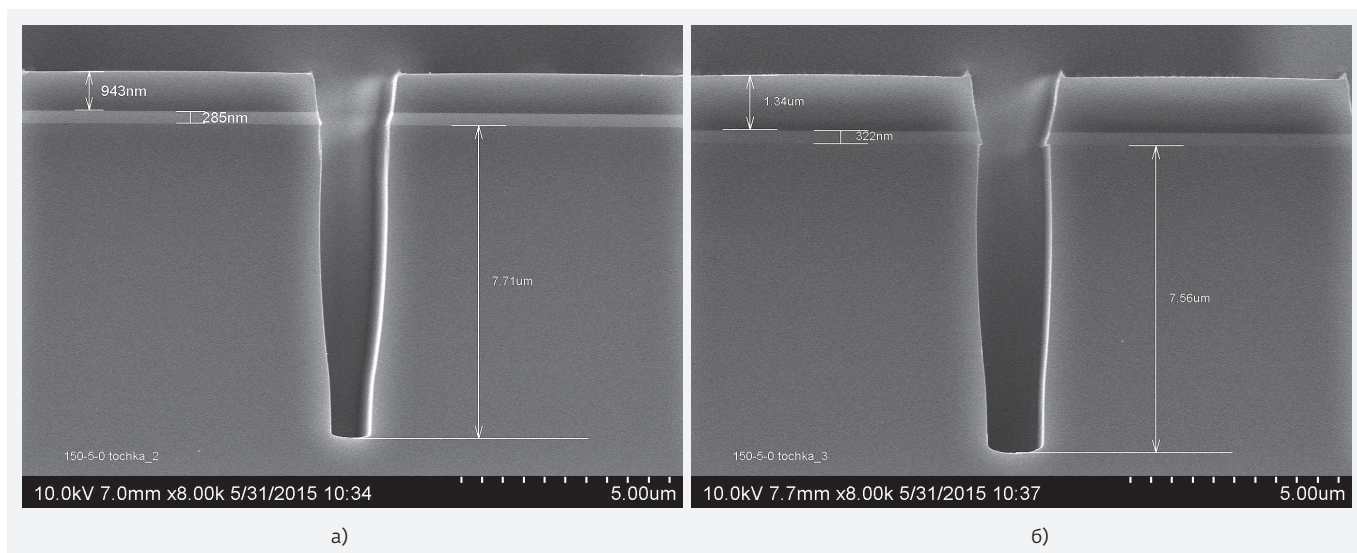


Рис.8. Профили вытравленных канавок с гладкими стенками для щелевой изоляции на пластине диаметром 150 мм, полученные на РЭМ

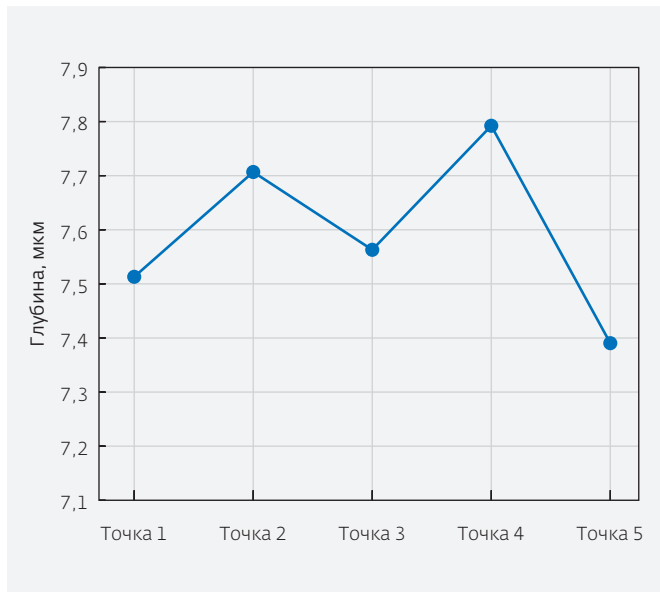


Рис. 9. Глубина вытравленных канавок с гладкими стенками для щелевой изоляции на пластине диаметром 150 мм

ВЫВОДЫ

Разработан реактор для формирования углублений в кремнии, позволяющий реализовывать процесс глубокого травления по типу Bosch-процесса и процесс формирования щелей с гладкими боковыми стенками.

Одним из основных параметров глубокого травления кремния является неоднородность травления по пластине. На основании анализа результатов исследовательских экспериментов был разработан метод термической стабилизации температуры подложки при травлении, позволяющий получить значения неоднородности процесса травления в пределах 2–3%.

Были получены глубокие отверстия с большим аспектным отношением для применения при изготовлении трехмерныхборок со сквозными проводниками, а также канавки с гладкими стенками для применения при формировании щелевой изоляции.

ЛИТЕРАТУРА

1. **Амиров И.И., Морозов О.В., Кальнов В.А., Лукичев В.Ф., Орликовский А.А.** Ключевые процессы технологии микросистемной техники: плазмохимические процессы глубокого анизотропного травления кремния // Нанотехнологии и наноматериалы. 2012. № 4 (66), июль-август. С. 8–13.
2. **Амиров И.И., Изюмов М.О., Морозов О.В.** Анизотропное травление глубоких канавок в кремнии во фторсодержащей плазме // Сб. тр. IV Международного симпозиума по теоретической и прикладной плазмохимии. – Иваново, 2005. Т. 2. С. 653–656.
3. Oxford Plasma Technology, "Deep Si Etching at room temperature: the "Bosch" process". URL: http://www.oxfordplasma.de/process/sibo_1.htm.
4. Oxford Plasma Technology, "High Rate Bosch Process by ICP Accelerator". URL: http://www.oxfordplasma.de/process/sibo_acc.htm.
5. Samsung begins to produce 64GB DDR4 modules based on TSV chips. URL: <http://www.kitguru.net/components/memory/anton-shilov/samsung-begins-to-produce-64gb-ddr4-memory-modules-based-on-tsv-chips>.
6. Micron's 320GB/sec Hybrid Memory Cube comes to market in 2013, threatens to finally kill DDR SDRAM. URL: <http://www.extremetech.com/computing/152465-microns-320gbsec-hybrid-memory-cube-comes-to-market-in-2013-threatens-to-finally-kill-ddr-sdram>.

МЕТОД ВЕРИФИКАЦИИ RTL-ОПИСАНИЙ ЦИФРОВЫХ СХЕМ, ТАКТИРУЕМЫХ НЕСКОЛЬКИМИ СИНХРОСИГНАЛАМИ

► Л.Г.Нидеккер¹, М.Н.Алексеев², В.И.Эннс¹, В.В.Зайцев¹

¹АО "НИИМЭ", ²CDS Inc.

В данной статье рассматривается метод верификации RTL-описаний цифровых схем, имеющих несколько сигналов синхронизации. Метод основан на учете паразитных эффектов при генерации тактовых сигналов на этапе функциональной верификации. К таким эффектам относятся: случайное отклонение фронтов тактовых сигналов от их идеальных положений и случайное время начала генерации синхросигналов. В статье приводится пример моделирования таких сигналов на языке Verilog, а также рассмотрено применение данного метода в составе функциональной верификации цифровой схемы, тактируемой двумя синхросигналами.

METHOD OF VERIFICATION OF RTL DESCRIPTION OF DIGITAL CIRCUITS CLOCKED BY MULTIPLE CLOCKS

L.G.Nidekker¹, M.N.Alekseev², V.I.Enns¹, V.V.Zaytsev¹

¹MERI JSC, ²CDS, Inc.

In this article method of verification of RTL description of digital circuits clocked by multiple clocks is considered. The main idea is add parasitic effects to clocks during functional verification. These effects are random deviation of clock edges from ideal position and random time of start clock generation. In this paper an ex-ample of clock generation with parasitic effects used Verilog HDL is provided. Al-also considered the functional verification of digital circuit clocked by two clocks.

ВВЕДЕНИЕ

Стандартный маршрут проектирования цифровых микросхем подразумевает наличие этапа функционального проектирования, который состоит в разработке поведенческого описания схемы на уровне регистровых передач (RTL). Как правило, для этого используют один из языков описания аппаратуры (Verilog, SystemVerilog, VHDL). Канонический подход к разработке любой цифровой схемы требует наличия тактового сигнала, к которому привязаны все события, такие как время записи в регистры и память. Обмены данными между различными частями схемы так же ведутся в привязке к синхросигналу. Стоит отметить, что в последнее время все более распространены случаи тактирования цифровых схем несколькими синхросигналами с различными частотами. В общем случае

эти тактовые сигналы являются асинхронными, так как генерируются различными источниками на плате или внутри микросхемы.

Наравне с функциональным проектированием цифровых схем стоит задача верификации получаемого RTL-описания. Стандартная процедура подразумевает написание поведенческого теста, с помощью которого проверяется функциональная составляющая работы схемы. Данный подход к верификации не является полным, так как в общем случае требует включения в процесс моделирования паразитных эффектов, возникающих при работе тестируемой микросхемы на печатной плате, в составе конечного устройства. Одним из наиболее значимых паразитных эффектов является случайное изменение тактового сигнала, поступающего на микросхему с внешнего

```

1  module clk_gen (clk);
2      output clk;
3      reg clk=0;
4
5  initial forever begin
6
7      #5 clk = ~clk;
8
9  end
10 endmodule

```



Рис.1. Verilog-описание генератора идеального тактового сигнала

Рис.2. Временная диаграмма идеального тактового сигнала

источника (clock jitter) [1]. К причинам данного явления можно отнести нестабильность генератора тактового сигнала, а также произвольное изменение параметров линий передач на плате в процессе работы устройства. Другим эффектом является несинфазность источников синхросигналов на плате (или внутри микросхемы), а также неодновременное начало генерации тактовых сигналов, вызванное невозможностью синхронного старта таких генераторов.

При разработке RTL-описания схемы, имеющей один синхродомен [2] (т.е. тактируемой одним внешним сигналом), учет всех перечисленных паразитных эффектов не является обязательным. Совсем по-другому обстоит дело, если цифровая схема имеет несколько доменов синхронизации и реализована передача данных между ними. В этом случае непредсказуемое изменение тактового сигнала может привести к некорректной передаче информации от одного синхродомена к другому и, как следствие, функциональному отказу микросхемы [3]. Для предотвращения описанных проблем используют специальные протоколы

обмена, такие как FIFO (работающий на обеих частотах), hand-shake. Для устранения метастабильности [4] при переходе с одной частоты на другую используют синхронизаторы, которые представляют собой пару (или более) последовательно подключенных триггеров на приемной стороне.

Предлагаемая методика верификации позволяет проверить надежность реализованных в схеме протоколов обмена данными между различными доменами синхронизации. Основная идея заключается в моделировании (для каждого синхросигнала) случайного времени старта и случайных отклонений тактовых сигналов относительно их идеальных положений на этапе функциональной верификации RTL-описания схемы. Этот метод позволяет обнаружить проблемы пересинхронизации, описанные в [3].

МОДЕЛИРОВАНИЕ ТАКОВОГО СИГНАЛА С УЧЕТОМ ПАРАЗИТНЫХ ЭФФЕКТОВ

Для начала рассмотрим идеальный тактовый сигнал. По определению, под синхросигналом

```

1  module clk_gen (clk);
2      output clk;
3      reg clk=0;
4      real rand=0;
5
6  initial forever begin
7
8      rand = {$random} % 1100;
9      #(5 + rand/1000) clk = ~clk;
10
11 end
12 endmodule

```

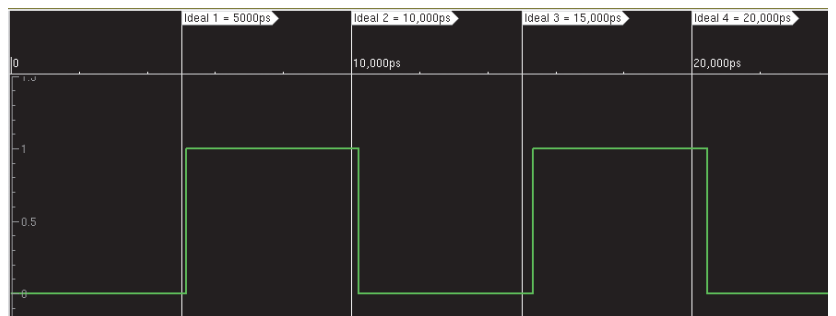


Рис.3. Verilog-описание генератора тактового сигнала с произвольным отклонением его фронтов от идеального случая

Рис.4. Временная диаграмма тактового сигнала с произвольным отклонением его фронтов от идеального случая

понимают сигнал, имеющий форму меандра и изменяющийся между высоким и низким логическими уровнями. Для того чтобы его смоделировать, опишем генератор соответствующего синхросигнала на одном из языков описания аппаратуры, например, на Verilog HDL (рис.1). Тактовый сигнал, образующийся в результате работы описанного генератора, представлен на рис.2.

Так как отличия сигнала синхронизации от идеального случая возникают за счет нестабильности генератора тактового сигнала и изменений параметров линий передач на печатной плате, они имеют вероятностный характер. Это означает, что в каждом такте синхросигнала изменения различны и непредсказуемы. Однако стоит отметить, что максимально возможное отклонение сигнала имеет вполне определенное значение.

Для того чтобы смоделировать описанную ситуацию, необходимо задать положения фронтов тактового сигнала с определенным отклонением, которое произвольно изменяется при переходе от одного фронта к другому (рис.3). Например, положение фронтов тактового сигнала может варьироваться в пределах ± 1100 пс. Временная диаграмма такого синхросигнала приведена на рис.4.

Чтобы смоделировать асинхронность тактового сигнала по отношению к другим сигналам, подающимся на входные порты микросхемы (в том числе и остальным синхросигналам), необходимо задать случайный момент времени начала генерации тактового сигнала. Очевидно, что разброс данного момента времени не менее периода тактового сигнала.

В результате имеем поведенческое описание генератора синхросигнала на языке Verilog HDL, которое учитывает эффекты,

```

1  module clk_gen (clk);
2      output clk;
3      reg clk=0;
4      real rand=0; //random clock jitter
5      real start=0; //random start delay
6      real i=0;
7
8  initial forever begin
9      if (i == 0)
10         begin //start delay generation
11             start = {$random} % 13000;
12             #(start/1000);
13             assign i = i + 1;
14         end
15     else //clock generation
16         begin
17             rand = {$random} % 1100;
18             #(5 + rand/1000) clk = ~clk;
19         end
20     end
21 endmodule

```

Рис.5. Verilog-описание генератора тактового сигнала с произвольным отклонением фронтов и случайным моментом времени начала работы

присутствующие при генерации и распространении тактового сигнала на уровне печатной платы (рис.5).

Стоит отметить, что со временем, при переходе от одного такта к другому, независимые отклонения накапливаются, что в итоге приводит к тому, что в определенный момент времени смещение фронта тактового сигнала относительно идеального случая может равняться нескольким периодам

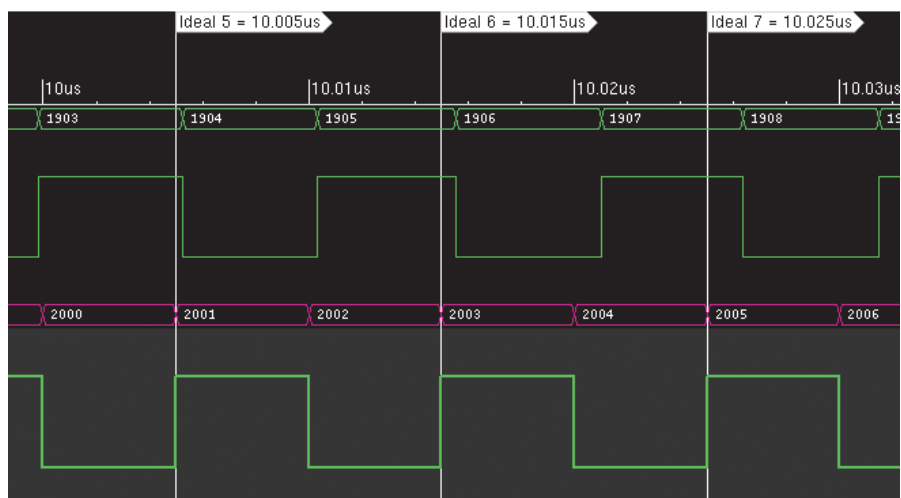


Рис.6. Сравнение идеального (нижний) и реального (верхний) тактовых сигналов по прошествии 10 мкс (над временными диаграммами указаны номера полупериодов синхросигналов)

синхросигнала (рис.6). Например, по прошествии 10 мкс работы генератора тактового сигнала смещение полученного сигнала относительно идеального приблизительно 511 нс, что составляет примерно 48 периодов тактового сигнала.

ПРИМЕР ВЕРИФИКАЦИИ ЦИФРОВОЙ СХЕМЫ С ИСПОЛЬЗОВАНИЕМ ОПИСАННОГО МЕТОДА

В качестве примера использования описанного метода рассмотрим функциональную верификацию цифровой схемы, представленной на рис.7. В состав схемы входит восьмиразрядный счетчик, тактируемый сигналом Clock1, и группа регистров, передающих информацию со счетчика на выход схемы по положительному фронту сигнала Clock2. Пусть в данном случае тактовые сигналы Clock1 и Clock2 имеют одинаковые частоты, но генерируются различными внешними источниками. Также в приведенной схеме передача данных со счетчика на регистры происходит напрямую, то есть без использования каких-либо протоколов обмена.

Для начала рассмотрим случай, когда тактовые сигналы Clock1 и Clock2 имеют идеальную форму и начинают генерироваться одновременно. Если

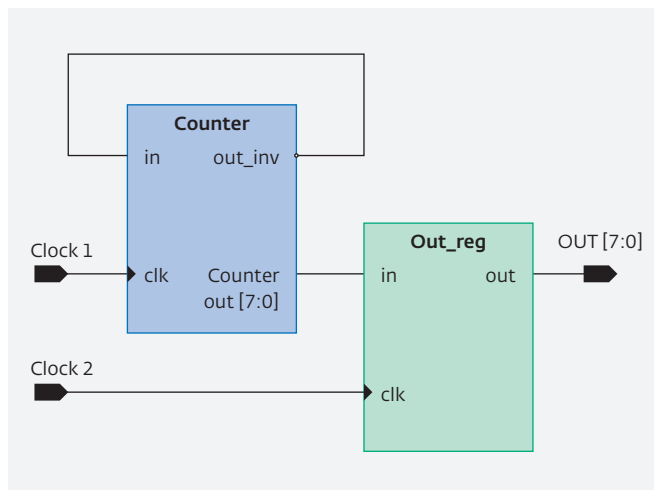


Рис.7. Пример цифровой схемы, тактируемой двумя синхросигналами

частоты синхросигналов меньше или равны максимально допустимой рабочей частоте схемы, то она функционирует корректно на протяжении всего времени тестирования. Это означает, что данные со счетчика передаются на выход схемы в неизменном виде с задержкой в один такт синхросигнала (рис.8).

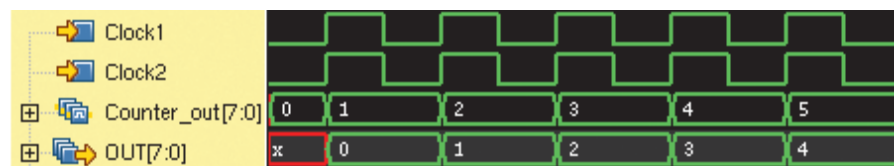


Рис.8. Временные диаграммы работы схемы при идеальных тактовых сигналах

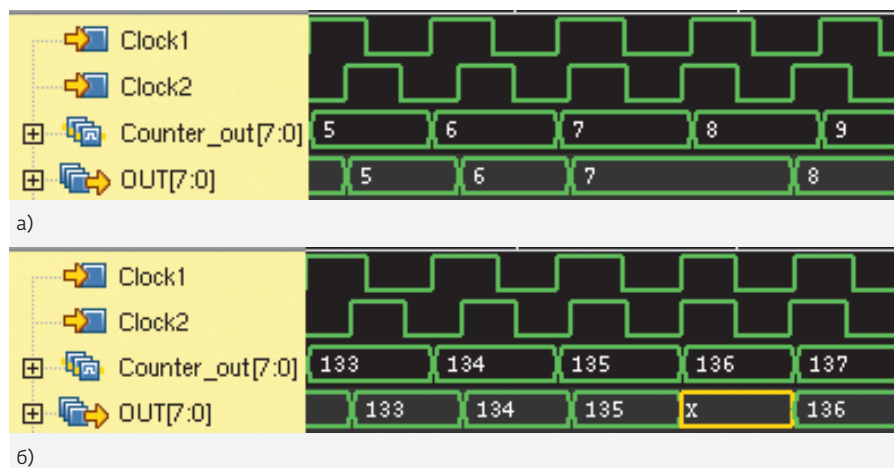


Рис.9. Временные диаграммы работы схемы с учетом паразитных эффектов для тактового сигнала Clock1

Далее, введем учет паразитных эффектов при генерации сигнала Clock1. В результате получаем следующие нарушения в работе рассматриваемой схемы. Во-первых, из-за накапливаемого сдвига одного тактового сигнала относительно другого несколько изменяется передача данных от счетчика к выходным регистрам, а именно: в некоторые моменты времени информация передается на такт позже, чем необходимо (рис.9а). Во-вторых, реализуется ситуация нарушения времени предустановки (setup violations), что приводит к метастабильному состоянию на выходе схемы (рис.9б).

Если же учесть паразитные эффекты и при генерации синхросигнала Clock2, то к уже перечисленным проблемам работы схемы добавляется потеря данных при их передаче от одной

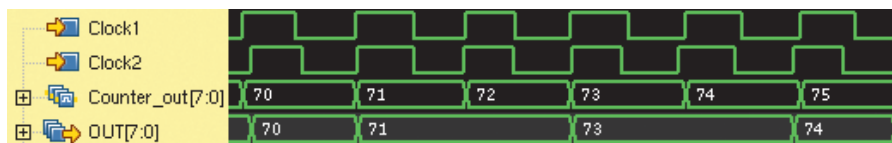


Рис.10. Временные диаграммы работы схемы с учетом паразитных эффектов для обоих тактовых сигналов

части схемы, тактируемой сигналом Clock1, к другой – тактируемой сигналом Clock2 (рис.10).

ЗАКЛЮЧЕНИЕ

Применение описанного метода в составе функциональной верификации RTL-описания цифровых схем с несколькими синхродоменами позволяет еще на этапе разработки поведенческой модели детектировать возможные проблемы с передачей данных между асинхронными доменами, что в итоге приводит к экономии как временных, так и денежных ресурсов, затрачиваемых на изготовление конечного изделия.

С использованием предлагаемого метода предоставляется возможность моделировать любые неидеальные сигналы, а также эмулировать случайные шумовые воздействия (помехи) на сигналы в плате, или межплатные взаимодействия. Также

возможно применение этого метода для моделирования возможных воздействий на схему, вызванных радиацией, в том числе космической.

ЛИТЕРАТУРА

1. **Красников Г.Я., Мещанов В.Д., Шелепин Н.А.** Семейство КНИ микросхем ПЗУ информационной емкостью 4–64 Мбит для аэрокосмических применений // *Электронная техника*. 2015. №2 (158). С. 4–10. (Серия 3: Микроэлектроника).
2. *The Smart Timing Choice, 2 SiT-AN10007 Rev 1.2, Clock Jitter Definitions and Measurement Methods*, January 2014.
3. **Каршенбойм И.Г.** Асинхронные частоты, пересечение клоковых доменов и синхронизация // *Компоненты и технологии*. 2009. № 2. С. 116–121.
4. **Кожин А.С.** Проблемы передачи данных между асинхронными доменами вычислительного устройства // *Вопросы радиоэлектроники*. 2011. Вып. 3. (Сер. ЭВТ).
5. **Строганов А.** Неизвестное об известном, или Что такое метастабильность триггера // *Компоненты и технологии*. 2008. № 10. С. 141–144.

МОДЕЛИРОВАНИЕ ВЛИЯНИЯ ТЗЧ НА РАБОТУ СВЧ СФБ, ИЗГОТОВЛЕННЫХ ПО КМОП КНИ-ТЕХНОЛОГИИ

► Д.А.Атамась, Д.А.Копцев, А.В.Селецкий, К.А.Панышев, Н.А.Шелепин
АО "НИИМЭ"

В статье рассматривается влияние тяжелых заряженных частиц на работу устройств, изготовленных по КМОП КНИ-технологии и технологии объемного кремния. Представлены результаты моделирования попадания тяжелой заряженной частицы в транзисторы, выполненные по данным технологиям.

MODELING HEAVY ION INFLUENCE ON SHF CFB OPERATION MADE IN CMOS SOI TECHNOLOGY

D.A.Atamas, D.A.Koptsev, A.V.Seletskiy, K.A.Panyshev, N.A.Shelepin
MERI JSC

This paper presents heavy ion influence on devices working in CMOS SOI technology and bulk silicon technology. Results of modeling of heavy ion struck transistor made in these technologies are presented.

ВВЕДЕНИЕ

Эксплуатация полупроводниковых приборов в условиях интенсивного радиационного воздействия делает актуальной задачу повышения радиационной стойкости интегральных микросхем – базовых компонентов современной радиоэлектронной аппаратуры. Дефекты, возникающие в полупроводниковых структурах при облучении, могут приводить как к постепенной деградации электрических характеристик приборов в ходе влияния поглощенной дозы (и, в конечном итоге, к их выходу из строя), так и к перманентному отказу вследствие воздействия одиночных ядерных частиц. Важным направлением создания радиационно-стойкой элементной базы является не только поиск технологических, схемотехнических или иных методов решения данной проблемы, но и возможность прогнозирования поведения полупроводниковых приборов после воздействия ионизирующих излучений.

Данная работа посвящена моделированию влияния тяжелых заряженных частиц (ТЗЧ) на работу СВЧ СФБ, сделанных по КМОП КНИ-технологии. Технология кремний-на-изоляторе имеет ряд преимуществ перед коммерческой объемной КМОП-технологией ввиду чего более подходит для производства сложно-функциональных блоков.

1. ВОЗДЕЙСТВИЕ ТЗЧ НА P-N-ПЕРЕХОД

Если ТЗЧ проходит через p-n-переход, который является одним из основных элементов структуры ИМС и находится при обратном смещении, то через него протекает импульсный ток, обусловленный сбором сгенерированных носителей в области пространственного заряда перехода (мгновенная составляющая, определяемая временем прохождения носителей через ОПЗ) и с расстояния диффузионной длины (запаздывающая составляющая), если протяженность хотя бы одной области, прилегающей к p-n-переходу (например, подложки), превышает диффузионную длину носителей заряда в ней. Этот процесс аналогичен возникновению избыточных радиационных токов при импульсном воздействии ионизирующих излучений, но в отличие от случая равномерной генерации пар по всему объему интегральной схемы при гамма-излучении ядерного взрыва в случае воздействия ТЗЧ генерация электронно-дырочных пар происходит в локализованном объеме, называемом треком частицы. На рис.1 изображен эффект образования зарядовой воронки.

Электрическое поле, первоначально локализованное в переходе, при прохождении заряженной частицы перераспределяется в подложку из-за

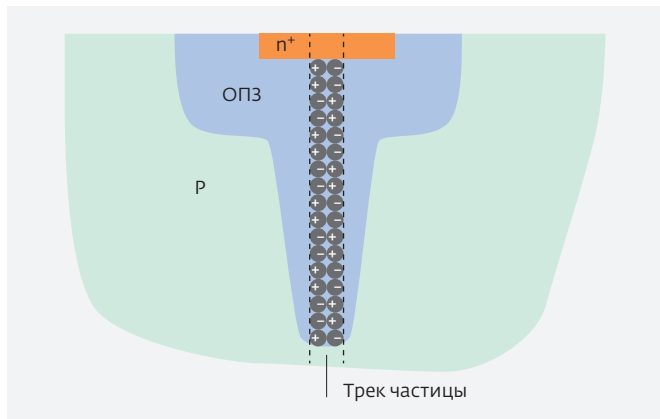


Рис.1. Эффект "провисания" объемного заряда n^+ - p -перехода при пролете тяжелой заряженной частицы [1]

высокой концентрации носителей заряда в треке. После установления термодинамического равновесия неравновесные носители заряда начинают растекаться радиально от оси трека (в основном из-за амбиполярной диффузии) и в осевом направлении в результате дрейфа в электрическом поле. Таким образом, неосновные носители (в данном случае электроны) дрейфуют по треку в сторону n^+ -области, а основные носители (дырки) перемещаются перпендикулярно оси трека за счет диффузии [1, 2]. При этом, чтобы сохранялась электронейтральность в треке, электроны тоже должны перемещаться к внешней боковой поверхности цилиндра, как бы сопровождая дырки, ибо пространственное разделение электронов и дырок приведет к возникновению полей, препятствующих такому разделению. Уход электронов из какой-либо части цилиндра должен сопровождаться соответствующим уходом из этой области дырок. Сначала это

происходит в нижней части воронки, затем этот процесс перемещается в верхнюю часть и, наконец, воронка исчезает, то есть происходит восстановление области пространственного заряда (ОПЗ) перехода. Так как время существования воронки определяется временем дрейфа неосновных носителей заряда, то сбор носителей из нее приводит к достаточно короткому (10^{-8} - 10^{-10} с) импульсу тока, существенно превышающему по величине ток, обусловленный сбором носителей заряда только из ОПЗ перехода [1-8].

II. ДОСТОИНСТВА И НЕДОСТАТКИ КНИ-ТЕХНОЛОГИИ

Как было сказано выше, при прохождении ТЗЧ через активную область МОП-транзистора в стоке транзистора будет протекать импульсный ток, обусловленный сбором заряда, сгенерированного частицей. На рис.2-3 схематически изображен процесс генерации электронно-дырочных пар в транзисторах, изготовленных по объемной и КНИ-технологии.

Из рис.2-3 видно, что объем рабочей области транзисторов, изготовленных по технологии КНИ, значительно меньше объема рабочей области транзисторов, изготовленных по технологии объемного кремния. Как следствие, количество сгенерированных электронно-дырочных пар в активной области транзистора КНИ так же будет существенно меньше. Из этого следует, что импульсный ток, протекающий через обратносмещенный p - n -переход, для транзистора, изготовленного по КНИ-технологии, меньше, чем для технологии объемного кремния. Исходя из вышесказанного, КНИ-технология более стойкая к эффектам, вызываемым сбором заряда, сгенерированного ТЗЧ.

Еще одним существенным достоинством КНИ-технологии является полная диэлектрическая

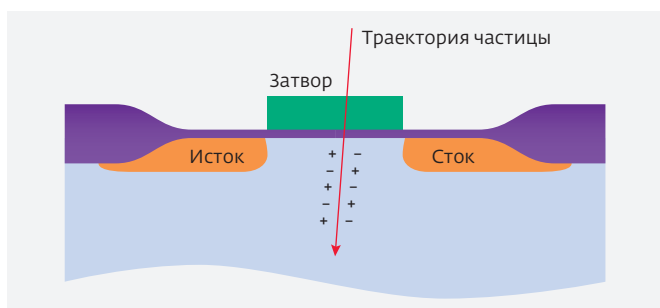


Рис.2. Образование электронно-дырочных пар в поле транзисторе, изготовленном по технологии объемного кремния [9]

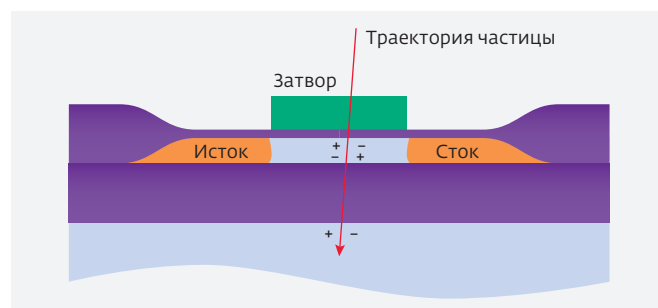


Рис.3. Образование электронно-дырочных пар в поле транзисторе, изготовленном по технологии "кремний на изоляторе" [9]

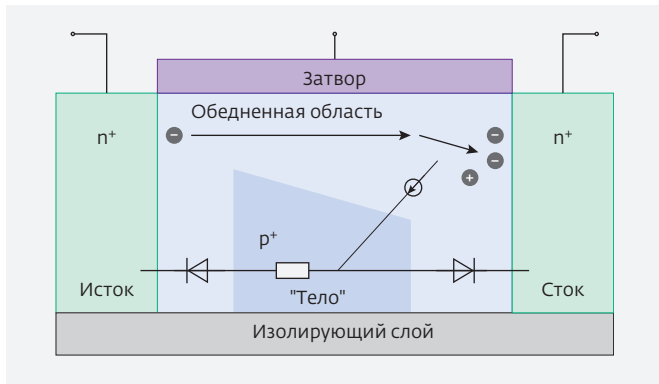


Рис.4. Механизм образования эффекта "плавающего" тела [10]

изоляция N- и P-карманов, ввиду чего отсутствуют паразитные четырехслойные пррр структур, а значит, возможность тиристорного защелкивания, свойственная объемной КМОП-технологии, в КНИ отсутствует [11].

Однако стоит заметить, что у КНИ-технологии есть существенный недостаток, возникающий из-за полной диэлектрической изоляции карманов транзисторов – это эффект "плавающего" тела.

Эффект "плавающего" тела (иначе называемый "кинк"-эффектом, kink-effect) заключается в увеличении тока стока при нахождении транзистора в области насыщения. Он является основным паразитным эффектом в частично-обедненном КНИ МОП-транзисторе. Причиной возникновения кинк-эффекта является высокая напряженность электрического поля в канале транзистора. Эквивалентная схема образования эффекта "плавающего" тела

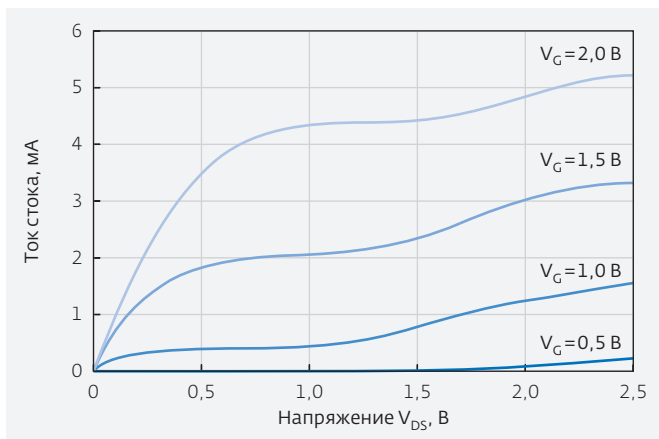


Рис.5. Семейство выходных вольт-амперных характеристик n-канального КНИ МОП-транзистора [10]

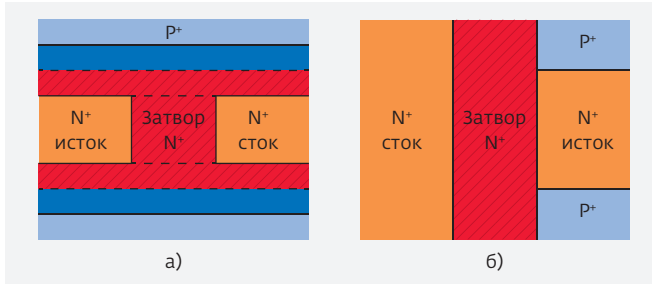


Рис.6. Классические реализации радиационно-стойких N-канальных КНИ МОП-транзисторов с контактом к карману: а) транзистор Н-типа; б) транзистор А-типа

для p-канального КНИ МОП-транзистора показана на рис.4.

При высокой напряженности электрического поля в канале транзистора электроны,двигающиеся из области истока, приобретают высокую энергию, создавая на своем пути большое количество электронно-дырочных пар из-за ударной ионизации. Поскольку электроны обладают большей подвижностью, они под действием электрического поля канала перемещаются в область стока. Дырки, обладающие меньшей подвижностью, не могут переместиться в область истока, и поэтому под действием электрического поля аккумулируются в нижней части тела транзистора, недалеко от истока.

Так как дырки обладают положительным зарядом, то их накопление приводит к увеличению потенциала тела транзистора. Увеличение потенциала, в свою очередь, ведет к открытию биполярного транзистора с "плавающей" базой: исток-"плавающее" тело-сток. Открытие такого транзистора ведет к увеличению тока, протекающего через транзистор, так как помимо основного канала транзистора параллельно с ним открывается биполярный транзистор с "плавающей" базой. На рис.5 представлен вид выходных ВАХ p-канального КНИ МОП-транзистора с учетом кинк-эффекта.

Как показано на рис.5, при увеличении напряжения между стоком и истоком ток на стоке нелинейно возрастает. Это и есть проявление эффекта "плавающего" тела. При низком напряжении на затворе напряженность электрического поля в канале меньше и, как следствие, меньше скорость ударной ионизации и количество сгенерированных электронно-дырочных пар, поэтому, кинк-эффект проявляется в меньшей степени.

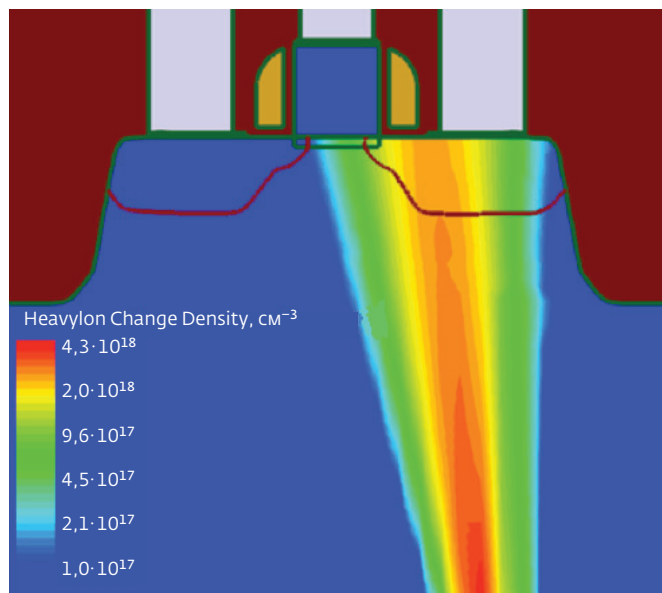


Рис.7. Генерация заряда в n-МОП-транзисторе, вызванная падением ТЗЧ

Для минимизации влияния эффекта "плавающего" тела необходимо стабилизировать потенциал тела транзистора. Для этого необходимо сформировать контакт к телу транзистора. В связи с полной изоляцией транзисторов, изготовленных на КНИ-структурах, и с отсутствием возможности формирования контакта со стороны подложки, контакт необходимо осуществлять в рабочей области транзистора, таким образом, увеличивая занимаемую площадь. Поэтому наибольшее распространение в КНИ КМОП-технологии получили транзисторы

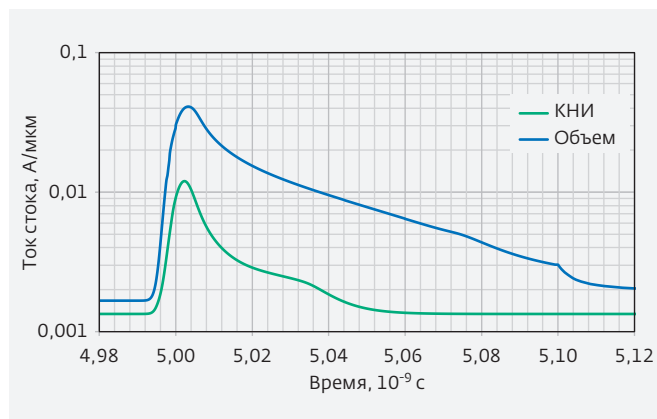


Рис.8. График зависимости суммарного тока стока n-МОП-транзистора от времени в КНИ и объемной технологии

с контактом к карману – КНИ-транзисторы А и Н-типа, изображенные на рис.6 [12, 13].

Подобные топологические реализации КНИ МОПТ не только минимизируют кинк-эффект, но и повышают стойкость к воздействию накопленной дозы радиации [14].

Исходя из приведенных достоинств и недостатков для обеспечения стойкости к воздействию ТЗЧ целесообразно использовать КНИ-технологии изготовления транзисторов.

III. МОДЕЛИРОВАНИЕ ВОЗДЕЙСТВИЯ ТЗЧ НА N-КАНАЛЬНЫЙ МОП-ТРАНЗИСТОР

Моделирование процесса генерации электронно-дырочных пар и сбора носителей возможно с помощью средств приборно-технологического моделирования входящих в программный пакет TCAD Sentaurus. С помощью встроенного модуля "HeavyIon" программы Sentaurus Device (входящей в пакет TCAD Sentaurus) происходит моделирование генерации электронно-дырочных пар вдоль трека прохождения ТЗЧ. Sentaurus Device содержит необходимые инструменты, которые решают уравнения Пуассона и уравнения непрерывности для электронов и дырок для моделирования импульса тока, протекающего через обратносмещенный p-n-переход [16].

На рис.7 изображены результаты приборного моделирования генерации заряда, вызванной падением ТЗЧ, в n-МОП-транзисторе.

В работе было проведено исследование влияния места попадания на величину создаваемого импульса тока. С помощью приборного моделирования было установлено, что "худшим" является случай попадания ТЗЧ в сток n-МОПТ вблизи края затвора (60 нм от края затвора для объемного кремния и 20 нм для КНИ), так как в данном случае возникает наибольший импульсный ток (по пиковому и общему значению), протекающий в цепи стока.

На рис.8 изображены результаты приборного моделирования "худшего" случая воздействия ТЗЧ на n-МОП-транзисторы, выполненные по объемной и КМОП-технологии.

Стоит заметить, что приборно-технологическое моделирование без точной настройки дает приблизительный результат, ввиду чего характеристики ТЗЧ, а именно величина линейной передачи энергии (ЛПЭ), были выбраны более чем с двукратным превышением ЛПЭ, свойственной ядру Хе (ксенона).

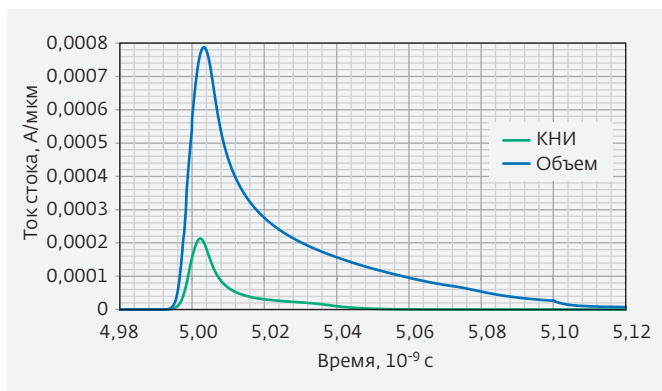


Рис.9. График зависимости тока генерации ТЗЧ от времени в КНИ и объемной технологиях

Спецификой двумерного приборного моделирования в Sentaurus Device является то, что токи в структуре по умолчанию рассчитываются на микрон ширины. Зарядовая воронка от ТЗЧ также "растягивается" на 1 мкм, таким образом принимая вид параллелепипеда, и не имеет реальной цилиндрической формы.

Таким образом, для точного приборного моделирования влияния ТЗЧ необходимо использовать трехмерное моделирование. Альтернативным методом получения результатов, приближенных к реальным является пересчет полученных токов на примерный радиус воронки (около 200 нм). В данной работе использовался приближенный метод.

Для последующего схемотехнического моделирования необходимо также вычесть из полученных результатов ток открытого транзистора.

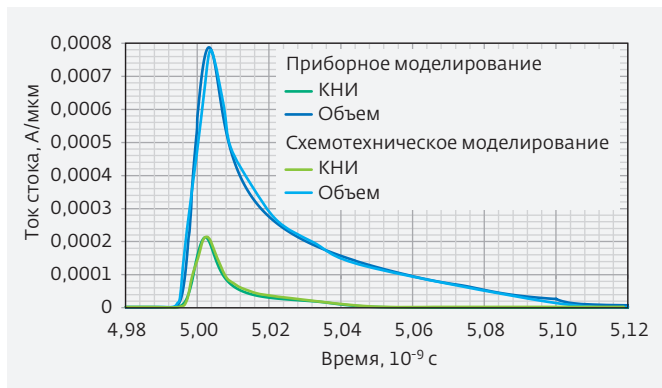


Рис.10. График зависимости тока генерации ТЗЧ от времени в КНИ и объемной технологиях, смоделированных в TCAD Sentaurus и САПР Cadence Design Systems

Результирующий импульс тока, обусловленный воздействием ТЗЧ изображен на рис.9.

Как и было сказано ранее, величина импульса тока в КНИ меньше, чем в объемной технологии.

IV. СХЕМОТЕХНИЧЕСКОЕ МОДЕЛИРОВАНИЕ ВОЗДЕЙСТВИЯ ТЗЧ НА СФБ С ПОМОЩЬЮ СРЕДСТВ САПР CADENCE DESIGN SYSTEMS

Для моделирования воздействия ТЗЧ в среде САПР Cadence Design Systems использовалась

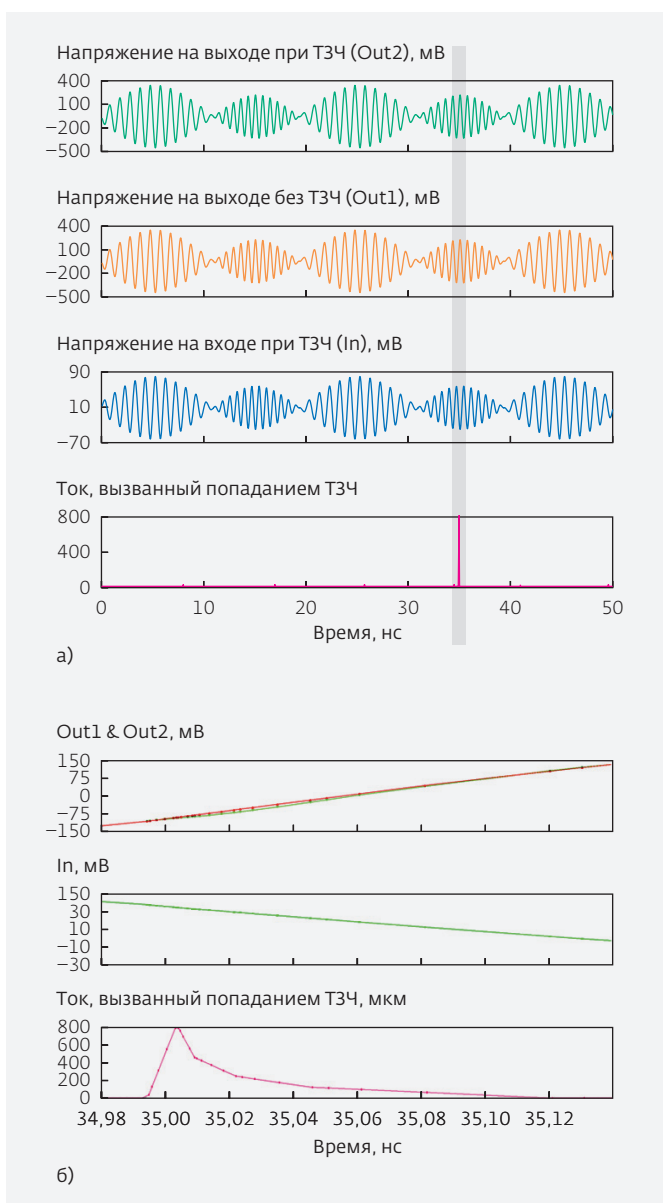


Рис.11. а – результаты моделирования МШУ при попадании ТЗЧ в САПР Cadence Design Systems; б – промежуток времени в момент воздействия ТЗЧ

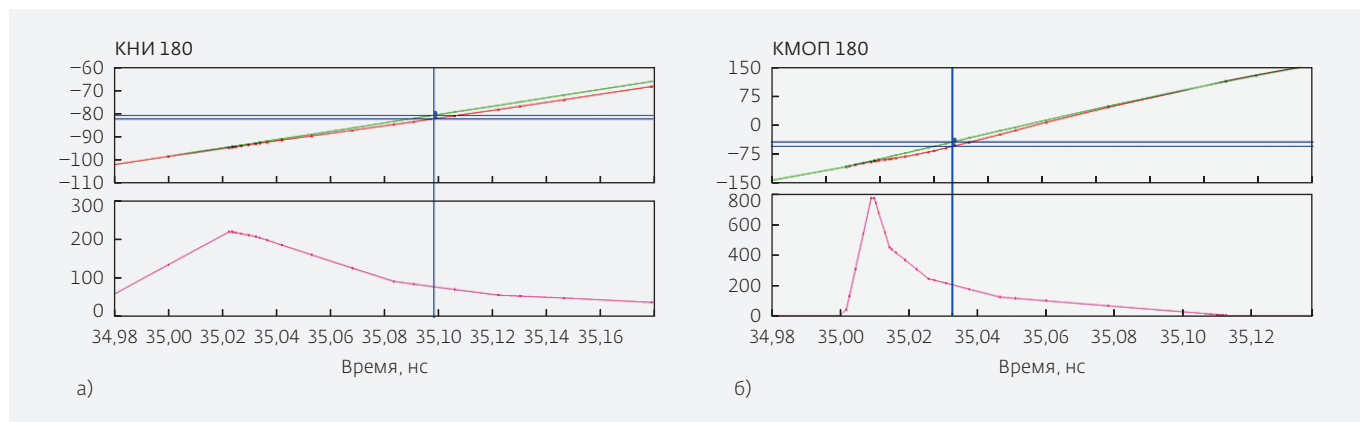


Рис.12. Расхождение выходного сигнала МШУ при нормальных условиях и при попадании ТЗЧ в технологии объемного кремния и КНИ

эквивалентная схема, представляющая собой набор параллельно включенных импульсных полусинусоидальных источников токов с соответствующим образом подобранными значениями длительности импульса, времени фронта, среза, а также моментов включения. Данная эквивалентная схема подключалась между стоком n -канального входного транзистора МШУ и землей.

На рис.10 представлены результаты сравнения моделирования источника тока в программе САПР Cadence Design Systems с результатами импульса тока от ТЗЧ, полученного приборным моделированием в TCAD Sentaurus.

Из рис.10 можно сделать вывод, что удалось достаточно точно воспроизвести импульс тока, обусловленный попаданием ТЗЧ в сток n -канального транзистора.

После подбора параметров эквивалентной схемы было проведено схемотехническое моделирование работы МШУ в САПР Cadence Design Systems с учетом влияния ТЗЧ. Результаты данного моделирования для объемной КМОП-технологии представлены на рис.11. Схема, моделирующая воздействие ТЗЧ, активируется на 35 нс (см. рис.11). Приведены значения напряжения на входе МШУ, напряжение на выходе МШУ при отсутствии воздействия ТЗЧ частицы (OUT1) и напряжение на выходе МШУ при попадании ТЗЧ частицы (OUT2). Ниже укрупненно приведен промежуток времени в момент воздействия ТЗЧ.

На рис.11б показан промежуток времени, выделенный на рис.11а в момент воздействия ТЗЧ и увеличенный в несколько раз.

На графике, изображенном на рис.11б, видно, что в момент попадания ТЗЧ огибающая выходного

сигнала МШУ практически не меняется. Это объясняется тем, что величина тока, вызванная попаданием ТЗЧ, не превышает 5% (для объемного кремния) от тока смещения, протекающего через транзистор в нормальных условиях, а время расщипывания составляет порядка 120 пс, что заметно меньше периода колебания несущей частоты. Максимальное расхождение выходного сигнала в случае ТЗЧ и в нормальных условиях наблюдается через 30 пс после воздействия ТЗЧ и составляет примерно 28% для КМОП-технологии, для КНИ-технологии максимальное расхождение выходного сигнала наблюдается через 10 пс после попадания частицы и не превышает 4%. На рис.12 приведены графики.

В момент попадания ТЗЧ возможно незначительное снижения коэффициента усиления и увеличения коэффициента шума усилителя, однако данное событие не приводит к функциональному отказу устройства.

V. ЗАКЛЮЧЕНИЕ

В данной работе было проведено исследование влияния импульса тока, обусловленного попаданием ТЗЧ в n -канальный МОП-транзистор, на работу МШУ.

При моделировании влияния ТЗЧ на работу МШУ функциональных отказов не обнаружено. Кратковременное снижение коэффициента передачи по напряжению не превышает 28% для КМОП-технологии на объемном кремнии и 4% для КМОП-КНИ-технологии. Время восстановления коэффициента передачи не превышает 120 пс для объемной КМОП-технологии и 40 пс для КМОП-КНИ-технологии.

Таким образом, на СВЧ часть схемы воздействие ТЗЧ не вызывает катастрофических сбоев, однако импульсные токи, вызванные попаданием ТЗЧ в схемы управления переключателями, могут вызвать несанкционированные переключения в аттенуаторе или фазовращателе. Данное событие может привести к функциональному сбою СВЧ-тракта. Поэтому при разработке радиационно-стойких СВЧ СФБ стоит особое внимание по части радиационной стойкости уделять цифровым схемам управления, характеризуемым малыми геометрическими размерами транзисторов и, соответственно, малыми токами.

Стоит отметить, что для изготовления СФБ выбор технологии КНИ является предпочтительным, так как в ней реализована полная диэлектрическая изоляция отдельных элементов – ввиду чего отсутствует возможность тиристорного защелкивания паразитных четырехслойных пррр структур.

ПОДДЕРЖКА

Работа выполнена в рамках ПНИ для Минобрнауки по государственному контракту № 14.579.21.0072 от 24 ноября 2014 года в рамках ФЦП "Исследования и разработки по приоритетным направлениям развития научно-технологического комплекса России на 2014–2020 годы".

ЛИТЕРАТУРА

1. **Вологдин Э.Н., Лысенко А.П.** Радиационные эффекты в интегральных микросхемах и методы испытаний изделий полупроводниковой электроники на радиационную стойкость. Московский государственный институт электроники и математики (технический университет) учебной пособие.
2. **Никифоров А.Ю., Телец В.А., Чумаков А.И.** Радиационные эффекты в КМОП ИС. – М.: Радио и связь, 1994. С. 36–42.
3. **Чумаков А.И., Печенкин А.А., Егоров А.Н., Мавритцкий О.Б., Баранов С.В., Васильев А.Л., Яненко А.В.** Методика оценки параметров чувствительности ИС к тиристорному эффекту при воздействии отдельных ядерных частиц // Микроэлектроника. 2008. Т. 37. № 1. С. 45–51.
4. **Чумаков А.И.** Действие космической радиации на электронные схемы. – М.: Радио и связь, 2004.
5. **Чумаков А.И.** Оценка параметров чувствительности БИС по одиночным эффектам с помощью лазерного излучения // Проблемы разра-
- ботки перспективных микро- и наноэлектронных систем – 2010 // Сб. тр. / Под общ. ред. акад. А.Л.Стемпковского. – М.: ИППМ РАН, 2010. С. 265–268.
6. **Бумагин А., Гулин Ю., Заводсков С., Кривякин В., Руткевич А., Стешенко В., Сухо-руков А., Шишкин О.** Специализированные СБИС для космических применений: проблемы разработки и производства // ЭЛЕКТРОНИКА: Наука, Технология, Бизнес. 2010. № 1. С. 50–56.
7. Megan Colleen Casey. Single-event effects in digital CMOS circuits operating at ultra-low power. Dissertation for the degree of DOCTOR OF PHILOSOPHY. Faculty of the Graduate School of Vanderbilt University. December, 2009 Nashville, Tennessee.
8. **Красников Г.Я.** Конструктивно-технологические особенности субмикронных МОП-транзисторов. В 2-х ч. – Москва, 2004. Ч. 2. 535 с.
9. **Морозов С.А., Соколов С.А.** Радиационные эффекты при воздействии тяжелых заряженных частиц на КНИ СБИС и способы их моделирования // Математическое и компьютерное моделирование систем: теоретические и прикладные аспекты: Труды НИИСИ РАН. – М., 2011. Т. 1. № 2. С. 47–51.
10. **Bernstein Kerry, Rohrer Norman J.** SOI Circuit design concepts – London: Kluwer academic publishers, 2003. 220 p.
11. **Красников Г.Я., Нечипоренко А.П.** Методика формирования полностью изолированных диэлектриком областей монокристаллического кремния // В кн.: Микро- и наноэлектроника 1998. Всероссийская научно-техническая конференция. 1998. С. 47–48.*1.
12. **Горбунов М.С.** Проектирование и моделирование элементов КНИ КМОП СБИС с повышенной стойкостью к дозовым эффектам космического пространства: Автореф. дисс. на соиск. уч. ст. канд. тех. наук. 2010.
13. **Dockerty Robert, Haddad Nadim, Hurt Michael J., Brady Frederick T.** Radiation hardened silicon-on-insulator (SOI) transistor having a body contact. United State Patent, No.: US 6,716,728 B2 Arg. 6, 2004.
14. **Селецкий А.В., Шелепин Н.А.** Эволюция конструктивно-технологических методик повышения радиационной стойкости КМОП СБИС // Радиопромышленность. 2012. № 3. С. 46–57.
15. Sentaurus Device User Guide. Version J-2014.09, 2014. Synopsys.

МОДЕЛИРОВАНИЕ И МЕТОДИКА ИЗМЕРЕНИЯ МОНОЛИТНЫХ ИНТЕГРАЛЬНЫХ СХЕМ ПРИЕМНОГО ТРАКТА НА ОСНОВЕ SiGe-ГЕТЕРОБИПОЛЯРНЫХ ТРАНЗИСТОРОВ ДЛЯ ДИАПАЗОНА ЧАСТОТ 57–64 ГГц

► Д.А.Андреев, Д.А.Копцев
АО "НИИМЭ"

В работе рассмотрена схема построения приемного тракта устройства диапазона 57–64 ГГц. Представлен малозумящий усилитель (МШУ), предназначенный для изготовления по SiGe БИКМОП-технологии, характеризуемой $f_T=190$ ГГц, $f_{MAX}=190$ ГГц. Электрические характеристики получены при помощи приборно-технологического моделирования и подтверждены измерениями.

MODELING AND METHOD OF MEASUREMENT MONOLITHIC INTEGRATED CIRCUIT OF RECEIVING PATH BASED HBT SiGe TRANSISTOR FOR THE FREQUENCY RANGE 57–64 GHz

D.A.Andreev, D.A.Koptsev
MERI JSC

This paper presents scheme of the receiving channel device for range 57–64 GHz. There is low noise amplifier designed with SiGe BiCMOS technology, which have $f_T=190$ GHz, $f_{MAX}=190$ GHz. Electric parameters obtained by the instrumentation – process modeling and confirmed by measurements.

Диапазон частот 57–64 ГГц является чрезвычайно привлекательным для высокоскоростной (>1 Гб/с) сверхширокополосной передачи данных. Одним из существенных преимуществ этого диапазона является большой коэффициент затухания радиоволн в воздухе, вследствие чего помехозащищенность локальных сетей увеличивается, и они не мешают друг другу.

Архитектура приемного тракта должна выбираться исходя из целевого назначения разрабатываемого устройства и требуемых характеристик. Наиболее широко используемой архитектурой в беспроводных системах связи является супергетеродинная (рис.1) [4].

Данная структура характеризуется возможностью получения ультравысокой скорости передачи

данных и хорошей помехозащищенностью. К недостаткам подобной архитектуры относятся достаточно большие энергопотребление и площадь ИС на кристалле.

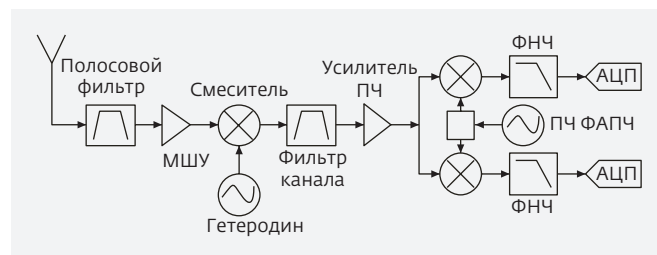


Рис.1. Супергетеродинная структура приемного тракта

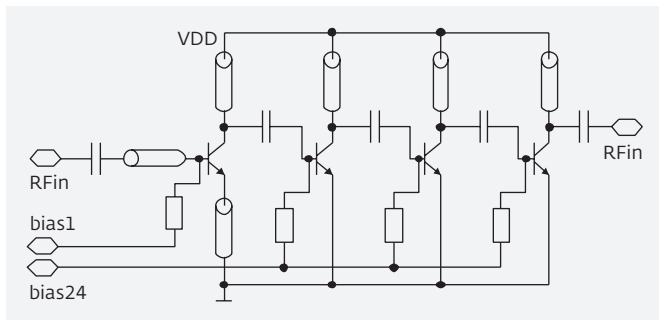


Рис.2. Электрическая схема четырехкаскадного МШУ

Роль маломощного усилителя в приемном тракте заключается в повышении уровня входного сигнала, поступившего с антенны на входной полосовой фильтр, а также во внесении минимального собственного шума. Коэффициент шума в приемном тракте описывается каскадной формулой Харальда Фрииса (1):

$$F_{123} = F_1 + (F_2 - 1) / G_1 + (F_3 - 1) / G_1 \cdot G_2 \dots, \quad (1)$$

где F – шум каждого активного устройства в цепи, G – усиление.

В данной работе представлены исследования маломощного усилителя СВЧ-сигнала (рис.2), построенного по четырехкаскадной схеме с общим эмиттером. Первый каскад оптимизирован для минимизации коэффициента шума, остальные каскады – для достижения максимального коэффициента усиления.

Усилитель был реализован на SiGe-структурах по БиКМОП-технологии с топологическими нормами 250 нм.

Были проведены исследования S-параметров и коэффициента шума экспериментального кристалла ИС МШУ на установке, представленной на рис.4.

Также был измерен коэффициент шума маломощного усилителя. Такие измерения проводятся

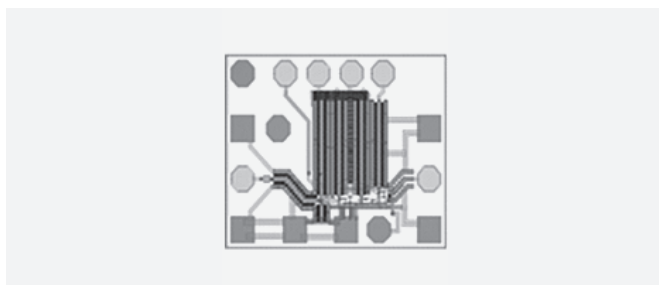


Рис.3. Топология маломощного усилителя [8]

в том случае, если результаты исследования S-параметров показали хороший уровень согласования на 50 Ом. В этом случае коэффициент шума может быть найден по формуле (2):

$$NF = NF_{min} + |Z_s + Z_{s,opt}|^2 / R_n R_s, \quad (2)$$

где NF_{min} – измеренное значение минимального коэффициента шума, предоставляемое фабрикой в комплекте документации в составе PDK; R_n – шумовое сопротивление (для SiGe-транзисторов примерно равно g_b [1]); R_s – сопротивление цепей согласования; Z_s – импеданс по входу и выходу МШУ (рассчитывается из S-параметров); $Z_{s,opt}$ – оптимальный импеданс схемы для достижения NF_{min} .

Сопротивление цепей согласования рассчитывается исходя из результатов измерений микрополосковых линий, аналогичных по конструкции применяемым внутри схемы МШУ (рис.6) с учетом отношения их длин. Также необходимо учитывать сопротивление контактных площадок. Сопротивление зондов учитывается при калибровке анализатора спектра, соответственно, учитывать его в расчетах коэффициента шума не следует.

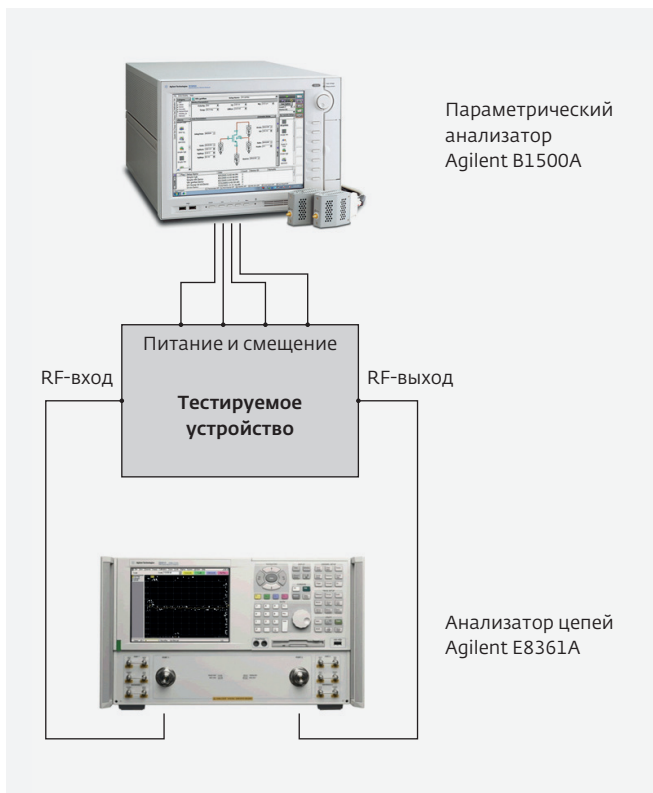


Рис.4. Структурная схема стенда для исследования параметров МШУ

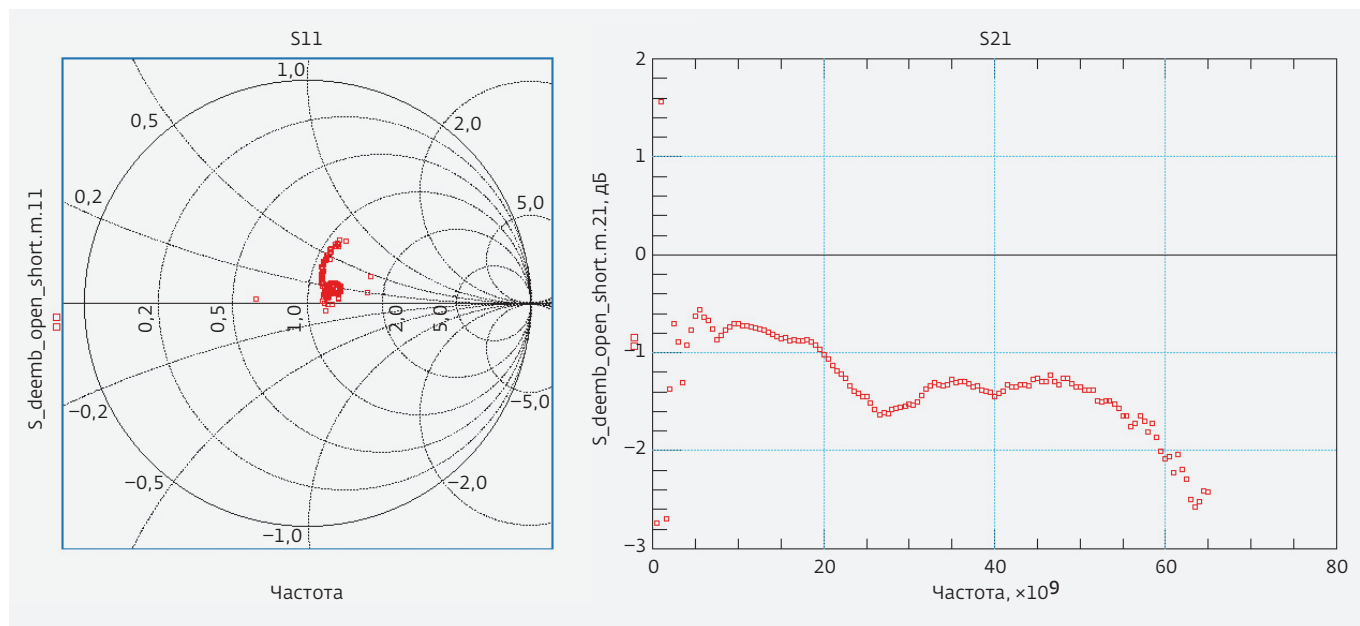


Рис.5. Измеренные S-параметры микрополосковых линий

РЕЗУЛЬТАТЫ ИЗМЕРЕНИЙ ПАРАМЕТРОВ МШУ

На рис.6 приведены результаты измерения S-параметров и коэффициента шума МШУ, наложенные на результаты моделирования в САПР GoldenGate. Суммарный ток потребления всех каскадов составил 12,4 мА при напряжении питания 2 В.

По результатам измерений можно сделать вывод, что полученные параметры оказались незначительно хуже результатов моделирования, что, вероятно, связано с рядом правильных допущений, использованных при электромагнитном моделировании схемы в программе GoldenGate. Однако все измеренные параметры

соответствуют требованиям, предъявляемым для данных устройств.

РЕЗУЛЬТАТЫ

В данной статье представлен процесс моделирования и измерения параметров малошумящего усилителя, обладающего коэффициентом усиления >21 дБ и коэффициентом шума <7,1 дБ в полосе частот 57–63 ГГц. Потребляемая мощность МШУ 18,8 мВт. Площадь кристалла МШУ (рис.6) составляет 0,42 мм², включая контактные площадки. Полученные в ходе измерений результаты удовлетворяют требованиям, предъявленным к данным устройствам в начале разработки. Анализ показал, что данную схему можно использовать

Параметры малошумящего усилителя

Параметр	Разработанный МШУ	[5]	[6]	[7]
Коэффициент усиления, дБ	21–25	18	20	18
Коэффициент шума, дБ	6,9–7,1	6,8	6	6,7
S11, дБ	-10,5	–	-15	-6
S22, дБ	-9	–	-9	-12
Потребляемая мощность, мВт	18,8	66	36,3	27
Компрессия по входу (P1dB), дБм	-24,9	-30,1	–	-18
Площадь кристалла, мм ²	0,42	0,8	0,4	0,45

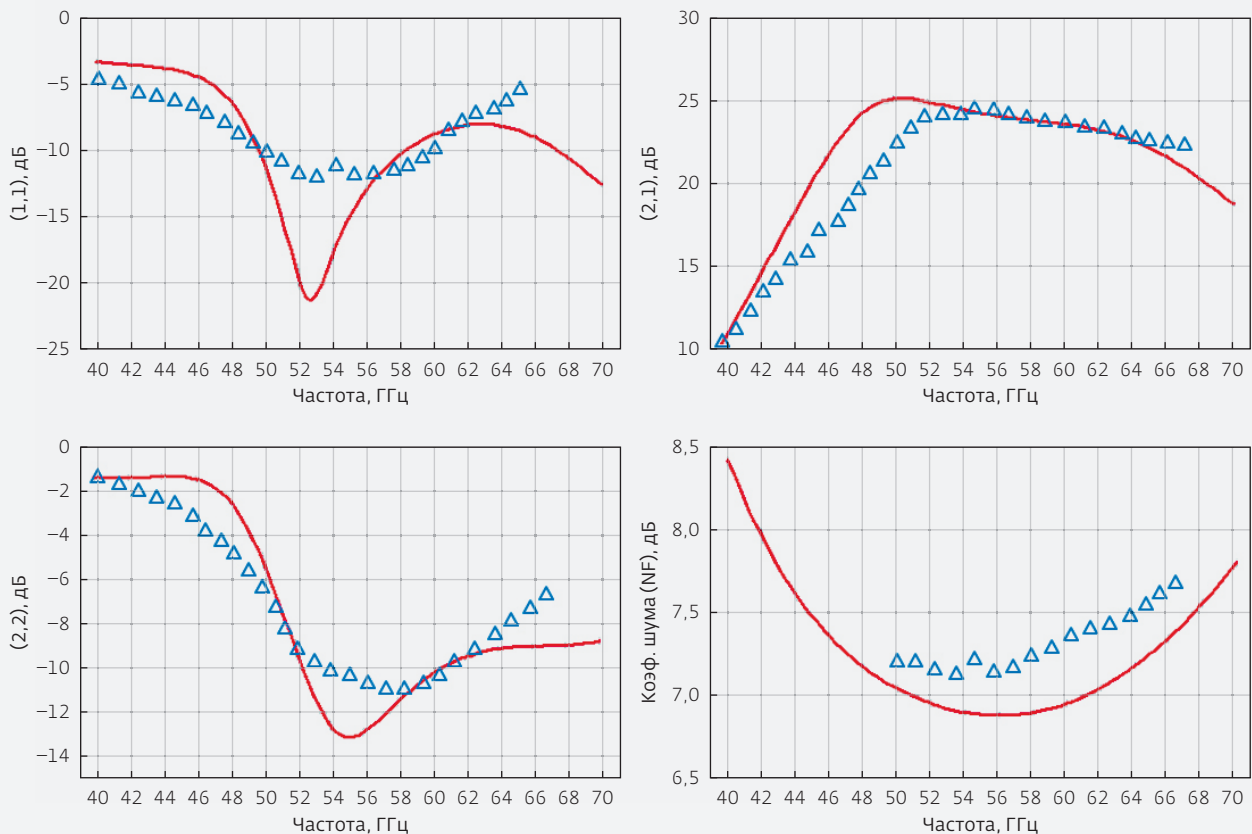


Рис.6. Параметры малошумящего усилителя

для реализации как в опытных, так и в промышленных образцах.

ПОДДЕРЖКА

Работа выполнена в рамках НИР для Минобрнауки по государственному контракту № 14.427.11.0006 от 03 октября 2013 года (ФЦП "Развитие электронной компонентной базы и радиоэлектроники").

ЛИТЕРАТУРА

1. **Красников Г.Я.** Конструктивно-технологические особенности субмикронных МОП-транзисторов. – М.: ТЕХНОСФЕРА, 2011, 800 с.
2. **Shelepin N., Dmitriev V., Knoll D., Seletskiy V., Egorova T., Barth R., Fisher G.G., Grabolla T., Tillack B.** Low-Cost, High-Voltage SiGe: C HBTs for a 0.18 um BiCMOS Process // Proceedings of the 2012 Bipolar/BiCMOS circuits and technology meeting. 2012. P. 153–156.
3. **Niknejad Ali M., Hashemimm Hossein.** mm-Wave Silicon Technology 60 GHz and Beyond // Springer, University of California, Berkeley, 2008, 302 p.
4. Edited by R. Kraemer and M. Katz, Short-range wireless communications: emerging technologies and applications. – John Wiley & Sons Ltd, 2009. 350 p.
5. **Sun Yaoming, Herzel Frank, Wang Li, Borngräber Johannes, Winkler Wolfgang, Kraemer Rolf.** An Integrated 60 GHz Receiver Front-End in SiGe: C BiCMOS. – Silicon Monolithic Integrated Circuits in RF Systems, 2006. PP. 269–272.
6. **Shin Woorim, Uzunkov Mehmet and Robeiz Gabriel M.** Ultra Low Power 60 GHz ASK SiGe Reciver with 3–6 GBPS Capabilities. – The University of California, San Diego, 2009. PP. 1–4.
7. **Van-Hoang Do, Subramanian V., Boeck G.** "60 GHz SiGe LNA", 2007, Electronics Circuits and Systems, pp. 1209–1212.
8. **Копцев Д.А., Дмитриев В.А.** Разработка монолитных интегральных схем приемного тракта на основе SiGe гетеробиполярных транзисторов для диапазона частот 57–64 ГГц // Известия вузов. Электроника. 2014. № 4 (108). М.: ОАО "НИИМЭ". С. 54–58.

ВОПРОСЫ НАДЕЖНОСТИ СОВРЕМЕННЫХ ИС

► Н.А.Зайцев, д.т.н., В.П.Бокарев, к.х.н., Ю.И.Плотников к.т.н.
АО "НИИМЭ"

В работе рассмотрены некоторые вопросы надежности МДП-приборов при воздействии на них ионизирующего излучения. Показано, что деградация МДП-структур происходит из-за процессов ионизации, приводящих к необратимой перестройке структурно-примесного состояния диэлектрика и границы раздела диэлектрик-полупроводник. Высказано предположение о возможном влиянии на радиационную стойкость приборов границы диэлектрик-металл. Рассмотрены некоторые методы повышения радиационной стойкости.

RELIABILITY ASPECTS OF MODERN IC

N.A.Zaytsev, V.P.Bokarev, Y.I.Plotnikov
MERI JSC

Main reliability aspects of MIS devices under ionizing radiation have been considered in the present paper. MIS-structure degradation occurs due to ionization processes resulting in irreversible reconstruction of dielectric structural-impurity state and dielectric-semiconductor interface. Possible influence of the dielectric-metal interfaces on radiation stability has been supposed. Some methods of radiation stability promotion have been examined.

Надежность современных МДП ИС, их термо- и радиационная стойкость определяются процессами, проходящими в диэлектрике, и на границе раздела диэлектрик – полупроводник [1-3].

При воздействии ионизирующей радиации (γ -излучение, электронное, протонное, рентгеновское) на МДП-структуру изменяется структурно-примесное состояние диоксида кремния и приграничной области кремния. Известно, например, что облучение уменьшает плотность SiO_2 и увеличивает его поляризуемость [4]. Если длина пробега падающих частиц больше толщины диоксида, структурные нарушения возникают и в приграничных областях кремния. Под действием облучения перестраивается также граница раздела Si-SiO_2 [1].

Эти изменения приводят к изменению электрофизических свойств системы Si-SiO_2 [5] и возникновению эффектов, которые вызывают изменение параметров ИС. Два из них не исчезают после снятия облучения и ведут к деградации схемы:

накопление пространственного положительного заряда внутри слоя диэлектрика и увеличение плотности быстрых поверхностных состояний на границе раздела полупроводник-диэлектрик. Третий эффект – эффект изменения концентрации электрически активной легирующей примеси в объеме полупроводника из-за достаточно высокой концентрации основных носителей в подложке практически не сказывается на изменении параметров за исключением случаев высоковольтных МДП-транзисторов, которые изготавливаются из достаточно высокоомного кремния.

Первые два эффекта ведут к изменению заряда границы раздела, увеличению скорости поверхностной рекомбинации, росту рассеяния носителей заряда на поверхности и снижению времени жизни неосновных носителей заряда, вызывая изменения вольтамперных и вольтфарадных характеристик МДП-приборов. При этом наибольшие изменения претерпевают пороговое напряжение МДП-транзистора, начальный ток стока и крутизна сток-затворной характеристики.

Объемный положительный заряд, появляющийся в диэлектрике при облучении, состоит из двух компонентов: подвижной и неподвижной. Подвижный заряд обусловлен образованием в диэлектрике ионов OH^- , H^+ , Na^+ и др., которые способны перемещаться в слое окисла при тепловых нагрузках МДП-структур. Неподвижный заряд обусловлен существованием в диэлектрике дырочных ловушек, связанных с внутренними структурными нарушениями в SiO_2 , например, трехвалентным кремнием, либо кислородом в междоузлии.

Вследствие значительной разности в подвижности дырок и электронов в SiO_2 (подвижность дырок на 8–9 порядков меньше, чем электронов [2]) на неподвижные ловушки захватываются в основном дырки, а электроны из зоны генерации уносятся во внешнюю цепь электрическим полем транзистора. Возникающий под действием излучения в объеме диэлектрика положительный заряд может экранировать управляющее поле затвора вплоть до потери управления прибором. Количество ловушек, а следовательно, величина накопленного заряда зависит, в первую очередь, от качества исходного диэлектрика.

В зависимости от полярности приложенного к затвору напряжения и его величины, изменение встроенного заряда в диоксиде кремния происходит по-разному.

Поскольку электроны дрейфуют в сторону положительного потенциала, то положительный заряд при положительном напряжении на затворе накапливается вблизи границы диэлектрик-полупроводник, а при отрицательном – вблизи границы диэлектрик-металл. Следует иметь в виду, что состояния, где захватываются дырки, в основном находятся вблизи границы раздела Si-SiO_2 . Здесь из-за нарушения стехиометрии находится наиболее неравновесная часть системы. При этом показано [6], что электронная

граница Si-SiO_2 не совпадает с химической границей, находясь на расстоянии $\sim 0,61$ нм от нее в оксидном слое. Поэтому можно предположить, что измерение структурных особенностей этой области приведет к изменению ее электрофизических свойств.

В то же время следует отметить, что и граница раздела металл-диэлектрик может оказывать влияние на радиационную стойкость МДП-транзистора. В [7, 8] показано, что переходная область Al-SiO_2 может служить генератором зарядов, в качестве которых может выступать как ион Al^{+3} , так и другие катионы, например, протон. Источником H^+ может являться адсорбированная форма воды, присутствующая во всех реальных оксидных системах. Ионизирующее излучение, изменяя структуру этой области, очевидно, может изменять условия генерации. Вопрос влияния на радиационную стойкость границы металл-диэлектрик требует дополнительного изучения.

Свойства диэлектрика и границ раздела (в том числе и чувствительность к радиации), в свою очередь, определяются качеством приповерхностного слоя полупроводника, которое, очевидно, зависит от способа получения кремниевой пластины и условий проведения техпроцесса создания диэлектрика [9].

Влияние приповерхностного слоя на электрическую прочность SiO_2 рассмотрено в работе [10], в которой представлены результаты окисления поверхности Si после химического травливания приповерхностного слоя. Как видно из табл.1, окисление более глубоких (удаленных от исходной поверхности) областей однозначно ведет к повышению электрической прочности оксида, то есть к улучшению его совершенства. При этом окисление с добавкой HCl или PCl_3 сопровождается подавлением окислительных дефектов, позволяя повысить время жизни неосновных носителей заряда [11, 12].

Таблица 1. Зависимость электрической прочности SiO_2 от толщины травливаемого приповерхностного слоя кремния [10]

Метод обработки	Электрическая прочность, $\text{МВ} \cdot \text{см}^{-1}$			
	Толщина травливаемого слоя, мкм			
	Исходный образец	0,25	5,0	47,0
Окисление в сухом O_2	7,3	7,7	8,1	8,5
Окисление с добавкой HCl	8,7	6,4	8,5	8,8

Окисление кремния идет при повышенной температуре (обычно порядка 1100°C). Из-за разности коэффициентов теплового расширения, при охлаждении структуры до комнатной температуры на границе раздела возникают механические напряжения, которые способствуют разрыву связей Si-O при облучении, то есть повышению концентрации трехвалентного Si, служащего ловушкой для дырок.

Исходные образцы всех марок кремния характеризуются неоднородным по глубине аморфизированным слоем, на котором возможно геттерирование примесей. Так толщина приповерхностного аморфизированного слоя кремния, полученного бестигельной зонной плавкой, составляет 10 нм, в то время как толщина приповерхностного аморфизированного слоя кремния, выращенного по методу Чохральского, – 15 нм и только более глубокие слои имеют высокую степень совершенства.

В настоящее время в производстве используются пластины, полученные из монокристалла кремния, выращенного по методу Чохральского, в котором исходно в значительной степени присутствует растворенный в полупроводнике кислород. При нагревании таких пластин происходит преципитация кислорода, что является основной причиной генерации структурных дефектов в кремнии, в том числе в значительной степени в его приповерхностном слое [9], в котором формируется ИС.

Кроме того, под слоем SiO₂ образуется твердый раствор кислорода в кремнии. Такой слой состоит из отдельных микровключений коагулированной оксидной фазы кремния [13], на которой могут оседать, например, быстродиффундирующие металлические примеси. В процессе облучения они активируются, приводя к ухудшению параметров прибора.

Такие примеси могут адсорбироваться на поверхности кремниевой пластины или технологического слоя в процессе изготовления прибора. Адсорбция примесей на поверхности кремния зависит от положения уровня Ферми в полупроводнике. Установлено, что с увеличением концентрации электронов в зоне проводимости интенсивность адсорбции акцепторных примесей растет, донорных – падает [11].

Наличие загрязняющих примесей связано со способом получения кремниевых подложек. Наиболее чистым в этом плане является кремний, полученный по методу бестигельной зонной плавки. Поэтому этот кремний предпочтителен для получения радиационно-стойких приборов.

В табл.2 представлены наиболее распространенные примеси, которые могут быть в структуре прибора [10].

Из таблицы видно, что концентрация кислорода в объеме пластины кремния на пять порядков выше концентрации других примесей, а концентрация примесей в приповерхностном слое на три порядка выше, чем в объеме.

При воздействии ионизирующих излучений на МДП-структуру существенную роль в образовании дефектов в SiO₂ играют физико-химические реакции, происходящие с участием водорода или групп OH. "Горячие" дырки, остывая, могут захватиться на уровень связи Si-OH или Si-H по реакциям [2]:

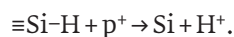
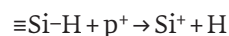
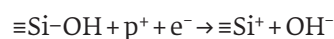
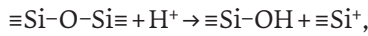


Таблица 2. Концентрация примесей приповерхностном слое и в объеме кремния

Тип примеси	Концентрация примеси в кремнии, см ⁻³	
	В приповерхностном слое на уровне 0–0,5 мкм	В объеме, на глубине ≥5 мкм
Медь	(1–2) · 10 ¹⁵	(1–3) · 10 ¹²
Натрий	(2–3) · 10 ¹⁶	(1–5) · 10 ¹²
Железо	(3–4) · 10 ¹⁵	(2–3) · 10 ¹²
Золото	–	≤10 ¹²
Кислород	–	(4–8) · 10 ¹⁷

В результате этих реакций образуется $\equiv\text{Si}^+$ и ионы OH^- или H^+ , которые, дрейфуя в SiO_2 , могут вступить в реакции:



создавая новые центры $\equiv\text{Si}^+$. Таким образом, присутствие воды в SiO_2 способствует дополнительной генерации дефектов в результате физико-химических реакций при воздействии ионизирующих излучений.

Для повышения радиационной стойкости МОП приборов существует несколько путей.

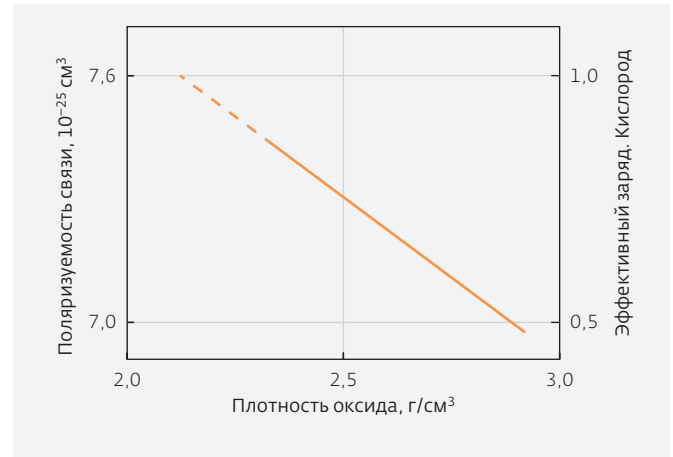
Конструктивные пути создания радиационно-стойких МДП-структур на основе $\text{Si}-\text{SiO}_2$ рассмотрены в [14].

Самый "простой" технологический путь – получение слоя диоксида кремния с минимальным количеством центров захвата дырок. Поэтому снижают температуру выращивания слоя SiO_2 до 900–950°C. Это позволяет также резко снизить механические напряжения на границе раздела. Лучший результат в этом случае достигается в атмосфере сухого кислорода.

Поскольку изменение крутизны сток-затворной характеристики МДП-транзисторов при воздействии облучения связано с увеличением плотности поверхностных состояний на границе раздела $\text{Si}-\text{SiO}_2$, и это изменение тем больше, чем больше плотность поверхностных состояний перед облучением, то при разработке радиационно-стойких МДП-приборов следует стремиться к получению максимально упорядоченной поверхности кремния перед окислением.

Эффективным способом уменьшения встраивания заряда в окисле при облучении является уменьшение толщины подзатворного окисла. Однако этот способ приводит к уменьшению рабочих напряжений приборов. К тому же растет опасность возникновения радиационных дефектов в приграничном слое кремния.

Установлено, что радиационная чувствительность резко уменьшается с уменьшением скорости выращивания окисла [10]. Этот факт указывает на то, что для получения радиационно-стойкого окисла его надо отжигать или заканчивать процесс окисления, полностью исключив влияние внешней атмосферы. Кроме того, необходимо учитывать, что уменьшение плотности окисла обуславливает изменение поляризуемости химической связи в SiO_2 , которая растет с уменьшением плотности окисла (см. рисунок) [4].



Изменение поляризуемости химической связи Si–O в зависимости от плотности SiO_2

Скорость нарастания плотности поверхностных состояний при облучении МДП-приборов ионизирующим излучением снижают путем предварительного легирования окисла некоторыми металлами. Так, легирование алюминием затворного окисла можно использовать при создании радиационно-стойких МОП-приборов с n-каналом. Для создания МОП-транзисторов с p-каналом, устойчивых к радиации, можно применять легирование окисла затвора хромом [10]. Хотя этим способом и не удается подавить рост $V_{\text{порог}}$ при облучении, плотность поверхностных состояний в образцах, где SiO_2 был предварительно легирован хромом и алюминием методом ионной имплантации или термодиффузией, оказалась меньшей.

Задача получения совершенного диэлектрика и совершенной границы раздела диэлектрик-полупроводник является общей задачей в технологии создания любого изделия микроэлектроники, не решенной до конца до сих пор. Особенно важен этот момент именно для МДП-приборов.

Пассивация слоя окисла фосфоросиликатным стеклом ($\text{Me}-\text{P}_2\text{O}_5-\text{Si}$) повышает радиационную стойкость n-канальных МДП-приборов, работающих при положительных смещениях на затворе [10].

Так как при нанометровых толщинах подзатворного диоксида кремния резко возрастает туннельная утечка тока между затвором и каналом, усилия исследователей и разработчиков уже более 10 лет направлены на замену подзатворного SiO_2 диэлектриками с большей, чем у SiO_2 диэлектрической проницаемостью (high-k-диэлектрики).

Альтернативу диоксиду кремния в качестве подзатворного диэлектрика могут составить такие

диэлектрики, как Al_2O_3 , SiON , оксиды редкоземельных металлов [15].

Оксид алюминия и алюминаты редкоземельных металлов являются перспективными материалами для замены подзатворного диэлектрика МДП-приборов [16].

Характерной особенностью Al_2O_3 является наличие донор- и акцепторноподобных центров соизмеримых концентраций. При воздействии ионизирующей радиации в Al_2O_3 возникают как положительно, так и отрицательно заряженные центры, расположенные в глубине запрещенной зоны. Использование Al_2O_3 в качестве изолятора затвора целесообразно в приборах, работающих при низких температурах и высоких дозах радиации (около 10^8 рад и выше). Приборы с Al_2O_3 имеют малые сдвиги порогового напряжения при нулевых и отрицательных смещениях, а при положительных смещениях сдвиги оказываются малыми только тогда, когда наступает состояние ограниченной инжекции.

Использование в качестве диэлектрика оксинитрида кремния (SiON) показало, что в таких структурах не происходит существенного изменения порогового напряжения ни при отрицательном, ни при положительном напряжении на затворе.

Структуры Si-SiON обладают большей радиационной стойкостью по сравнению со структурами Si-SiO_2 , а также имеют лучшую временную стабильность характеристик.

При использовании многослойных структур (например, $\text{SiO}_2 + \text{Si}_3\text{N}_4$, $\text{SiO}_2 + \text{Al}_2\text{O}_3$) скорость накопления объемного заряда в диэлектрике затвора при облучении значительно меньше, чем рост плотности поверхностных состояний на границе раздела полупроводник-диэлектрик. Пассивация оксидом кремния (структура $\text{Me-Si}_3\text{N}_4\text{-SiO}_2\text{-Si}$) применима как для n - так и для p -канальных МДП-приборов. Однако, при использовании комбинированного диэлектрика, надежность схемы ухудшается.

К перспективным материалам для замены подзатворного диоксида кремния на другие диэлектрики являются оксиды и оксинитриды редкоземельных металлов (Y_2O_3 , Dy_2O_3 , Tb_2O_3 , Gd_2O_3 , Lu_2O_3) [17]. Однако, обеспечивая большую радиационную стойкость по сравнению с SiO_2 , подобная замена требует разработки новых технологических процессов, а также дополнительных исследований свойств полученных устройств. Подобные работы давно проводятся на наиболее крупных зарубежных фирмах (Intel, IBM). К наиболее

перспективным материалам из исследованных можно отнести $high-k$ -диэлектрики из группы оксидов и оксинитридов гафния и гафния-кремния: HfO_2 , HfSi_xO_y , HfO_xN_y , $\text{HfSi}_x\text{O}_y\text{N}_z$. Однако при использовании $high-k$ -диэлектриков необходимо заменять поликремниевый затвор на металлический из-за недопустимости термообработок с температурой, превышающей 1000°C , используемых для активации легирующей примеси в поликремнии, так как при таких температурах происходит кристаллизация аморфных $high-k$ -диэлектриков, что приводит к накоплению устойчивых дефектов на границе $high-k$ -диэлектрика и поликремния, приводящих к резкому возрастанию порогового напряжения и уменьшению подвижности носителей в канале [18].

Обобщая эксперименты многих исследователей можно сделать вывод о том, что проблема радиационной стойкости МДП-транзисторов в настоящее время до конца не решена. Несмотря на большое количество исследований единой физико-химической модели, объясняющей всю совокупность явлений, происходящих при воздействии различных видов излучения, пока нет.

Тем не менее, можно предложить некоторые рекомендации, обеспечивающие повышение радиационной стойкости приборов с SiO_2 подзатворным диэлектриком:

- в качестве подзатворного диэлектрика использовать диоксид кремния, полученный термическим окислением кремния кристаллографической ориентации (100), в атмосфере сухого кислорода;
- учитывать, что более тонкие слои подзатворного оксида обладают большей радиационной стойкостью;
- при создании МДП ИС необходимо применять технологические приемы, обеспечивающие создание максимально совершенных границ Si-SiO_2 и $\text{SiO}_2\text{-Me}$, например окисление при пониженных температурах, замену алюминия в качестве материала электрода, завершение процесса, или отжиг оксида с исключением влияния внешней атмосферы;
- необходимы дополнительные исследования по влиянию ионизирующего излучения на границу $\text{SiO}_2\text{-Me}$ и ее вклад в радиационную стойкость МДП-транзистора.

ЛИТЕРАТУРА

1. **Меньшикова Т.Г.** Планарная неоднородность и радиационные эффекты в МДП структурах:

- Дис. канд. физ.-мат. наук: 01.04.10 Воронеж, 2006, 122 с.
2. **Вологдин Э.Н., Лысенко А.П.** Радиационные эффекты в некоторых классах полупроводниковых приборов. – М.: МИЭМ, 2001. 70 с.
 3. **Халецкий Р.А.** Изменение электрофизических свойств системы кремний-подзатворный окисел МОП-транзисторов с поликремниевым затвором при воздействии ионизирующего излучения: Дисс. на соиск. уч. ст. канд. тех. наук. Санкт-Петербург 2006. с. 126.
 4. **Герасимов А.Б., Аигина Н.Р., Ушачишвили Л.И., Шилло А.Г.** Технологические аспекты создания радиационно-стойких МОП ИС // Зарубежная электронная техника. 1976. № 12. С. 3–12.
 5. **Красников Г.Я.** Взаимосвязь структурных и электрофизических свойств системы Si-SiO₂ // Электронная техника. 1996. № 1. С. 68. (Серия 3: Микро- и нанoeлектроника).
 6. **Bin T.K.S.M., Kadahu Nyomen** // J. Surface Sci. Soc. Jap. 2002, 23, № 9, pp. 508–572.
 7. **Куражов В.А., Плотников Ю.И., Раков А.В., Смирнов Ю.П.** Исследование переходной области металл-диэлектрик и ее роли в формировании свойств МОП-системы / В сб.: Электронные процессы на поверхности полупроводников и на границе раздела полупроводник-диэлектрик (По материалам симпозиума). – СО РАН, Новосибирск. С. 45–49.
 8. **Красников Г.Я.** Исследование влияния материала верхнего электрода на свойства МДП-структур: Дисс. на соиск. уч. ст. канд. тех. наук, МИЭТ, 1989.
 9. **Красников Г.Я., Зайцев А.** Система кремний-диоксид кремния субмикронных СБИС. – М.: ТЕХНОСФЕРА, 2003. С. 384.
 10. **Зайцев Н.А.** Стабилизация электрофизических свойств системы кремний-диоксид кремния в массовом производстве: Дисс. д.т.н., – М.: МИЭТ, 2005, 270 с.
 11. **Suzuki Toshiharu.** Elimination of Stacking fault formation in silicon by preoxidation annealing in N₂:HCl:O₂ Mixture. // Appl. Phys. Lett. 1978. v. 33, № 4, p. 347–349.
 12. **Красников Г.Я., Зайцев Н.А., Неустроев С.А.** Воздействие паров PCl₃ на свойства структур Si-SiO₂ // Неорганические материалы. 1989. Т. 25. № 3. С. 403–405.
 13. **Красников Г.Я., Зайцев Н.А., Матюшкин И.В.** Структурно-примесные комплексы в системе кремний-диоксид кремния // Известия высших учебных заведений. Электроника. 2000. № 3. С. 39–47.
 14. **Селецкий А.В., Шелепин Н.А.** Оценка конструктивно-технологических возможностей повышения радиационной стойкости глубоко-субмикронных СБИС. Проблемы разработки перспективных микро- и нанoeлектронных систем // Сб. научн. тр. V Всеросс. науч.-техн. конф. "Проблемы разработки перспективных микроэлектронных систем" (МЭС-2012) С. 588–593.
 15. **Esseni D., Palestri P., Selmi L.** Nanoscale MOS Transistors. Semi-Classical Transport and Applicatios. Cambridge University Press, 2011, 488 p.
 16. **Зенкевич А.В., Лебединский Ю.Ю., Матвеев Ю.А., Баранцев Н.С., Воронов Ю.А., Согоян А.В., Неволин В.Н., Чичков В.И., Спига С., Фанчулли М.** Синтез и исследование новых материалов в МДП-структурах для разработки физических основ КМОП-технологий нанoeлектроники // Микроэлектроника. 2010. Т. 39. № 3. С. 184–194.
 17. **Федоренко Я.Г., Отавина Л.А., Леденева Е.В., Сverdлова А.М.** Влияние радиационного воздействия на характеристики МДП-структур с окислами редкоземельных металлов // Физика и техника полупроводников. 1997. Т. 31, № 7. С. 885–888.
 18. **Chau R., Brask J., Datta S., Dewey G., Doczy M., Doyle B., Kavalieros J., Jin B., Metz M., Majumdar A. and Radosavljevic M.** Application of high-K gate dielectrics and metal gate electrodes to enable silicon and non-silicon logic nanotechnology // Journal of Microelectronic Engineering. 2005. Vol. 80. No. 17. PP. 1–6.

ОБЗОР КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИХ РЕШЕНИЙ, ИСПОЛЬЗУЕМЫХ ПРИ РАЗРАБОТКЕ ВЫСОКОТЕМПЕРАТУРНЫХ ТРАНЗИСТОРОВ НА СТРУКТУРАХ КРЕМНИЙ НА ИЗОЛЯТОРЕ

► А.С.Бенедиктов
МФТИ, АО "НИИМЭ"

В настоящем обзоре рассмотрены основные конструктивно-технологические решения и подходы, использованные фирмами Honeywell, IBM и XFAB при разработке высокотемпературных КНИ МОП-транзисторов. На основе данного рассмотрения сформирован технологический облик и определены основные параметры отечественной высокотемпературной активной элементной базы на структурах КНИ.

THE REVIEW OF TECHNICAL AND TECHNOLOGICAL SOLUTIONS FOR CREATING HIGH-TEMPERATURE SOI MOSFET'S

A.S.Benediktov
MIPT, MERI JSC

In this review the basic technical and technological methods for creating the high temperature SOI MOSFET's by Honeywell, IBM, XFAB are considered. The main technological features and parameters of Mikron's SOI MOSFET's are defined.

ВВЕДЕНИЕ

В наши дни одной из актуальных задач, стоящих перед отечественной микроэлектроникой, является создание интегральных схем и электронных компонентов для использования в агрессивных средах и, в частности, при высоких температурах. Одним из решений для высокотемпературной микроэлектроники является использование структур кремния на изоляторе. В данной статье производится обзор инженерных и технологических решений, использованных производителями, такими как Honeywell, IBM и XFAB, при создании высокотемпературных транзисторов на структурах КНИ.

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ И ПАРАМЕТРЫ ТРАНЗИСТОРНЫХ СТРУКТУР

К основным геометрическим параметрам МОП-транзистора относят его топологические нормы и толщины составных функциональных областей. Основной топологической характеристикой является длина затвора МОП-транзистора, а основной толщиной является толщина подзатворного диэлектрика [1].

Так, длина затвора высокотемпературного МОП-транзистора, разработанного Honeywell, составляет 0,8 мкм, что, в свою очередь, определяет относительно большую площадь устройства. Как следствие,

обеспечивается относительно высокая плотность неосновных носителей в канале транзистора и, следовательно, большие значения рабочих токов при малых уровнях токов утечки [2, 3]. Одновременно в транзисторе относительно больших размеров в меньшей степени проявляются эффекты плавающего потенциала р-п-перехода, эффекта паразитного биполярного транзистора и кинк-эффекта. Толщина подзатворного диэлектрика в рассматриваемом устройстве равна 150 Å.

В отличие от прибора, рассмотренного выше, МОП-транзисторы, разработанные XFAB и IBM, выполнены с минимальной проектной нормой в 180 нм [4, 5]. При этом толщина подзатворного диэлектрика составляет 65 Å (XFAB) и 35 Å (IBM).

Рабочими напряжениями МОП-транзистора являются напряжение питания и пороговое напряжение [6]. Напряжение питания МОП-транзистора подбирается таким образом, чтобы порядок величины напряженности электрического поля в слое подзатворного диэлектрика был равен 10^6 В/см. При соблюдении данного условия обеспечивается наиболее эффективная работа транзистора при допустимом уровне деградации подзатворного диэлектрика. Так, напряжение питания МОП-транзисторов Honeywell составляет 5 В, а транзисторов, разработанных XFAB и IBM – 1,8 В, что в совокупности с подобранными толщинами подзатворного диэлектрика (SiO_2) позволяет получить напряженность электрического поля с указанной размерностью. При этом, рабочее напряжение в 5 В выбрано инженерами Honeywell для обеспечения возможностей для создания не только интегральных, но и силовых транзисторов.

Пороговое напряжение МОП-транзистора – это напряжение, при котором происходит открытие канала носителей зарядов в области между стоком и истоком МОП-транзистора. В табл.1 приведены значения порогового напряжения п- и р-канальных МОП-транзисторов при

Таблица 1. Пороговое напряжение высокотемпературных МОП-транзисторов, созданных Honeywell при различных температурах окружающей среды, В

Тип транзистора	25°C	250°C
НМОП	1,2	0,85
РМОП	-1,3	-1,0

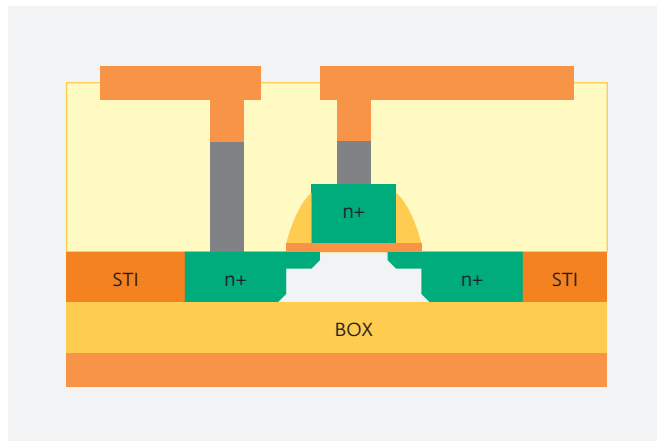


Рис.1. Сопряжение областей изоляции STI и BOX

температурах окружающей среды 25°C и 250°C, разработанных Honeywell [7, 8].

Согласно значениям, приведенным в таблице, пороговое напряжение п-канального МОП-транзистора при повышении температуры окружающей среды до 250°C уменьшается на 0,35 В. Аналогичное изменение для р-канального МОП-транзистора составляет 0,4 В.

В свою очередь, п- и р-канальные высокотемпературные МОП-транзисторы, разработанные IBM, имеют пороговые напряжения в 0,43 и -0,38 В соответственно [5]. Аналогичные показатели активной элементной базы XFAB составляют 0,6 и -0,65 В [4]. Данные значения являются усредненными относительно изменений температуры окружающей среды.

ОБЕСПЕЧЕНИЕ ИЗОЛЯЦИИ ТРАНЗИСТОРНЫХ СТРУКТУР

Система изоляции интегральных схем на структурах КНИ включает в себя как области межприборной изоляции (Shallow Trench Isolation, STI), так и слой диоксида кремния, расположенный ниже областей стоков и истоков транзисторов (Buried Oxide, BOX) [9]. С помощью BOX в пластине выделяется слой для формирования электронных компонентов, что позволяет ограничить распространение носителей заряда на весь объем подложки и тем самым уменьшить токи утечки при высоких температурах.

Также токи утечки можно уменьшить, приведя к физическому контакту области STI и BOX (рис.1).

Данный прием использован при создании высокотемпературной КНИ КМОП-технологии инженерами Honeywell и IBM. На рис.1 показан КНИ МОП-транзистор, полностью изолированный

диэлектрическими областями STI, BOX и ILD (Inter Level Dielectric).

В отличие от транзисторов Honeywell и IBM, МОП-транзисторы фирмы XFAV с технологическими нормами 0,18 мкм предполагают их использование в диапазоне температур от -40 до 175°C . Уменьшение максимальной температуры, при которой возможна работа транзисторов обусловлено, в том числе, неполной изоляцией электронных компонентов друг от друга (рис.2). На рис.2 выделены места соединения карманов различных транзисторов: контакт диэлектриков STI и BOX не предусмотрен.

Задача изоляции металлических шин и областей стока, истока и затвора МОП-транзистора решается с помощью использования межуровневых диэлектрических материалов (Inter Level Dielectric, ILD). В качестве ILD, в том числе в высокотемпературных интегральных схемах, используется борфосфосиликатное стекло (Borophosphosilicate Glass, BPSG) и диэлектрики с низкой диэлектрической постоянной (*low-k*-диэлектрики).

При повышенных температурах, вследствие разных значений коэффициентов температурного расширения диэлектриков и металлов, происходит расслоение ILD. Минимальное количество высокотемпературных дефектов достигается при использовании материала BPSG. В частности, BPSG используется в качестве ILD в высокотемпературных интегральных схемах Honeywell [8, 10], так как значение коэффициента температурного расширения данного материала ($\sim 5,5 \cdot 10^{-6} \text{ }^{\circ}\text{C}^{-1}$) наиболее близко к аналогичному значению для вольфрама ($4,3 \cdot 10^{-6} \text{ }^{\circ}\text{C}^{-1}$) – материала шин контактных переходов между металлическими шинами. При этом обеспечивается адгезия BPSG и алюминия, используемого в качестве материала для шин металлизации.

В свою очередь, *low-k*-диэлектрики используются с медной металлизацией, чем обеспечиваются оптимальные значения электрической проводимости и минимальный дрейф носителей заряда из металлической шины в объем диэлектрика.

ОСОБЕННОСТИ СИСТЕМЫ МЕТАЛЛИЗАЦИИ В ВЫСОКОТЕМПЕРАТУРНЫХ ИС

Вследствие деградационных процессов и эффектов, возникающих в интегральных схемах при повышении температуры, уменьшается конструкционная и архитектурная сложность высокотемпературных

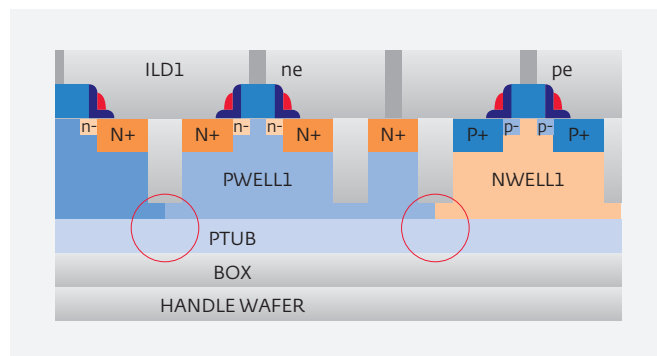


Рис.2. Схематическое изображение конфигурации МОП-транзисторов семейства XT018

интегральных схем. В частности, упрощается система металлических шин и соединений.

Так, в конструкцию высокотемпературного ПЛИС, разработанного Honeywell, входит четырехуровневая система металлизации [3]. С помощью данной системы металлических проводников также возможно создание высокотемпературных БМК, использование которых позволяет, наряду с использованием ПЛИС, решить весь спектр задач, для решения которых необходимо использование высокотемпературных микросистемных интегральных схем.

Для семейства электронных компонентов 7RF производства IBM разработана система металлизации с возможностью изменять число уровней от трех до пяти в зависимости от уровня сложности интегральной схемы (фактически, от числа транзисторов в интегральной схеме) [5].

В отличие от технологических решений Honeywell и IBM, рассчитанных на работу в диапазоне температур от -60 до 250°C , семейство транзисторов XT018 производства XFAV, рассчитанное на температуры от -60 до 175°C , включает шестиуровневую систему металлизации [4].

Следует отметить, что с увеличением количества уровней металлизации в интегральных схемах уменьшается их температурный диапазон.

При производстве интегральных схем используется ограниченное количество вариантов исполнения системы металлических шин и соединений. К их числу относятся металлизация с алюминиевыми шинами и вольфрамовыми межуровневыми переходами и металлизация с медными шинами и медными межуровневыми переходами.

Так как при повышении температуры происходит неравномерное расширение диэлектрических и проводящих структур с последующим

их расслоением, то при выборе материалов для системы металлизации высокотемпературных интегральных схем необходимо учитывать их коэффициенты температурного расширения. Так, система металлизации, состоящая из алюминиевых шин и вольфрамовых межуровневых переходов, менее устойчива к высокотемпературным воздействиям по сравнению с металлизацией с медными шинами и медными межуровневыми переходами. Так как коэффициент температурного расширения алюминия ($22,2 \times 10^{-6} \text{ }^\circ\text{C}^{-1}$) почти в четыре раза больше аналогичного показателя для вольфрама ($4,3 \times 10^{-6} \text{ }^\circ\text{C}^{-1}$), то использование меди ($16,6 \times 10^{-6} \text{ }^\circ\text{C}^{-1}$) в качестве материала металлических шин и вертикальных соединений позволяет избежать расслоений между различными уровнями металлизации при высоких температурах.

Вследствие этого, медная металлизация используется в высокотемпературных интегральных схемах Honeywell, а для семейства высокотемпературных электронных компонентов XT018 XFAV предусмотрено два вышеприведенных варианта системы металлизации.

ВЫВОДЫ

При разработке отечественных высокотемпературных МОП-транзисторов следует учесть, что КНИ МОП-транзисторы фирмы Honeywell, созданные на основе радиационно-стойкой активной элементной базы, по технологии изготовления удовлетворяют возможностям отечественной промышленной технологии микроэлектроники. При этом технология изготовления подобных МОП-транзисторов может быть внедрена в базовый технологический процесс отечественных предприятий микроэлектроники.

Таким образом, из рассмотренных вариантов в качестве прототипа следует принять КНИ МОП-транзисторы фирмы Honeywell, созданные на основе радиационно-стойкой активной элементной базы. Данные транзисторы имеют напряжение питания 5 В при длине канала 0,8 мкм.

Выбор указанной технологии в качестве прототипа обусловлен возможностями отечественных микроэлектронных предприятий по выпуску активной элементной базы, включающей п- и р-канальные МОП-транзисторы и удовлетворяющей критериям:

- минимальный размер затвора МОП-транзистора не более 0,5 мкм;
- полную диэлектрическую изоляцию всех транзисторов;

- количество слоев металлизации – не менее трёх;
- минимальную наработку на отказ конструктивных элементов – не менее 100 000 ч при температуре не менее 225°C ;
- пороговые напряжения МОП-транзисторов в диапазоне 0,8–1,6 В.

При этом среди технологий электронных компонентов, производимых в составе СБИС ОАО "НИИМЭ и Микрон", наиболее близкими к КНИ МОП-транзисторам Honeywell параметрами обладают высоковольтные (напряжение питания 5 В) радиационно-стойкие КНИ МОП-транзисторы из состава линейки электронных компонентов КНИ 180.

Работа выполнена при поддержке Министерства образования и науки Российской Федерации в рамках реализации федеральной целевой программы "Исследования и разработки по приоритетным направлениям развития научно-технического комплекса России на 2014–2020 годы" (соглашение № 14.576.21.0063 по теме "Исследование конструктивно-технологических решений для разработки элементной компонентной базы высокотемпературной микроэлектроники на структурах кремний на изоляторе".

ЛИТЕРАТУРА

1. **Красников Г.Я.** Конструктивно-технологические особенности субмикронных МОП-транзисторов: В 2-х ч. – М., 2004. Ч. 2. 535 с.
2. **Mantooth, A.** Emerging Capabilities in Electronics Technologies for Extreme Environments Part I – High Temperature Electronics / Н. Alan Mantooth, Mohammad M. Mojarradi, Wayne Johnson // IEEE Power Electronics Society NEWSLETTER, Vol. 18. 2006. № 1. P. 9–14.
3. **Ohme, B.** Final Report Deep Trek Re-configurable Processor for Data Acquisition (RPDA) / B. Ohme, W. Fincham. – United States Department of Energy National Energy Technology Laboratory, 2009. – 122 p. – [Electronic resource]: <http://www.netl.doe.gov>. – [Mode of Access]: http://www.netl.doe.gov/File%20Library/Research/Oil-Gas/NT42947_FinalReport.pdf. – Title from the screen. – [Date of Access]: 01.11.2014.
4. 0,18 μm Process Family: XT018. 0.18 Micron HV SOI CMOS Technology // XT018 Data Sheet. – X-FAB Semiconductor Foundries AG, 2014. – 11 p. – [Electronic resource]: <http://www.xfab.com>. – [Mode of Access]: http://www.xfab.com/fileadmin/X-FAB/Download_Center/Technology/SOI/XT018_Data_sheet.pdf. – Title from the screen. – [Date of Access]: 14.10.2014.

5. Foundry technologies 180-nm CMOS, RF CMOS and SiGe BiCMOS // Data Sheet. – IBM Microelectronics Division. – 4 p. – [Electronic resource]: <http://rfic.eecs.berkeley.edu>. – [Mode of Access]: <http://rfic.eecs.berkeley.edu/files/180nm-techbrief02.pdf>. – Title from the screen. – [Date of Access]: 04.11.2014.
6. **Красников Г.Я., Орлов О.М.** Отличительные особенности и проблемы КМОП-технологии при уменьшении проектной нормы до уровня 0.18 мкм и меньше // Российские нанотехнологии. 2008. Т. 3. № 7-8. С. 124-128.
7. **Ohme, В.** High Temperature SOI CMOS Electronics Development The Deep Trek Project / В. Ohme, J. Rogers, E. Mallison // HITEN 2005. – Plymouth: Honeywell International Inc., 2005. – 8 p. – [Electronic resource]: <http://aerospace.honeywell.com>. – [Mode of Access]: http://aerospace.honeywell.com/~media/UWSAero/common/documents/myaerospacecatalog-documents/Missiles-Munitions/High_Temperature_SOI_CMOS_Electronics_Development_Deep_Trek_HITEN_2005.pdf. – Title from the screen. – [Date of Access]: 01.11.2014.
8. Technology and Tool Kit Development for the U.S. Department of Energy Deep Trek Program / В. Ohme [et al.] // HITEN 2005. – Plymouth: Honeywell International Inc., 2005. 6 p. [Electronic resource]: <http://aerospace.honeywell.com>. – [Mode of Access]: http://aerospace.honeywell.com/~media/Images/Plymouth%20Website%20PDFs/High%20Temperature%20Electronics/HiTempElec%20Tech%20Articles/TechnologyandToolKit_Development_for_the_Deep_Trek_Program_HITEN_2005.ashx. – Title from the screen. – [Date of Access]: 01.11.2014.
9. **Красников Г.Я., Лукасевич М.И., Сулимин А.Д.** СТРУКТУРА – КРЕМНИЙ НА ИЗОЛЯТОРЕ ДЛЯ СБИС (ВАРИАНТЫ). Патент на изобретение RUS 2149482. Номер заявки: 98123896/28. Дата регистрации: 30.12.1998. Опубл. 20.05.2000. МПК: H01L27/12.
10. Updated Results from Deep Trek High Temperature Electronics Development Programs / В. Ohme [et al.]. – Plymouth: Honeywell International Inc., 2007. – 8 p. – [Electronic resource]: <http://aerospace.honeywell.com>. – [Mode of Access]: http://aerospace.honeywell.com/~media/Images/Plymouth%20Website%20PDFs/High%20Temperature%20Electronics/HiTempElec%20Tech%20Articles/Updated_results_from_Deep_Trek_Programs_Sept_2007.ashx. – Title from the screen. – [Date of Access]: 01.11.2014.

ИТОГОВОЕ РЕШЕНИЕ МЕЖДУНАРОДНОЙ КОНФЕРЕНЦИИ "МИКРОЭЛЕКТРОНИКА-2015" "ИНТЕГРАЛЬНЫЕ СХЕМЫ И МИКРОЭЛЕКТРОННЫЕ МОДУЛИ – ПРОЕКТИРОВАНИЕ, ПРОИЗВОДСТВО И ПРИМЕНЕНИЕ"

г. Алушта 2 октября 2015 года

Международная конференция "Микроэлектроника-2015" "Интегральные схемы и микроэлектронные модули – проектирование, производство и применение", проходившая с 28 сентября по 2 октября 2015 года в г. Алушта (Крым), собрала 206 специалистов радиоэлектронной отрасли, ведущих ученых РАН и ВУЗов, представивших 86 предприятий и образовательных учреждений из 23 регионов России, а также Республики Беларусь, Республики Армения, Китайской Народной Республики. На пленарных заседаниях и 8 секциях сделано 158 докладов по следующим направлениям радиоэлектроники и микроэлектроники:

- основные тенденции развития микро- и нанотехнологий;
- навигационно-связные СБИС и модули;
- интегральные схемы для аппаратуры космического назначения;
- полужаказные СБИС, аналоговые и аналого-цифровые микросхемы, микропроцессоры и микроконтроллеры, системы на кристалле;
- СВЧ-модули и интегральные схемы;
- САПР СБИС;
- микросистемы на основе технологий микроэлектроники;
- материалы микро- и нанoeлектроники;
- бортовые информационно-управляющие системы;
- вопросы совершенствования нормативной базы создания и применения ЭКБ в современных условиях.

Проведены "круглые столы" по вопросам перспектив развития отечественных индустрии и рынка микроэлектроники.

Конференция показала высокий уровень исследований и разработок в области отечественной микросхемотехники, системотехники и технологии микроэлектроники, а также стремление специалистов в этих областях к организации взаимодействия и концентрации усилий для достижения синергетического эффекта в развитии своей отрасли, в связи с чем участники Международной конференции приняли следующее

РЕШЕНИЕ

1. Учитывая положительные результаты проведенной работы и заинтересованность основных предприятий отрасли, считать организацию и проведение Международной конференции успешным. Международные конференции по данной тематике проводить ежегодно.
2. Ходатайствовать перед Министерством промышленности и торговли РФ придать Международной конференции статус ежегодной Международной конференции в области микронанoeлектроники и системотехники с постоянно действующим Президиумом в составе:
 - Хохлов С.В. – директор Департамента радиоэлектронной промышленности Министерства промышленности и торговли РФ – председатель Президиума;
 - Красников Г.Я. – генеральный директор ОАО "НИИМЭ и Микрон", академик РАН, профессор;
 - Шпак В.В. – генеральный директор АО "НИИМА "Прогресс", к.э.н.;
 - Чаплыгин Ю.А. – ректор НИУ МИЭТ; член-корр. РАН, д.т.н., профессор;

- Немудров В.Г. – главный научный руководитель АО "НИИМА "Прогресс", д.т.н., профессор;
 - Шелепин Н.А. – первый заместитель генерального директора ОАО "НИИМЭ и Микрон", д.т.н, профессор;
 - Русаков С.Г. – заместитель директора ИППМ РАН по научной работе, член-корр. РАН, д.т.н., профессор;
 - Корнеев И.Л. – первый заместитель генерального директора АО "НИИМА "Прогресс" по разработкам и исследованиям, к.т.н.;
 - Завалин Ю.В. – заместитель генерального директора АО "НИИМА "Прогресс" по САПР, АСУ и разработке СБИС специального назначения.
3. Считать важнейшими мерами по опережающему развитию отечественной микроэлектронной индустрии следующие:
- I. В части кадрового обеспечения:**
- целевая подготовка квалифицированных специалистов по разработке и применению САПР СБИС, технологии и микросистемной технике на базе ведущих вузов, включая обучение в магистратуре и аспирантуре по соответствующим специальностям;
 - расширение числа базовых университетов по подготовке высококвалифицированных специалистов в области микронаноэлектроники и системотехники, САПР СБИС, на основе опыта и с координацией этого процесса НИУ МИЭТ.
- II. В части разработки:**
- восстановление практики проведения на конкурсной основе НИР по перспективным направлениям, предшествующих постановке ОКР с серийным освоением производства, НИР по развитию новых технологий и оборудования для МЭМС;
 - разработка отечественных САПР СБИС, а также САПР микросистемной техники и 3D-сборки, в том числе с организацией в рамках Российского научного фонда специальных конкурсов по разработке инструментальных средств САПР СБИС для объединенных коллективов, включающих специалистов академических институтов и специалистов предприятий-разработчиков отечественной элементной базы;
 - разработка технологий и конструкций МЭМС, НЭМС, МОЭМС;
 - разработка пакетов программ для моделирования радиационного воздействия и электромагнитных расчетов;
 - обеспечение при выполнении ОКР контроле-пригодности ЭКБ с учетом возможностей современного контрольно-измерительного и испытательного оборудования, обязательность применения аттестованных средств измерений на всех этапах ОКР;
 - создание средств разработки и технологий изготовления подложек для ВГА-корпусов с количеством выводов 500 и более, а также разработки и технологий изготовления СВЧ-корпусов.
- III. В части производства:**
- освоение современных биполярных, высоковольтных и смешанных технологий на отечественных фабриках;
 - организация современных кристалльных производств уровня 130–90 нм SiGe БИС, обеспечивающих предельные частоты транзисторов 200–300 ГГц, с радиационно-стойкими КМОП-структурами, соответствующих требованиям, предъявляемым к военной, космической и специальной технике;
 - создание с поддержкой государства мощного сборочного производства микросхем в пластиковые корпуса большинства типов, в том числе с приемкой 5;
 - создание производства СВЧ-корпусов с приемкой 5.
- IV. В организационно-технической части:**
- введение налоговых льгот для фабрик-изготовителей кристаллов СБИС с целью снижения себестоимости отечественной продукции и повышения ее конкурентоспособности;
 - окончательное решение вопросов разграничения полномочий между Минобороны России и Минпромторгом России относительно ведения ограничительного перечня разрешенной к применению ЭКБ для ВВСТ;
 - решение вопроса о передаче прав интеллектуальной собственности на разработанные в рамках НИОКР изделия Минпромторгом России предприятиям-разработчикам для коммерческого использования;
 - создание и ведение во ФГУП "МНИИРИП" централизованной базы технических данных по разработанным изделиям с целью продвижения продукции в среде отечественных потребителей;
 - организация взаимодействия между различными министерствами Правительства РФ и отраслевыми подразделениями Минпромторга РФ с целью выявления интересов конечных потребителей микроэлектронной про-

- дукции (например, сельскохозяйственные производители, предприятия автомобильной промышленности, МЧС и т.д.), согласования с ними требований к микроэлектронной продукции отечественного производства;
- включение в обязательную поставку микропроцессоров, микроконтроллеров, систем на кристалле, систем в корпусе средства разработки СПО, а также поставку ОПО;
 - нормативное обеспечение оперативного перевода изделий гражданского назначения на спецприменения, а также обратного процесса, включая обеспечение двойного назначения высокопроизводительных вычислительных комплексов, разработанных для специальных приложений;
 - создание нормативной базы по регулированию взаимодействия разработчиков РЭА и ЭКБ при сквозном проектировании СнК и СвК.
4. Выступить с инициативой перед Правительством РФ (Министерством промышленности и торговли РФ) о принятии экстренных мер с привлечением частных инвесторов по ускорению создания отечественной современной производственно-технологической базы микронаноэлектроники нанометрового уровня, в том числе связанных с созданием благоприятного налогового режима.
 5. Ходатайствовать перед Правительством РФ (Министерством промышленности и торговли РФ) в рамках реализации Госпрограммы развития радиоэлектроники предусмотреть выделение необходимых ресурсов на воссоздание и развитие отечественных современных систем автоматизированного проектирования (САПР), радиоэлектроники и микроэлектроники, создав для этого на базе АО "НИИМА "Прогресс" специальный Центр САПР.
 6. Выступить с инициативой перед Правительством РФ в целях эффективной реализации политики поддержки и развития рынка отечественной ЭКБ принять во исполнение положений Постановления Правительства РФ № 719 от 17.07.2015 г. нормативные акты, позволяющие обеспечить государственную поддержку продажи отечественной продукции с высокой степенью локализации на отечественном массовом рынке. С этой целью предлагается нормативно сформулировать требование, в соответствии с которым продукция российских производителей (микросхемы, модули и аппаратура), имеющая высокую степень локализации и конкурентную цену, имеет приоритет при закупках для государственных и муници-

пальных нужд, для использования в государственных технических системах, таких как ЭРА-ГЛО-НАСС, а также при осуществлении закупок компаниями с преобладающим государственным участием (государственным корпорациям, акционерным обществами с государственным участием), получающими дополнительную государственную поддержку (РЖД, Газпром, Роснефть, Транснефть, ВТБ, Сбербанк, страховые компании и т.д.) Установить при осуществлении таких закупок обязательные квоты по приобретению продукции российских производителей, имеющей высокую степень отечественной локализации, в размере не менее 10% от суммы закупок. При этом при закупке отечественной продукции приоритет должна иметь продукция с большей степенью локализации при обеспечении конкурентной цены и качества.

7. Рекомендовать предприятиям-разработчикам и потребителям принять эффективные меры по импортозамещению ЭКБ с учетом проведения межотраслевой унификации блоков и узлов радиоэлектронной аппаратуры и построение перспективных конструкций РЭА с применением технологии сквозного проектирования СБИС типа система-на-кристалле и система-в-корпусе.
 8. В целях наиболее эффективной работы по достижению единых для микронаноэлектронной отрасли задач силами и с участием предприятий и организаций, участвовавших в Международной конференции, создать некоммерческую организацию – Всероссийскую ассоциацию разработчиков и потребителей микронаноэлектронной ЭКБ, приборов и систем.
 9. При проведении последующих ежегодных Международных конференций рекомендовать организаторам включать в состав участников и обеспечивать присутствие представителей органов исполнительной власти, осуществляющих государственную политику в отрасли и смежных отраслях, и представителей предприятий, организаций, органов, являющихся разработчиками и потребителями ЭКБ, МЭМ и РЭА.
- Настоящее итоговое решение Международной Конференции одобрено большинством участников Конференции.

Президент Международной конференции

"Микроэлектроника-2015"

"Интегральные схемы и микроэлектронные модули – проектирование, производство и применение"
академик РАН Г.Я.Красников

Председатель Оргкомитета В.Г.Немудров

ЭФФЕКТ РЕЗИСТИВНОГО ПЕРЕКЛЮЧЕНИЯ В СТРУКТУРАХ ПАМЯТИ НА ОСНОВЕ ОКСИДА КРЕМНИЯ

Рассмотрены варианты структур резистивной памяти, эксперименты и гипотезы, связанные с механизмом переключения проводимости оксида кремния. На основе микроструктурных исследований активного слоя представлена феноменологическая модель, согласно которой нестехиометрический оксид кремния представляется в виде твердого раствора SiO_2 с растворенным в нем кремнием. Модель позволяет объяснить ряд экспериментально наблюдаемых явлений, в том числе зависимость состояния ячейки от характеристик управляющих импульсов.

Ключевые слова: резистивная память, нестехиометрический оксид кремния, твердый раствор, нанокристаллиты.

Сведения об авторах

Захаров Павел Сергеевич, Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, pzakharov@mikron.ru

Итальянцев Александр Георгиевич, д. ф.-м. н.; профессор, Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, aitalyantssev@mikron.ru

МЕТОД ВЕРИФИКАЦИИ RTL-ОПИСАНИЙ ЦИФРОВЫХ СХЕМ, ТАКТИРУЕМЫХ НЕСКОЛЬКИМИ СИНХРОСИГНАЛАМИ

В данной статье рассматривается метод верификации RTL-описаний цифровых схем, имеющих несколько сигналов синхронизации. Метод основан на учете паразитных эффектов при генерации тактовых сигналов на этапе функциональной верификации. К таким эффектам относятся: случайное отклонение фронтов тактовых сигналов от их идеальных положений и случайное время начала генерации синхросигналов. В статье приводится пример моделирования таких сигналов на языке Verilog, а также рассмотрено применение данного метода в составе функциональной верификации цифровой схемы, тактируемой двумя синхросигналами.

Ключевые слова: функциональная верификация, RTL-описание, случайные отклонения, асинхронные тактовые сигналы.

Сведения об авторах

Нидеккер Леонид Георгиевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, lnidekker@mikron.ru

Алексеев Михаил Николаевич; Cadence Design System Inc., 124498, Россия, Москва, Зеленоград, корп. 4806, д. 5, стр. 20, alekseev@cadence.com

Эннс Виктор Иванович, к. т. н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, venns@mikron.ru

Зайцев Владимир Вениаминович; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, vzaytsev@mikron.ru

МЕТОДЫ МУЛЬТИИНТЕРВАЛЬНОГО АНАЛИЗА БЫСТРОДЕЙСТВИЯ НАНОЭЛЕКТРОННЫХ СХЕМ НА ЛОГИЧЕСКОМ УРОВНЕ

Работа посвящена решению проблемы учета неопределенности технологических и схемных параметров при анализе быстродействия сложных цифровых схем. Предлагается метод анализа быстродействия СФ-блоков, обеспечивающий повышение точности анализа минимальных и максимальных задержек на логическом уровне по сравнению с классическими методами статического временного анализа за счет совместного распространения вещественных интервалов задержек и булевой информации о векторах переключений, для которых эта задержка достижима.

Ключевые слова: SP-граф, сложно-функциональный блок (СФ-блок), логико-временной анализ, статический временной анализ

Сведения об авторах

Гаврилов Сергей Витальевич, д. т. н., профессор; Институт проблем проектирования в микроэлектронике РАН (ИППМ РАН), Зеленоград; 124365, Москва, Зеленоград, ул. Советская д. 3; sergey_g@ippm.ru

Иванова Галина Александровна; Институт проблем проектирования в микроэлектронике РАН (ИППМ РАН), Зеленоград; 124365, Москва, Зеленоград, ул. Советская д. 3; pirutina_g@ippm.ru

RESISTIVE SWITCHING PHENOMENON IN SILICON OXIDE-BASED MEMORY STRUCTURES

Resistive memory device structures, experiments and hypotheses related to silicon oxide conductivity switching mechanism. Based on active layer microstructural investigations phenomenological model is presented. According to the model nonstoichiometric silicon oxide is considered SiO_2 solid solution with dissolved silicon. The model allows explaining variety of experimentally observed phenomena including memory cell state dependence upon control pulses characteristics.

Keywords: resistive memory, nonstoichiometric silicon oxide, solid solution, nanocrystals.

Data of authors

Pavel S. Zakharov, Molecular electronics research institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, pzakharov@mikron.ru

Alexander G. Italyantsev, Dr. Sci., professor, Molecular electronics research institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, aitalyantssev@mikron.ru

METHOD OF VERIFICATION OF RTL DESCRIPTION OF DIGITAL CIRCUITS CLOCKED BY MULTIPLE CLOCKS

In this article method of verification of RTL description of digital circuits clocked by multiple clocks is considered. The main idea is add parasitic effects to clocks during functional verification. These effects are random deviation of clock edges from ideal position and random time of start clock generation. In this paper an example of clock generation with parasitic effects used Verilog HDL is provided. Also considered the functional verification of digital circuit clocked by two clocks.

Keywords: functional verification, RTL description, random deviation, multiple clocks, clock domain crossing.

Data of authors

Leonid G. Nidekker; Molecular Electronic Research Institute, JSC, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, lnidekker@mikron.ru

Mikhail N. Alekseev, Cadence Design System Inc, 124498, Russian Federation, Moscow, Zelenograd, k. 4806, d. 5, s. 20, alekseev@cadence.com

Viktor I. Enns, Ph. D.; Molecular Electronic Research Institute, JSC, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, venns@mikron.ru

Vladimir V. Zaytsev; Molecular Electronic Research Institute, JSC, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, vzaytsev@mikron.ru

LOGICAL LEVEL MULTI-INTERVAL PERFORMANCE ANALYSIS METHODS FOR NANO-ELECTRONIC CIRCUITS

This paper is dedicated to solving the problems of complex digital circuits performance analysis with the uncertainty of technological and circuit parameters. The traditional performance analysis of test stimulus sequence orders the events during time, while the proposed technique provides space ordering. This paper describes the method, which provides considerable logic level interval delay analysis accuracy versus the famous approaches accounting for the simultaneous multiple input switching.

Keywords: SP-DAG, IP-block, logic-timing analysis, static timing analysis.

Data of authors

Gavrilov Sergey Vitalievich. Dr. Sc., professor, Institute for Design Problems in Microelectronics of Russian Academy of Sciences, Bid. 3, Sovetskaya ul., Zelenograd, Moscow, Russia, 124498 e-mail: sergey_g@ippm.ru

Ivanova Galina Aleksandrovna. Institute for Design Problems in Microelectronics of Russian Academy of Sciences, Bid. 3, Sovetskaya ul., Zelenograd, Moscow, Russia, 124498 pirutina_g@ippm.ru

ОПТИМИЗАЦИЯ СТАТИЧЕСКОГО РЕЖИМА ГЕТЕРОСТРУКТУРНЫХ БИПОЛЯРНЫХ ТРАНЗИСТОРОВ В УСИЛИТЕЛЬНЫХ УСТРОЙСТВАХ СВЧ-ДИАПАЗОНА

В работе рассмотрены вопросы оптимизации статического режима гетероструктурных биполярных транзисторов с базой SiGe. Разработаны рекомендации по установке статического режима для оптимальных усилительных, частотных и шумовых характеристик.

Ключевые слова: SiGe, гетероструктурный биполярный транзистор, кремний-германиевый слой базы, оптимизация статических характеристик.

Сведения об авторах

Тимошенко Валерий Петрович, д.т.н., профессор; Федеральное государственное автономное образовательное учреждение высшего образования "Национальный исследовательский университет "Московский институт электронной техники". 124498, Россия, Москва, Зеленоград, площадь Шокина, дом 1, valer104@hotmail.com.

Адамов Юрий Федорович, д.т.н., профессор; Институт проблем проектирования в микроэлектронике Российской Академии наук, 124498, г. Москва, г. Зеленоград, ул. Советская д. 3, adamov@ippt.ru
Тимошенко Павел Валерьевич; Федеральное государственное автономное образовательное учреждение высшего образования "Национальный исследовательский университет "Московский институт электронной техники"; 124498, г. Москва, г. Зеленоград, площадь Шокина, дом 1, cator@yandex.ru

ОПТИМИЗАЦИЯ ПРОЦЕССОВ ПОДБОРА АНАЛОГОВ ИЗДЕЛИЙ ЭЛЕКТРОННОЙ КОМПОНЕНТНОЙ БАЗЫ

В данной статье рассмотрены проблемы, связанные с подбором аналогов изделий электронной компонентной базы (ЭКБ). Проанализированы основные причины и методы подбора. Выявлена и обоснована необходимость применения специального компьютерного программного обеспечения. На основе проведенного автором исследования, предлагается применять в качестве инструментария программное обеспечение "Дейтрон".

Ключевые слова: электронная компонентная база, радиоэлектронная аппаратура, аналог, импортозамещение, электроника/радиоэлектроника, номенклатура.

Сведения об авторах

Рубцов Юрий Васильевич, д.тех.н.; Открытое акционерное общество "Центральное конструкторское бюро "Дейтрон", 124460, Россия, Москва, Зеленоград, дом 100, rubtsov@deyton.com

ИСПОЛЬЗОВАНИЕ МЕТОДОВ ФИЗИКО-ХИМИЧЕСКОГО АНАЛИЗА ПРИ РАЗРАБОТКЕ ТЕХНОЛОГИИ МЕТАЛЛИЗАЦИИ КЕРАМИКИ ИЗ НИТРИДА АЛЮМИНИЯ

При разработке технологии металлизации керамических подложек из нитрида алюминия в НПО "НИИТАЛ" выполнен комплекс исследований состава, структуры и свойств материалов с использованием различных методов физико-химического анализа (ФХА). Приведены результаты исследований, выполненных методами рентгеноспектрального микроанализа и цветной катодолюминесценции в растровом электронном микроскопе. Показано, что эти методы являются наиболее информативными методами исследования при разработке технологии металлизации высокотемпературной керамики из нитрида алюминия.

Ключевые слова: металлизация керамики из нитрида алюминия, состав, структура, свойства.

Сведения об авторах

Серегин Вячеслав Сергеевич, д.тех.н.; Научно-производственное объединение "НИИТАЛ", 124460, г. Москва, Зеленоград, Панфиловский пр., 10, info_niital@mail.ru

Томиллин Николай Алексеевич, д.тех.н.; Научно-производственное объединение "НИИТАЛ", 124460, г. Москва, Зеленоград, Панфиловский пр., 10, info_niital@mail.ru

Иванников Петр Валентинович, к.ф.-м.н.; Научно-производственное объединение "НИИТАЛ", 124460, г. Москва, Зеленоград, Панфиловский пр., 10, info_niital@mail.ru

Пилавова Елена Сергеевна; Научно-производственное объединение "НИИТАЛ", 124460, г. Москва, Зеленоград, Панфиловский пр., 10, info_niital@mail.ru

ЭВОЛЮЦИОННЫЕ ПУТИ РАЗВИТИЯ МИКРОЭЛЕКТРОННОЙ ТЕХНОЛОГИИ НА ОСНОВЕ СИСТЕМ В КОРПУСЕ ДЛЯ БОРТОВЫХ КОСМИЧЕСКИХ СИСТЕМ

Впервые в России разработаны теория и методические основы, подходы и принцип создания, развития и целевого использования инновационных космических микросистем в корпусе как основы макроуровня перспективных микроспутников. Прогрессивная технология позволяет снизить массогабаритные характеристики изделия, его энергопотребление, повысить функциональность в единице объема, сократить цикл "разработка-выпуск" новых космических аппаратов.

Ключевые слова: наноспутники, системы в корпусе, космические аппараты.

Сведения об авторах

Данилин Николай Семенович, д.т.н., профессор; Открытое акционерное общество "Российские космические системы", 111250, Россия, г. Москва, ул. Авиамоторная, д. 53, n_danilin@rambler.ru

Булаев Иван Юрьевич, "Российские космические системы", 111250, Россия, г. Москва, ул. Авиамоторная, д. 53.

STATIC MODE HETEROJUNCTION BIPOLAR TRANSISTOR OPTIMIZATION IN RF AMPLIFIERS

Static mode optimizations of heterostructure HBT are considered. Recommendations for setting of the static parameters for optimal gain, noise and speeding characteristics are done.

Keywords: SiGe, heterojunction bipolar transistor, silicon-germatium base, optimization of static characteristics.

Data of authors

Valery Timoshenkov, Dr.Sc., professor, National Research University – Moscow Institute of Electronic Technic, Bld. 1, Shokin Square, Zelenograd, Moscow, Russia, 124498 valer104@hotmail.com

Yury Adamov, Dr.Sc., Institute for Design Problems in Microelectronics of Russian Academy of Sciences Bid. 3. Sovetskaya ul., Zelenograd, Moscow, Russia, 124498, adamov@ippm.ru

Pavel Timoshenkov, National Research University – Moscow Institute of Electronic Technic, Bld. 1, Shokin Square, Zelenograd, Moscow, Russia, 124498, cator@yandex.ru

OPTIMIZATION OF SELECTION PROCESSES ANALOGUES OF ELECTRONIC COMPONENTS

This article considers the selection of analogues of electronic components. Analyzed the underlying causes and methods of selection. And revealed the necessity of the use of special computer software. Based on the author's research, it is proposed to use the software "Deytron".

Keywords: electronic component base, electronic equipment, analog, import substitution, electronics, nomenclature.

Data of authors

Rubtsov Yu.V., Dr. Sci.; joint-stock company "Central design office "Deyton", 124460, Russian Federation, Moscow, Zelenograd, k.100, rubtsov@deyton.com

APPLICATION OF PHYSICO-CHEMICAL ANALYSIS METHODS TO DEVELOPING OF ALN CERAMIC METALLIZATION TECHNOLOGY

Scientific and Production Association "NIITAL" has carried out the complex research in developing of AlN ceramic substrate metallization technology. Different methods of physicochemical analysis have been used to investigate composition, structure and properties of materials. We present the results of SEM X-ray microanalysis and color cathodoluminescence investigations. We have shown that these methods are the most informative ones to develop metallization technology of highly heat conducting AlN ceramics.

Keywords: AlN ceramic metallization, highly conducting ceramic, composition, structure, properties.

Data of authors

Seregin Vyacheslav Sergeevich doctor of sciences NPO "NIITAL", 124460, Moscow, Zelenograd, Panfilovskiy prospect, info_niital@mail.ru

Tomilin Nikolai Alekseevich doctor of sciences NPO "NIITAL", 124460, Moscow, Zelenograd, Panfilovskiy prospect, 10, info_niital@mail.ru

Ivanikov Petr Valentinovich Ph.D NPO "NIITAL", 124460, Moscow, Zelenograd, Panfilovskiy prospect, 10, info_niital@mail.ru

Pilavova Elena Sergeevna NPO "NIITAL", 124460, Moscow, Zelenograd, Panfilovskiy prospect, 10, info_niital@mail.ru

INTRODUCTION OF NEW MICROELECTRONIC TECHNOLOGIES INTO ON-BOARD SPACE EQUIPMENT – SYSTEM IN PACKAGE

For the first time in Russia the theory and methodological basis, approaches and principles of creation, development and proper use of innovative space microsystems in package were developed as the foundation of the macrolevel of advanced microsatellites. Innovative technology allows to reduce the product weight-size parameters and power consumption, increase the functionality per unit volume, and shorten the "development-production" cycle of new spacecraft.

Keywords: nanosatellites, System in Package (SiP), spacecraft.

Data of authors

Danilin Nikolay Semenovich, Dr. Sci, professor, Joint Stock Company "Russian Space Systems", 111250, Russia, Moscow, Aviamotornaya St., 53, n_danilin@rambler.ru.

Bulaev Ivan Yurjevich, Joint Stock Company "Russian Space Systems", 111250, Russia, Moscow, Aviamotornaya St., 53.

СТРУКТУРНЫЕ И ЭЛЕКТРОФИЗИЧЕСКИЕ ОСОБЕННОСТИ ПЕРЕХОДНЫХ ОБЛАСТЕЙ В СИСТЕМЕ $Si-SiO_2-ME$ АННОТАЦИЯ

В работе рассматривается структура переходных областей $Si-SiO_2$ и SiO_2-Me в МДП-системе. Отмечено, что эти области имеют достаточно сложную структуру и простираются вглубь диэлектрика на несколько нанометров. При этом суммарная толщина переходных областей может сравняться и, формально, даже превзойти толщину подзатворного SiO_2 . Наличие таких квази-равновесных переходных областей оказывает отрицательное влияние на электрофизические свойства МДП-структур.

Ключевые слова: граница раздела, переходная область, подзатворный SiO_2 , связи $Si-O$ и $O-Si-O$, дипольно-ориентационное взаимодействие.

Сведения об авторах

Зайцев Николай Алексеевич, д.тех.н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, nzaytsev@mikron.ru

Плотников Юрий Иванович, канд.тех.н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, yplotnikov@mikron.ru

РАЗРАБОТКА ОБОРУДОВАНИЯ И ИССЛЕДОВАНИЕ ТЕХНОЛОГИИ ГЛУБОКОГО ТРАВЛЕНИЯ КРЕМНИЯ

Целью данной работы стали разработка реактора для глубокого травления кремния и технологии глубокого травления кремния, обеспечивающие возможности формирования сквозных отверстий TSV для трехмерной сборки полупроводниковых структур, а также для травления в кремнии канавок с гладкими стенками для формирования щелевой изоляции между элементами интегральных схем.

Ключевые слова: глубокое травление кремния, "Bosch"-процесс, трехмерная сборка, 3D-сборка, гладкие щели.

Сведения об авторах

Гущин Олег Павлович; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, ogushin@mikron.ru

Валеев Адиль Салихович, д.тех.н.; профессор; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, avaleev@mikron.ru

Чамов Александр Анатольевич; Открытое акционерное общество "Научно-исследовательский институт молекулярной электроники и завод Микрон", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, achamov@mikron.ru

Мицын Никита Геннадьевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, nmitsyn@mikron.ru

Долгополов Владимир Миронович, канд.тех.н.; Открытое акционерное общество "Научно-исследовательский институт точного машиностроения", 124460, Россия, Москва, Зеленоград, Панфиловский проспект, д. 10, step455@mail.ru

Одинок Вадим Васильевич, д.тех.н., профессор; Открытое акционерное общество "Научно-исследовательский институт точного машиностроения", 124460, Россия, Москва, Зеленоград, Панфиловский проспект, д. 10, vodinokov@niitm.ru

Немировский Владимир Эдуардович; Открытое акционерное общество "Научно-исследовательский институт точного машиностроения", 124460, Россия, Москва, Зеленоград, Панфиловский проспект, д. 10, vlednem@mail.ru

Иракин Павел Александрович; Открытое акционерное общество "Научно-исследовательский институт точного машиностроения", 124460, Россия, Москва, Зеленоград, Панфиловский проспект, д. 10, irakin@gmail.com

МОДЕЛИРОВАНИЕ ВЛИЯНИЯ ТЗЧ НА РАБОТУ СВЧ СФБ, ИЗГОТОВЛЕННЫХ ПО КМОП КНИ-ТЕХНОЛОГИИ

В статье рассматривается влияние тяжелых заряженных частиц на работу устройств, изготовленных по КМОП КНИ-технологии и технологии объемного кремния. Представлены результаты моделирования попадания тяжелой заряженной частицы в транзисторы, выполненные по данным технологиям.

Ключевые слова: радиационная стойкость, КМОП, КНИ-технология, технология объемного кремния, ТЗЧ.

Сведения об авторах

Атамас Дмитрий Александрович; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, datamas@mikron.ru,

Копцев Дмитрий Анатольевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, dkoptsev@mikron.ru,

Селецкий Андрей Валерьевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, aseletskiy@mikron.ru

Панышев Кирилл Андреевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, kpanyshv@mikron.ru,

Шелепин Николай Алексеевич, д.т.н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, nchelenin@mikron.ru

STRUCTURAL AND ELECTROPHYSICAL FEATURES OF THE TRANSITION REGIONS $Si-SiO_2-ME$

The paper deals with the structure of the transition regions $Si-SiO_2$ and SiO_2-Me in the TIR system. It is noted that these areas have a rather complicated structure and extend deep into the dielectric a few nanometers. At the same time the total thickness transition regions can catch up and, formally, even exceed the gate SiO_2 . The presence of these quasi-equilibrium transition regions have a negative effect on the electrical properties of MJS structures.

Keywords: interface, the transition region, gate SiO_2 , $Si-O$ and $Si-O-Si$ bond, dipol-orientational interaction.

Data of authors

Zaytsev Nikolay Alekseevich, Dr. Sci.; Molecular electronics research institute JSC, 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, nzaytsev@mikron.ru

Plotnikov Yuriy Ivanovich, Ph.D.; Molecular electronics research institute JSC, 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, yplotnikov@mikron.ru

RESEARCH AND DEVELOPMENT OF DEEP SILICON ETCHING EQUIPMENT AND TECHNOLOGY

The target of this work is the research and development of a reactor for deep silicon etching and deep silicon etching technology which provides the TSVs forming possibility for a three-dimensional assembly of semiconductor structures and for smooth sidewalls trenches etching in silicon for trench isolation between elements of integrated circuits forming.

Keywords: deep silicon etching, "Bosch" process, three dimensional assembly, 3D-assembly, smooth sidewalls trenches.

Data of authors

Gushin Oleg Pavlovich. Molecular electronics research institute JSC; 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, ogushin@mikron.ru

Valeev Adil Salihovich. Dr. Sci., professor, Molecular electronics research institute JSC, 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, avaleev@mikron.ru

Chamov Aleksandr Anatolievich. Mikron JSC, 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, achamov@mikron.ru

Mitsyn Nikita Gennadievich. Molecular electronics research institute JSC, 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, nmitsyn@mikron.ru

Dolgoplov Vladimir Mironovich. Ph.D.; JSC "Research institute of precision machine manufacturing", 124460, Russia, Moscow, Zelenograd, Panfilovskiy prospekt, 10, step455@mail.ru

Odinokov Vadim Vasilievich. Dr.Sci., professor, JSC "Research institute of precision machine manufacturing", 124460, Russia, Moscow, Zelenograd, Panfilovskiy prospekt, 10, vodinokov@niitm.ru

Nemirovskiy Vladimir Eduardovich. JSC "Research institute of precision machine manufacturing", 124460, Russia, Moscow, Zelenograd, Panfilovskiy prospekt, 10, vlednem@mail.ru

Irakin Pavel Aleksandrovich. JSC "Research institute of precision machine manufacturing", 124460, Russia, Moscow, Zelenograd, Panfilovskiy prospekt, 10, irakin@gmail.com

MODELING HEAVY ION INFLUENCE ON SHF CFB OPERATION MADE IN CMOS SOI TECHNOLOGY

This paper presents heavy ion influence on devices working in CMOS SOI technology and bulk silicon technology. Results of modeling of heavy ion struck transistor made in these technologies are presented.

Keywords: radiation hardness, CMOS, SOI technology, bulk silicon technology, SEE, heavy ions.

Data of authors

Dmitry A. Atamas, JSC Molecular Electronic Research Institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, datamas@mikron.ru,

Dmitry A. Koptsev, JSC Molecular Electronic Research Institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, dkoptsev@mikron.ru

Andrey V. Seletskiy, JSC Molecular Electronic Research Institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, aseletskiy@mikron.ru

Kirill A. Panyshv, JSC Molecular Electronic Research Institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, kpanyshv@mikron.ru

Nikolay A. Shelepin, Dr.Sci, professor, JSC Molecular Electronic Research Institute, 124460, Russian Federation, Moscow, Zelenograd, 1st Zapadny proezd, d. 12/1, nchelenin@mikron.ru

МОДЕЛИРОВАНИЕ И МЕТОДИКА ИЗМЕРЕНИЯ МОНОЛИТНЫХ ИНТЕГРАЛЬНЫХ СХЕМ ПРИЕМНОГО ТРАКТА НА ОСНОВЕ SiGe ГЕТЕРОБИПОЛЯРНЫХ ТРАНЗИСТОРОВ ДЛЯ ДИАПАЗОНА ЧАСТОТ 57–64 ГГц

В работе рассмотрена схема построения приемного тракта устройства диапазона 57–64 ГГц. Представлен малощумящий усилитель (МШУ), предназначенный для изготовления по SiGe БИКМОП технологии, характеризуемой $f_T = 190$ ГГц, $f_{MAX} = 190$ ГГц. Электрические характеристики получены при помощи приборно-технологического моделирования и подтверждены измерениями.

Ключевые слова: МШУ, SiGe, БИКМОП, приемник.

Сведения об авторах

Андреев Дмитрий Анатольевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, dandreev@mikron.ru

Копцев Дмитрий Анатольевич; Акционерное общество "Научно-исследовательский институт молекулярной электроники", 124460, Россия, Москва, Зеленоград, 1-й Западный проезд, д. 12/1, dkoptsev@mikron.ru

ВОПРОСЫ НАДЕЖНОСТИ СОВРЕМЕННЫХ ИС

В работе рассмотрены основные вопросы надежности МДП-приборов при воздействии на них ионизирующего излучения. Показано, что деградация МДП-структур происходит из-за процессов ионизации, приводящих к необратимой перестройке структурно-примесного состояния диэлектрика и границы раздела диэлектрик-полупроводник. Высказано предположение о возможном влиянии на радиационную стойкость приборов границы диэлектрик-металл. Рассмотрены некоторые методы повышения радиационной стойкости.

Ключевые слова: радиационная стойкость, ионизирующее излучение, МДП-структура, структурно-примесное состояние, граница раздела Si-SiO₂, редкоземельные элементы.

Сведения об авторах

Зайцев Николай Алексеевич, д. тех. н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", Москва, Зеленоград, РФ, nzaytzev@mikron.ru

Бокарев Валерий Павлович, канд. тех. н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", Москва, Зеленоград, РФ, vbokarev@mikron.ru

Плотников Юрий Иванович, канд. тех. н.; Акционерное общество "Научно-исследовательский институт молекулярной электроники", Москва, Зеленоград, РФ, yplotnikov@mikron.ru
124460, г. Москва, Зеленоград, 1-й Западный проезд, д. 12, стр. 1, АО "НИИМЭ"; Тел. (495) 229-70-43

ОБЗОР КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИХ РЕШЕНИЙ, ИСПОЛЪЗУЕМЫХ ПРИ РАЗРАБОТКЕ ВЫСОКОТЕМПЕРАТУРНЫХ ТРАНЗИСТОРОВ НА СТРУКТУРАХ КРЕМНИЙ НА ИЗОЛЯТОРЕ

В настоящем обзоре рассмотрены основные конструктивно-технологические решения и подходы, использованные фирмами Honeywell, IBM и XFAB при разработке высокотемпературных КНИ МОП-транзисторов. На основе данного рассмотрения сформирован технологический облик и определены основные параметры отечественной высокотемпературной активной элементной базы на структурах КНИ.

Ключевые слова: высокотемпературная электроника, кремний на изоляторе, токи утечки, МОП-транзистор.

Сведения об авторе

Бенедиктов Александр Сергеевич; Московский физико-технический институт (государственный университет), Россия, Московская область, Долгопрудный; 124460, Акционерное общество "Научно-исследовательский институт молекулярной электроники", Москва, Зеленоград, 1 Западный проезд, дом 12/1 abenediktov@mikron.ru

MODELING AND METHOD OF MEASUREMENT MONOLITHIC INTEGRATED CIRCUIT OF RECEIVING PATH BASED HBT SiGe TRANSISTOR FOR THE FREQUENCY RANGE 57–64 GHz

This paper presents scheme of the receiving channel device for range 57–64 GHz. There is low noise amplifier designed with SiGe BiCMOS technology, which have $f_T = 190$ GHz, $f_{MAX} = 190$ GHz. Electric parameters obtained by the instrumentation – process modeling and confirmed by measurements.

Keywords: LNA, SiGe, BiCMOS, receiver.

Data of Authors

Andreev Dmitry Anatolevich. Molecular electronics research institute JSC, 124460, Russian Federation, Moscow, Zelenograd, 1 Zapadny proezd, 12/1, dandreev@mikron.ru

Koptsev Dmitry Anatolevich. Molecular electronics research institute JSC, 124460, Russian Federation, Moscow, Zelenograd, 1 Zapadny proezd, 12/1, dkoptsev@mikron.ru

RELIABILITY ASPECTS OF MODERN IC

Main reliability aspects of MIS devices under ionizing radiation have been considered in the present paper. MIS-structure degradation occurs due to ionization processes resulting in irreversible reconstruction of dielectric structural-impurity state and dielectric-semiconductor interface. Possible influence of the dielectric-metal interfaces on radiation stability has been supposed. Some methods of radiation stability promotion have been examined.

Keywords: radiation stability, ionizing radiation, MIS-structure, structural-impurity state, Si-SiO₂ interface, rare earths.

Data of authors

Zaytzev N.A., Dr. Sci., JSC Molecular electronics research institute 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1, nzaytzev@mikron.ru

Bokarev Valery Pawlowich. Ph.d. 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1. vbokarev@mikron.ru

Plotnikov Yuriy Iwanowich. Ph.d, 124460, Russia, Moscow, Zelenograd, 1st Zapadny proezd, 12/1. yplotnikov@mikron.ru

THE REVIEW OF TECHNICAL AND TECHNOLOGICAL SOLUTIONS FOR CREATING HIGH-TEMPERATURE SOI MOSFET'S

In this review the basic technical and technological methods for creating the high temperature SOI MOSFET's by Honeywell, IBM, XFAB are considered. The main technological features and parameters of Mikron's SOI MOSFET's are defined.

Keywords: High Temperature Electronics, Silicon on Insulator, leakage currents, Metal Oxide Semiconductor Field Effect Transistor.

Date of autor

Benediktov Alexandr Sergeevich 124260, Joint Stock Company "Molecular Electronics Research Institute", Russia, Moscow, Zelenograd, 1 Zapadny Proezd, 12/1, abenediktov@mikron.ru